

В. А. Скаржепа
В. И. Сенько

ЭЛЕКТРОНИКА и МИКРО- СХЕМОТЕХНИКА

СБОРНИК
ЗАДАЧ

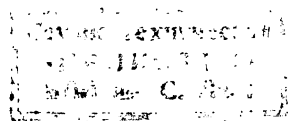
В. А. Скаржепа
В. И. Сенько

ЭЛЕКТРОНИКА и МИКРО- СХЕМОТЕХНИКА

СБОРНИК ЗАДАЧ

Под общей редакцией
доктора технических наук,
профессора
А. А. КРАСНОПРОШИНОЙ

*Допущено Государственным
комитетом СССР
по народному образованию
в качестве учебного пособия
для студентов вузов,
обучающихся по специальности
«Автоматика и управление
в технических системах»*



ББК 32.85я73+32.844я73

С 42

УДК 621.38+681.5(076)

Рецензенты:

канд. техн. наук, доц. В. В. Иванов

канд. техн. наук, доц. М. И. Томаш

Редакция литературы по информатике
и автоматике

Редактор Ж. Г. Давиденко

.

Скаржепа В. А., Сенько В. И.

С 42 Электроника и микросхемотехника: Сб. задач / Под общ.
ред. А. А. Краснопрошиной. — К.: Выща шк. 1989.—232 с.
ISBN 5-11-001381-0

В сборнике помещены задачи и упражнения по расчету электронных элементов и устройств автоматики и управления на полупроводниковых диодах, тиристорах, биполярных и полевых транзисторах, интегральных микросхемах. Приведены варианты заданий для углубленной самостоятельной работы и методика их выполнения.

Для студентов вузов, обучающихся по специальности «Автоматика и управление в технических системах». Может быть использован студентами других приборостроительных специальностей, занимающихся изучением электронных схем и систем.

С $\frac{2302030000-155}{M211(04)-89}$ 185—89

ББК 32.85я73+32.844я73

ISBN 5-11-001381-0

© В. А. Скаржепа,
В. И. Сенько, 1989

Оглавление

<i>Предисловие</i>	4
1. Электронные приборы	5
2. Диодные ключи	14
3. Транзисторные ключи	28
4. Логические функции и логические элементы	41
5. Усилители электрических сигналов	66
6. Генераторы электрических сигналов	89
7. Цифровые комбинационные устройства	116
8. Цифровые устройства с памятью	140
9. Устройства ограничения, сравнения и преобразования электрических сигналов	168
10. Ответы и решения	188
<i>Список рекомендуемой литературы</i>	231

Предисловие

Настоящее издание входит в комплекс учебной литературы по дисциплине «Электроника и микросхемотехника» для специальности «Автоматика и управление в технических системах».

В сборнике приведено более тысячи задач и упражнений по расчету аналоговых, импульсных и цифровых устройств. Структура задачника определяется структурой учебника «Электроника и микросхемотехника» под общей редакцией А. А. Краснопрошиной [21].

В каждом разделе приводятся основные расчетные формулы, контрольные задания, задачи и упражнения. Задачи и упражнения подобраны по возрастающей трудности, а сравнительно сложные имеют подробные решения.

Задачи синтеза цифровых устройств могут иметь неоднозначные решения, что следует иметь в виду, сравнивая результат решения с ответом.

Контрольные задания и методические указания по их выполнению способствуют закреплению изученного теоретического материала, формированию логического мышления.

Все расчетные задачи снабжены ответами.

Учебное пособие предназначено для студентов вузов, обучающихся по специальности «Автоматика и управление в технических системах». Может быть полезным студентам других специальностей, изучающих электронику и микросхемотехнику.

Главы 1 и 5 написаны В. И. Сенько, глава 6 — совместно В. И. Сенько и В. А. Скаржепой, остальной материал — В. А. Скаржепой.

1. ЭЛЕКТРОННЫЕ ПРИБОРЫ

Теоретические сведения и расчетные соотношения

Основу современной электронной техники составляют полупроводниковые приборы на базе p - n перехода. Различные физические особенности p - n переходов, конструктивное исполнение и технология изготовления позволяют получить гамму электронных элементов, которые могут решить практически любую задачу силовой и информационной автоматики, измерительной, вычислительной, преобразовательной и других отраслей техники.

Наибольшее распространение среди многочисленных разновидностей электронных приборов находят диоды (выпрямительные, СВЧ, импульсные, стабилитроны, туннельные, варикапы, фотодиоды, светодиоды), транзисторы (биполярные, униполярные), ключевые приборы (туннельные диоды, однопереходные транзисторы, диодные, триодные, запираемые, симметричные тиристоры, фототиристоры). Эти приборы могут изготавливаться как в виде отдельных дискретных элементов, так и в микроэлектронном исполнении.

Электрические параметры электронных приборов определяются их вольт-амперными характеристиками (ВАХ).

ВАХ полупроводникового диода приведена на рис. 1.1, а. Пользуясь этой характеристикой, можно определить такие основные параметры.

Динамическое (дифференциальное) сопротивление

$$r_d = \frac{du}{di} \approx \frac{\Delta u}{\Delta i}.$$

Статическое сопротивление диода в данной точке ВАХ $R_{ст} = \frac{u}{i}$. На практике вместо $R_{ст}$ используют сопротивления $R_{пр}$ и $R_{обр}$, которые соответствуют сопротивлениям диода для постоянного тока при номинальных (или специально оговоренных) значениях прямого и обратного напряжений (или токов).

ВАХ стабилитрона приведена на рис. 1.1, б. Рабочим участком ВАХ является обратная ветвь, на которой указаны напряжение стабилизации $U_{ст}$

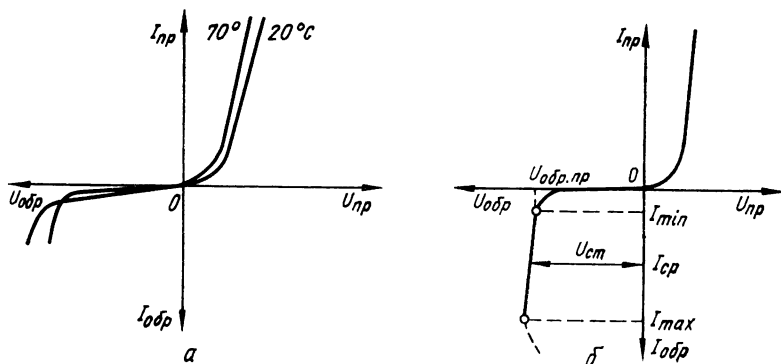


Рис. 1.1

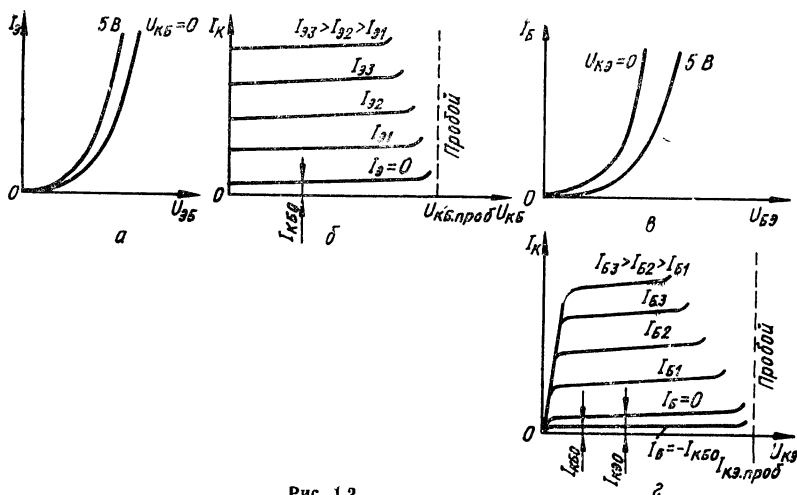


Рис. 1.2

и максимальный I_{\max} , минимальный I_{\min} и средний $I_{\text{ср}}$ токи стабилизации. Динамическое сопротивление r_d определяется в рабочей точке при $I_{\text{ср}} = (I_{\max} - I_{\min})/2$.

Для анализа работы транзисторов на практике используются входные и выходные характеристики для схем с общей базой (ОБ) (рис. 1.2, а, б) и общим эмиттером (ОЭ) (рис. 1.2, в, г). Входные характеристики схемы с общим коллектором (ОК) по форме совпадают с такими же характеристиками схемы с ОЭ (рис. 1.2, в), но сдвинуты по оси напряжений вправо на величину базово-коллекторного напряжения $U_{БК}$. Выходные характеристики схем с ОК и ОЭ аналогичны (рис. 1.2, г), поэтому для расчета схемы с ОК используют выходные характеристики схемы с ОЭ, в которых ток I_K заменяют током I_3 , поскольку $I_K \approx I_3$.

У униполярных (полевых) транзисторов сила тока через канал управляется электрическим полем. Различают полевые транзисторы с управляющим p - n переходом в качестве затвора и с изолированным затвором (МДП- и МОП-транзисторы с встроенным и индуцированным каналами).

Важнейшими характеристиками полевого транзистора с управляющим p - n переходом являются ВАХ для схемы с общим истоком (ОИ): стоковые (выходные) $I_c = f(U_{\text{си}})_{U_{\text{зи}} = \text{const}}$ (рис. 1.3, а) и стоко-затворные (входные) $I_c = f(U_{\text{зи}})_{U_{\text{си}} = \text{const}}$ (рис. 1.3, б). Эти характеристики используются для всех трех схем включения транзисторов.

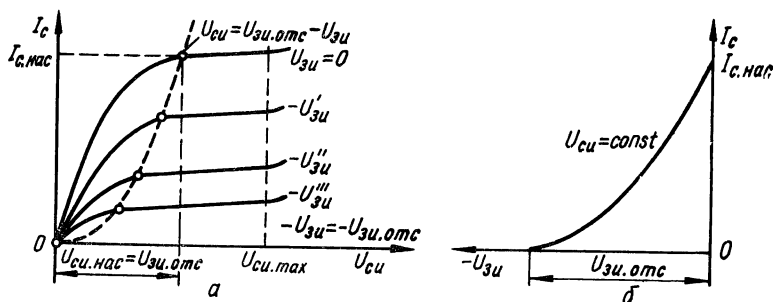


Рис. 1.3

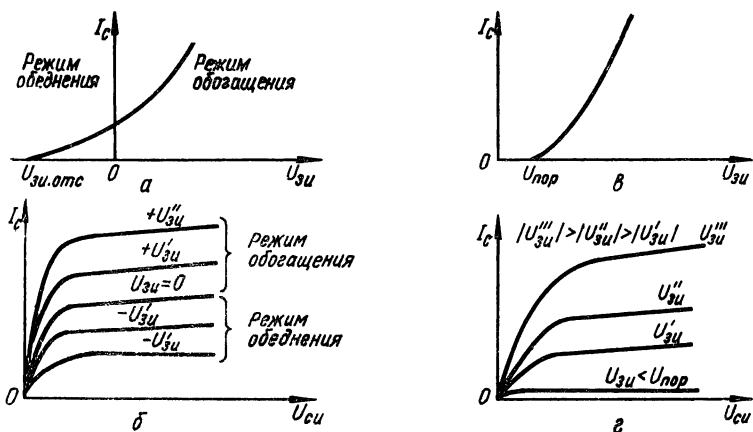


Рис. 1.4

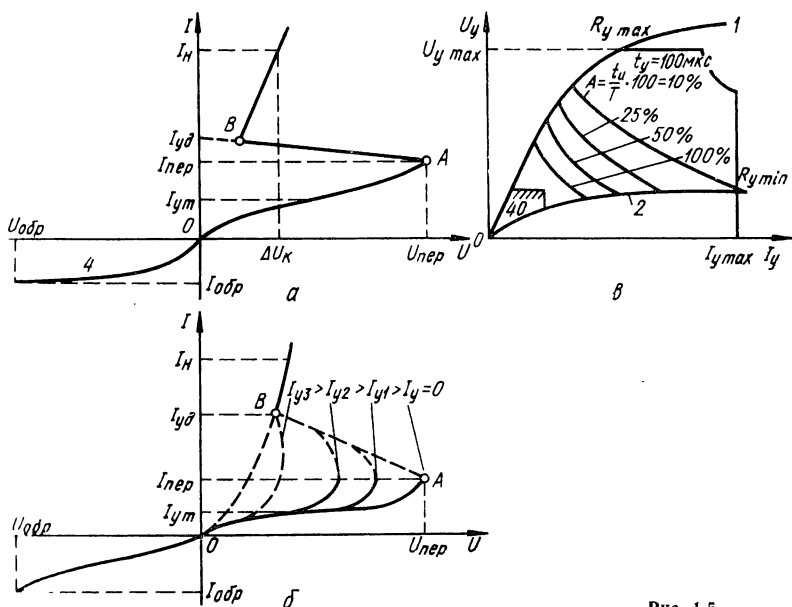


Рис. 1.5

Для МОП-транзисторов со встроенным каналом стоковые и стоко-запорные характеристики приведены соответственно на рис. 1.4, а, б, а для МОП-транзисторов с индуцированным каналом — на рис. 1.4, в, г.

ВАХ диодного и триодного тиристоры приведены на рис. 1.5, а, б. Критические точки ВАХ, в которых $r_d > 0$, называют: А — переключения, В — выключения. Основные параметры тиристоры определяются ключевыми точками ВАХ (рис. 1.5, а, б).

Параметры цепи управления определяются из диаграммы управления (рис. 1.5, в), границами которой являются ВАХ цепи управления, снятые при максимальной (кривая 1) и минимальной (кривая 2) рабочих температу-

рах, а также кривые максимально допустимой мощности потерь в цепи управляющего электрода $P_{\text{умах}}$, которые зависят от относительной длительности импульсов (скважности).

ЗАДАЧИ И УПРАЖНЕНИЯ

1.1. Пользуясь ВАХ полупроводникового диода КД205А, определите статическое сопротивление $R_{\text{ст}}$ при включении диода в прямом и обратном напряжениях, если к диоду приложены соответственно прямое и обратное напряжения: $U_{\text{пр}} = 0,5 \text{ В}$ и $U_{\text{обр}} = 200 \text{ В}$ при температуре окружающей среды $t = 20^\circ \text{C}$.

1.2. Пользуясь ВАХ полупроводникового диода КД205А, определите динамическое (дифференциальное) сопротивление r_d для значений прямого напряжения $U'_{\text{пр}} = 0,4 \text{ В}$ и $U''_{\text{пр}} = 0,5 \text{ В}$.

1.3. Определите выходное напряжение в схеме рис. 1.6, если диод идеальный, а $U_{\text{вх}} = 20 \text{ В}$.

1.4. Определите выходное напряжение в схеме рис. 1.7, если при температуре $T = 300 \text{ К}$ в схеме используется кремниевый диод, имеющий обратный ток насыщения $I_0 = 20 \text{ мкА}$, а $U_{\text{вх}} = 30 \text{ В}$.

1.5. Определите выходное переменное напряжение $U_{\text{вых}}$ в схеме рис. 1.8 при $T = 300 \text{ К}$, $U_{\text{вх}\sim} = 6 \text{ В}$, $U_{\text{вх}\text{=}} = 20 \text{ В}$.

1.6. Определите количество диодов и сопротивления шунтирующих резисторов в простейшем выпрямителе на диодах КД205В без фильтра при выпрямлении синусоидального напряжения $U_{\text{вх}} = 600 \text{ В}$.

1.7. Определите количество диодов и сопротивления добавочных резисторов в выпрямительной цепи (рис. 1.9), позволяющей получить выпрямленный ток $I_{\text{выпр}} = 1 \text{ А}$ при использовании диодов КД205В.

1.8. Определите сопротивление диода постоянному току, если при прямом напряжении $0,6 \text{ В}$ прямой ток равен 100 мА , а при обратном напряжении 200 В обратный ток равен 4 мкА .

1.9. Полупроводниковый диод имеет прямой ток $0,1 \text{ А}$ при прямом напряжении $0,3 \text{ В}$ и температуре окружающей среды

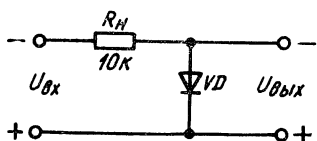


Рис. 1.6

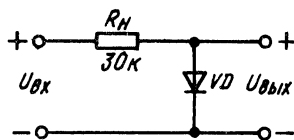


Рис. 1.7

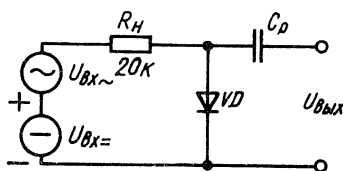


Рис. 1.8

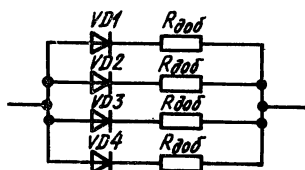


Рис. 1.9

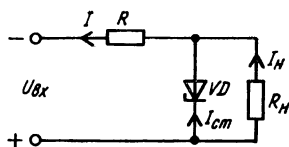


Рис. 1.10

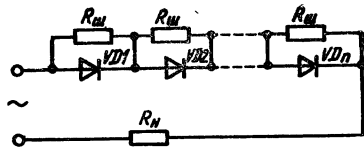


Рис. 1.11

$t = 35^\circ\text{C}$. Определите: а) обратный ток насыщения; б) дифференциальное сопротивление диода при прямом напряжении 0,2 В; в) дифференциальное сопротивление диода при обратном напряжении 25 В.

1.10. Определите сопротивление диода постоянному току при прямом и обратном напряжениях, если при прямом напряжении 1,2 В прямой ток равен 4 А, а при обратном напряжении 200 В обратный ток равен 0,5 мкА.

1.11. Определите, на какой частоте емкостное сопротивление диода КД204А станет равно $R_{обр}$ и вследствие этого произойдет заметное увеличение обратного тока. Параметры диода КД204А: $R_{пр} = 3,5\ \Omega$; $R_{обр} = 2,6\ \text{МОм}$, $C = 10\ \text{пФ}$.

1.12. Стабилизация напряжения на нагрузке (рис. 1.10) осуществляется стабилитроном КС210Е, у которого $U_{ст} = 10\ \text{В}$. Определить допустимые пределы изменения питающего напряжения, если максимальный ток стабилитрона $I_{ст\max} = 13\ \text{мА}$, минимальный ток стабилитрона $I_{ст\min} = 3\ \text{мА}$, сопротивление нагрузки $R_n = 2\ \text{кОм}$ и сопротивление ограничительного резистора $R = 1\ \text{кОм}$.

1.13. Стабилитрон КС510А включен в схему стабилизатора напряжения параллельно с резистором $R_n = 2\ \text{кОм}$ (рис. 1.10). Найдите сопротивление ограничительного резистора R , если входное напряжение меняется в пределах $U_{вх\min} = 15\ \text{В}$, $U_{вх\max} = 30\ \text{В}$. Определите, будет ли обеспечена стабилизация во всем диапазоне изменения входного напряжения. Параметры стабилитрона: $I_{ст\min} = 1\ \text{мА}$; $I_{ст\max} = 79\ \text{мА}$; $U_{ст} = 10\ \text{В}$.

1.14. Выбрать тип диода, обеспечивающего выпрямление переменного синусоидального напряжения $U = 380\ \text{В}$ и рассчитанного на выпрямленный ток 1 А (рис. 1.11).

1.15. Определите прямой ток идеализированного и реального кремниевого маломощного выпрямительного диода, если обратный ток $I_n = 10^{-3}\ \text{мкА}$, $U_{пр} = 0,3\ \text{В}$ ($T = 300\ \text{К}$).

1.16. Постройте модель для большого сигнала выпрямительного диода КД204А.

1.17. Определите дифференциальное сопротивление диода КД204А при прямом токе 0,2 А.

1.18. Определите дифференциальное сопротивление стабилитрона КС168А при $I_{ст} = 10\ \text{мА}$ и температуре $+20^\circ\text{C}$.

1.19. Приведите схемы включения транзисторов типа *p-n-p* для снятия семейства статических входных и выходных характеристик. Изобразите эти характеристики для схем с ОБ и ОЭ.

1.20. Определите статические коэффициенты усиления по току биполярного транзистора, включенного в схемы с ОБ, ОЭ, ОК,

если при изменении тока эмиттера на 1,6 мА ток коллектора увеличился на 1,57 мА.

1.21. Приведите малосигнальные модели биполярного транзистора, выраженные через Т-образную схему замещения, для низкой и высокой частот входного сигнала.

1.22. Пользуясь схемой замещения биполярного транзистора, включенного по схеме ОБ (табл. 1.1), установите зависимость между собственными параметрами и параметрами системы h .

1.23. Учитывая соотношения для h_{11} , h_{12} , h_{21} , h_{22} , полученные в предыдущей задаче, осуществите обратный расчет параметров α , r_K , $r_{\text{э}}$, $r_{\text{б}}$.

1.24. Пользуясь схемой замещения биполярного транзистора, включенного по схеме ОЭ (табл. 1.1), установите зависимость между собственными параметрами и параметрами системы h .

Таблица 1.1

Тип	Схема	Уравнения	Модель
Обобщенный трехполюсник		$U_1 = h_{11}I_1 + h_{12}U_2$ $I_2 = h_{12}I_1 + h_{22}U_2$	
С общим эмиттером		$U_{\text{БЭ}} = h_{11\text{Э}}I_{\text{Б}} + h_{12\text{Э}}U_{\text{КЭ}}$ $I_{\text{К}} = h_{21\text{Э}}I_{\text{Б}} + h_{22\text{Э}}U_{\text{КЭ}}$	
С общей базой		$U_{\text{БЭ}} = h_{11\text{Б}}I_{\text{Э}} - h_{12\text{Б}}U_{\text{КБ}}$ $-I_{\text{К}} = h_{21\text{Б}}I_{\text{Э}} - h_{22\text{Б}}U_{\text{КБ}}$	
С общим коллектором		$U_{\text{БК}} = h_{11\text{К}}I_{\text{Б}} - h_{12\text{К}}U_{\text{КЭ}}$ $-I_{\text{Э}} = h_{21\text{К}}I_{\text{Б}} - h_{22\text{К}}U_{\text{КЭ}}$	

1.25. Приведите малосигнальные модели биполярного транзистора, выраженные в h -параметрах.

1.26. Выразить параметры транзистора $h_{21\text{Э}}$ и $h_{11\text{Э}}$ в схеме с ОЭ через h -параметры транзистора в схеме ОБ. Режим работы по постоянному току предполагается одинаковым.

1.27. Выразить параметры $h_{22э}$ и $h_{12э}$ в схеме с ОЭ через h -параметры транзистора в схеме ОБ.

1.28. Определите внутренние физические параметры r_b , $r_э$, r_K и коэффициенты передачи по току α и β T -образной эквивалентной схемы транзистора, если известны его h -параметры: $h_{11Б} = 40 \text{ Ом}$; $h_{12Б} = 6 \cdot 10^{-4}$; $h_{21Б} = 0,97$; $h_{22Б} = 2 \cdot 10^{-6} \text{ См}$ как активного линейного четырехполюсника, включенного в схему ОБ.

1.29. Указанные в задаче 1.28 h -параметры в схеме с ОБ пересчитайте в h -параметры в схеме с ОЭ.

1.30. По входным характеристикам транзистора КТ332А в схеме ОЭ в рабочей точке с напряжением база — эмиттер $U_{БЭ} = 0,7 \text{ В}$ и напряжением коллектор — эмиттер $U_{КЭ} = 5 \text{ В}$ определите параметры $h_{11э}$ и $h_{12э}$.

1.31. По выходным характеристикам транзистора КТ332А в схеме ОЭ в рабочей точке с напряжением коллектор — эмиттер $U_{КЭ} = 5 \text{ В}$ и током базы $I_B = 10 \text{ мкА}$ определите параметры $h_{21э}$ и $h_{22э}$.

1.32. Определите собственные сопротивления транзистора в T -образной схеме замещения, если: $h_{11Б} = 20 \text{ Ом}$; $h_{12Б} = 2 \cdot 10^{-4}$; $h_{21Б} = 0,98$; $h_{22Б} = 0,4 \cdot 10^{-5} \text{ См}$.

1.33. Определите h -параметры для схемы включения с ОЭ, если: $r_b = 15 \text{ Ом}$; $r_Б = 500 \text{ Ом}$; $r_K = 1 \text{ МОм}$; $\alpha = 0,96$.

1.34. Пользуясь семейством выходных и входных характеристик транзистора КТ611А определите его сопротивления $r_э$, r_K и $r_Б$.

1.35. Определите h -параметры транзистора в схеме с ОБ, если в схеме с ОЭ его параметры $h_{11э} = 2 \text{ кОм}$; $h_{12э} = 6 \cdot 10^{-4}$; $h_{21э} = 50$; $h_{22э} = 25 \text{ мСм}$.

1.36. Определите h -параметры транзистора в схеме с ОБ, если $r_b = 15 \text{ Ом}$; $r_Б = 250 \text{ Ом}$; $r_K = 1 \text{ МОм}$; $\alpha = 0,925$.

1.37. Приведите характеристики полевых транзисторов.

1.38. Определите основные параметры полевого транзистора К1110ЗИ.

Примечание. Основными параметрами полевого транзистора являются: $s = (\Delta I_c / \Delta U_{зи})$ при $U_{си} = \text{const}$ — крутизна характеристики управления, характеризующая усилительные свойства транзистора. Численные значения этого параметра составляют $0,1 \dots 10 \text{ мА/В}$. $R_i = (\Delta U_{си} / \Delta I_c)$ при $U_{зи} = \text{const}$ — выходное (внутреннее) сопротивление. Так как на пологих участках выходных характеристик (участок насыщения) ток стока меняется незначительно, то этот параметр имеет значения от сотен килоом до нескольких мегаом: $g_{22и} = (\Delta I_c / \Delta U_{си}) = 1/R_i$ — выходная проводимость; $R_{вх} = (\Delta U_{зи} / \Delta I_c)$ при $U_{си} = \text{const}$ — входное сопротивление, представляющее собой дифференциальное сопротивление p - n перехода, смещенного в обратном направлении. Входное сопротивление полевых транзисторов с управляющим p - n переходом очень большое (от 10^6 до 10^9 Ом). $\mu = (\Delta U_{си} / \Delta U_{зи})$ при $I_c = \text{const}$ — коэффициент усиления транзистора по напряжению.

1.39. Приведите малосигнальные модели полевого транзистора для низкой и высокой частот входного сигнала.

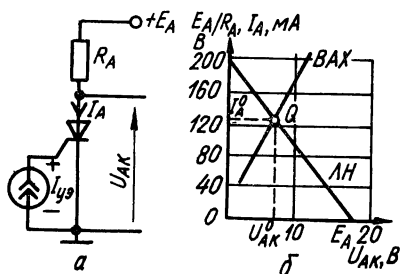


Рис. 1.12

1.44. Определите динамическое сопротивление r_d тиристора КУ202 в проводящем состоянии и постройте зависимость $r_d = f(t^\circ\text{C})$ при $I_{\text{пр}} = 8 \text{ A}$.

Примечание. Для решения задачи необходимо использовать ВАХ открытого тиристора КУ202, взятые из справочника: $r_d = \Delta U_{\text{ост}} / \Delta I_{\text{пр}}$.

1.45. Определите выходное напряжение U_{AK}^0 и анодный ток I_{A}^0 тиристора КУ203А в схеме рис. 1.12, а, если $E_{\text{A}} = 20 \text{ V}$, $R_{\text{A}} = 100 \text{ Ом}$.

1.46. Определите значение динамического сопротивления тиристора КУ203А в рабочей точке Q (рис. 1.12, б).

1.47. Определите выходное напряжение и анодный ток тиристора КУ203А в схеме рис. 1.12, а, если $E_{\text{A}} = 30 \text{ V}$, $R_{\text{A}} = 300 \text{ Ом}$.

1.48. Решить задачу 1.45 для тиристора КУ202Н при $t = -55^\circ\text{C}$, $+25^\circ\text{C}$, $+70^\circ\text{C}$, если $E_{\text{A}} = 200 \text{ V}$, $R_{\text{A}} = 50 \text{ Ом}$.

1.49. Определите, до какого максимального напряжения тиристор Т6-10-5-2 не будет отпираться (переключаться), если на его управляющий электрод не подавать отпирающий импульс.

1.50. Решите задачу 1.49 для тиристора ТЧ-25-9-4.

КОНТРОЛЬНЫЕ ЗАДАНИЯ

Задание 1.1. Определите внутренние физические параметры $r_{\text{Б}}$, $r_{\text{Э}}$, $r_{\text{К}}$ и коэффициент передачи по току α Т-образной эквивалентной схемы транзистора, если известны его h -параметры (табл. 1.2) как активного линейного четырехполюсника, включенного по схеме с ОБ.

Задание 1.2. Указанные в задании 1.1 h -параметры в схеме с ОБ пересчитать в h -параметры в схеме с ОЭ.

1.40. Определите входное сопротивление транзистора КП101Г.

1.41. Определите крутизну характеристики управления транзистора КП901А.

1.42. Постройте зависимость крутизны от напряжения на затворе $s = f(U_{\text{зи}})$ транзистора КП904А.

1.43. Определите статическое сопротивление диодного тиристора (динистора) КН102А в открытом состоянии.

Таблица 1.2

Номер варианта	Тип транзистора	$E_K, В$	$R_K, кОм$	$R_H, кОм$	$I_{BH}, мА$	$U_{m_{BX}}, В$	$I_{K0}, мкА$	$I_{B1}, мА$	$I_{B2}, мА$	$\tau_B, мкс$	$C_K, пФ$	s	h_B -параметры			
													$h_{11B}, Ом$	h_{12B}	h_{21B}	$h_{22B}, см$
1	КТ201В	9	0,62	6,2	0,1	0,06	1	1	0,8	$3 \cdot 10^{-3}$	20	5	50	$3,2 \cdot 10^{-3}$	—0,97	$0,06 \cdot 10^{-6}$
2	ГТ308Б	—15	0,6	5,7	0,4	0,02	5	2	1,9	$0,4 \cdot 10^{-3}$	8	4	1,2	$1,32 \cdot 10^{-3}$	—0,98	$5,8 \cdot 10^{-6}$
3	КТ301А	15	1,8	6,2	0,05	0,06	10	0,6	0,2	$2 \cdot 10^{-3}$	10	6	30	$0,9 \cdot 10^{-3}$	—0,95	$3 \cdot 10^{-6}$
4	ГТ313Б	—10	1,8	5,1	0,08	0,05	5	0,4	0,6	$40 \cdot 10^{-3}$	2,5	3	3,0	$0,1 \cdot 10^{-2}$	0,99	$1,96 \cdot 10^{-6}$
5	КТ312Б	24	1,0	4,7	0,3	0,05	10	2	1,6	$0,5 \cdot 10^{-3}$	3,3	7	20	$0,3 \cdot 10^{-3}$	0,96	$0,2 \cdot 10^{-6}$
6	КТ315В	27	0,75	3,7	0,2	0,05	1	1	1,2	$0,26 \cdot 10^{-3}$	7	5	2	$0,2 \cdot 10^{-3}$	—0,95	$0,15 \cdot 10^{-6}$
7	КТ325Б	12	1,2	4,8	0,06	0,03	0,5	0,3	0,5	$1,25 \cdot 10^{-4}$	2,5	3	10	$0,13 \cdot 10^{-3}$	—0,99	$1,3 \cdot 10^{-6}$
8	КТ339Б	24	2,0	8,0	0,2	0,04	1	1,3	1	$0,25 \cdot 10^{-4}$	2	3	15	$0,28 \cdot 10^{-3}$	—0,94	$2,1 \cdot 10^{-6}$
9	КТ601А	70	2,8	10	0,3	0,05	50	2	2,2	$0,6 \cdot 10^{-3}$	15	8	4	$3,7 \cdot 10^{-3}$	—0,94	$4,2 \cdot 10^{-6}$
0	КТ602А	65	2,0	8	0,6	0,35	70	1,5	1,8	$0,3 \cdot 10^{-3}$	4	4	1,8	$1,8 \cdot 10^{-3}$	—0,98	$3,9 \cdot 10^{-6}$

2. ДИОДНЫЕ КЛЮЧИ

Теоретические сведения и расчетные соотношения

Диодные ключи являются одним из широко распространенных типов ключевых схем, в которых используются существенно нелинейные вольт-амперные характеристики диодов. Построение импульсных схем, полезные сигналы которых составляют десятки доли вольта, приводит к необходимости учитывать в диодных ключах напряжение отпирания диода $U_{пор}$, которое для германиевых диодов составляет 0,2...0,3 В, для кремниевых — 0,4...0,6 В, и прямое падение напряжения, которое для кремниевых диодов составляет 0,6...0,8 В, а для германиевых — в 2...3 раза меньше.

В интегральной микросхемотехнике в качестве диодов используются транзисторы в диодном включении. При этом параметры диодатранзистора меняются в зависимости от схемы включения. Возможны пять схем диодного включения транзистора (рис. 2.1, *а—д*). В схемах рис. 2.1, *а, г*, где используется эмиттерный переход, напряжение пробоя $U_{проб}$ и обратные токи $I_{обр\ max}$ малы (так как у эмиттерного перехода малые площадь и ширина). Они применяются для работы с малыми напряжениями (3...5 В). В схемах рис. 2.1, *б, д* используется коллекторный переход, и для них характерны относительно большие значения $U_{проб}$ и $I_{обр\ max}$. В схеме рис. 2.1, *в* эмиттерный и коллекторный переходы соединены параллельно, вследствие чего $U_{обр}$ мало, а обратный ток равен сумме обратных токов обоих переходов, но значение допустимого тока через диод возрастает. Прямое падение напряжения наибольшее для схемы рис. 2.1, *а* и наименьшее для схемы рис. 2.1, *г*. Емкость транзистора в диодном включении определяется емкостью соответствующего перехода и минимальна в схеме рис. 2.1, *г*.

На рис. 2.2, *а, б* представлены схемы диодных ключей, наиболее широко используемых в цепях постоянного тока. Состояние этих ключей определяется соотношением напряжений E и $u_{вх}$, при которых диод VD находится в открытом или закрытом состоянии.

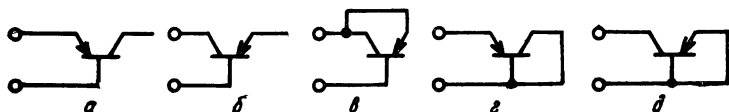


Рис. 2.1

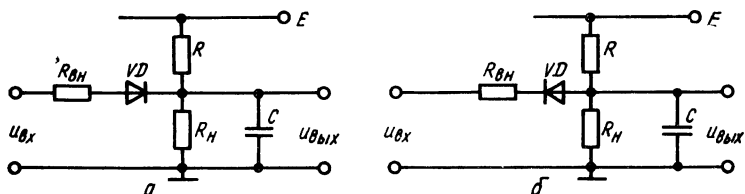


Рис. 2.2

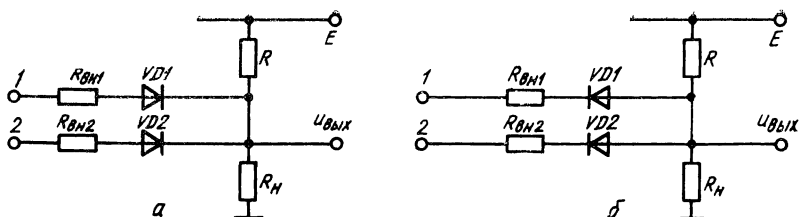


Рис. 2.3

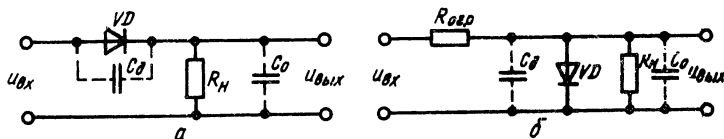


Рис. 2.4

В схеме рис. 2.2, а при $R_H = \infty$, $R_{BH} = 0$ необходимо соблюдение условия $u_{BX} > E$. При этом диод открыт и $u_{ВЫХ} \approx u_{BX}$. Если же $u_{BX} < E$, диод закрыт и $u_{ВЫХ} \approx E$. При $R_H \neq \infty$ и $R_{BH} \neq 0$ условия несколько изменяются.

Условие открытого состояния диода $u_{BX} > E_3$, где $E_3 = \frac{R_H}{R + R_H}$. Выходное напряжение рассчитывается по эквивалентной схеме при закороченном диоде. Условие закрытого состояния $u_{BX} < E_3$ и тогда $u_{ВЫХ} = E_3$.

Часто в схеме ключа рис. 2.2, а источник E отсутствует или имеет отрицательное напряжение.

В схеме рис. 2.2, б ключ может работать в трех режимах: $u_{BX} > E_3$, $u_{BX} < E_3$, $u_{BX} = E_3$. В первом случае диод закрыт и $u_{ВЫХ} = E_3$, во втором —

открыт и $u_{ВЫХ} = E \frac{R_{BH} R_H}{RR_{BH} + RR_H + R_{BH} R_H} + u_{BX} \frac{RR_H}{R_{BH} R + R_{BH} R_H + RR_H}$, в третьем напряжении на диоде равно нулю.

В ряде случаев в схемах ключей применяют несколько параллельно включенных диодов (рис. 2.3, а, б). Тогда состояние диодов определяется соотношением напряжений u_{BX1} , u_{BX2} и E_3 . Так, например, если в схеме рис. 2.3, а $u_{BX1} > u_{BX2} > E_3$, открыт диод $VD1$, а значит, напряжение на катоде диода $VD2$ больше, чем на аноде, и он закрыт. Аналогично если, например, в схеме рис. 2.3, б $E_3 > u_{BX1} > u_{BX2}$, диод $VD2$ открыт и напряжение на аноде $VD1$ меньше, чем на катоде, и $VD1$ закрыт.

Таким образом, если диодный ключ имеет несколько входов, напряжения на которых не равны, то в схеме рис. 2.3, а на выходе будет большее из входных напряжений, а в схеме рис. 2.3, б — меньшее.

В цепях переменного тока для его выпрямления или ограничения по амплитуде применяют ключи типа рис. 2.4. В первом случае диод открыт для положительной полуволны напряжения, которое практически полностью выделяется на сопротивлении нагрузки R_H :

$$U_{ВЫХ}^+ = U_m \frac{R_H}{R_H + R_{пр}} \approx U_m,$$

где U_m — максимальная амплитуда входного синусоидального напряжения; $R_{пр}$ — прямое сопротивление диода.

Если на входе действует отрицательная полуволна $u_{вх}$, диод закрывается, и напряжение на выходе составит

$$U_{вых}^- = U_m \frac{R_n}{R_n + R_{обр}} \approx 0,$$

где $R_{обр}$ — сопротивление закрытого диода.

В параллельном ключе (рис. 2.4, б) при положительной полуволне $u_{вх}$ диод VD открыт и шунтирует сопротивление нагрузки. Напряжение на выходе

$$U_{вых}^+ = U_m \frac{R_{пр}}{R_{пр} + R_{огр}} = \frac{U_m}{1 + R_{огр}/R_{пр}}.$$

Как правило, $R_{огр} \gg R_{пр}$ и $U_{вых}^+ \approx 0$.

При отрицательной полуволне $U_{вх}$ диод закрыт и напряжение на выходе

$$U_{вых}^- = U_m \frac{R_n}{R_n + R_{огр}} \approx U_m,$$

так как $R_n \gg R_{огр}$.

Комбинируя различные включения диодов и сопротивлений в схемах диодных ключей переменного тока, можно получить различные формы и амплитуды напряжений на выходе. В частности, ключи рис. 2.4 составляют основу для построения диодных ограничителей.

Существенное влияние на работу ключей рис. 2.4 при управлении прямоугольными двухполярными импульсами оказывают паразитные емкости: межэлектродная емкость C_d и емкость C_0 , состоящая из емкости нагрузки и емкости монтажа. Они приводят к появлению сигнала помехи на выходе даже при закрытом диode и искажению фронтов импульса.

Для схемы рис. 2.4, а

$$U_{пом\ max} \leq U_m \frac{C_d}{C_d + C_0},$$

где U_m — амплитуда входных импульсов;

$$t_{\Phi}^+ \approx 2,3 (C_d + C_0) R_{пр},$$

$$t_{\Phi}^- \approx 2,3 (C_d + C_0) R_n.$$

Для схемы рис. 2.4, б

$$t_{\Phi}^+ = t_{\Phi}^- \approx 2,3 (C_0 + C_d) R_{огр}.$$

Напряжение помехи в этой схеме отсутствует, так как диод включен параллельно R_n и его емкость суммируется с выходной емкостью схемы.

Дополнительные теоретические сведения и расчетные соотношения приведены в работах [19, 21, 22].

ЗАДАЧИ И УПРАЖНЕНИЯ

2.1. Задана схема диодного ключа (рис. 2.2, а). Параметры элементов схемы $R = 1$ кОм, $R_{вн} = 0,1$ кОм, $R_n = \infty$, $C_n = 0$. Диод полагать идеальным, т. е. его прямое сопротивление $R_{пр} = 0$, обратное $R_{обр} = \infty$, остаточное падение напряжения на диоде $U_{ост} = 0$. Напряжение источника $E = 1,5$ В. Определите напряжение $u_{вых}$ при: а) $u_{вх} = 5$ В; б) $u_{вх} = -5$ В.

2.2. Задана схема диодного ключа (рис. 2.2, а). Параметры элементов схемы $R = 1 \text{ кОм}$, $R_{\text{вн}} = 0,1 \text{ кОм}$, $R_{\text{н}} = 1 \text{ кОм}$, $C_{\text{н}} = 0$. Диод полагать идеальным, т. е. $R_{\text{пр}} = 0$, $R_{\text{обр}} = \infty$, $U_{\text{ост}} = 0$. Напряжение источника $E = -1,5 \text{ В}$. Определите $u_{\text{вых}}$ при: а) $u_{\text{вх}} = 5 \text{ В}$; б) $u_{\text{вх}} = -5 \text{ В}$.

2.3. В схеме диодного ключа (рис. 2.2, а) определите выходное напряжение логического нуля $U_{\text{вых}}^0$ и логической единицы $U_{\text{вых}}^1$ при поступлении на вход соответствующих входных напряжений логического нуля $U_{\text{вх}}^0 = 0$ и логической единицы $U_{\text{вх}}^1 = 5 \text{ В}$. Параметры схемы $R_{\text{вн}} = 0,1 \text{ кОм}$, $C_{\text{н}} = 0$, $R_{\text{н}} = 1 \text{ кОм}$, $E = 0$. Диод считать идеальным.

2.4. Определите минимальное значение сопротивления $R_{\text{н}}$ в схеме рис. 2.2, а для обеспечения минимального входного напряжения логической единицы $U_{\text{вых}}^1 = 4,5 \text{ В}$ при $U_{\text{вх}}^1 = 5 \text{ В}$, $R_{\text{вн}} = 100 \text{ Ом}$, $E = 1 \text{ В}$, $R = 1 \text{ кОм}$. Диод считать идеальным.

2.5. Определите влияние сопротивления нагрузки $R_{\text{н}}$ на значение выходного напряжения в схеме рис. 2.2 при $R_{\text{вн}} = 0$ и при: а) $u_{\text{вх}} > E$; б) $u_{\text{вх}} < E$.

2.6. На вход диодного ключа рис. 2.2, а поступают потенциальные сигналы положительной полярности, характеризующиеся низким $U_{\text{вх}}^0$ и высоким $U_{\text{вх}}^1$ уровнями. Какой из режимов работы ключа ($U_{\text{вх}}^0 < E$, $U_{\text{вх}}^0 > E$, $U_{\text{вх}}^0 = E$) характеризуется минимальным потреблением мощности от источника питания и минимальным затуханием входного сигнала?

2.7. В схеме рис. 2.2, а $R_{\text{вн}} = 0$, $R = R_{\text{н}} = 2 \text{ кОм}$, $C_{\text{н}} = 0$, $R_{\text{пр}} = 0$, $R_{\text{обр}} = 200 \text{ кОм}$, $E = 2 \text{ В}$. Определите $u_{\text{вх}}$ при: а) $u_{\text{вх}} = 5 \text{ В}$; б) $u_{\text{вх}} = -5 \text{ В}$.

2.8. В схеме диодного ключа (рис. 2.2, а) параметры имеют значения $R = R_{\text{н}} = 1 \text{ кОм}$, $C_{\text{н}} = 0$, $E = 3 \text{ В}$. Определите диапазон значений напряжения $u_{\text{вх}}$, при которых: а) диод закрыт; б) диод открыт.

2.9. Почему в схеме рис. 2.2 при $E > 0$ и поступлении на вход прямоугольных положительных импульсов длительность заднего фронта $t_{\text{ф}}^-$ импульса выходного напряжения всегда превышает длительность переднего фронта $t_{\text{ф}}^+$?

2.10. Как будут изменяться длительности переднего $t_{\text{ф}}^+$ и заднего $t_{\text{ф}}^-$ фронтов импульса на выходе схемы рис. 2.2, а при увеличении сопротивления резистора $R_{\text{вх}}$?

2.11. Определите максимальное обратное напряжение $U_{\text{обр.м}}$ на диоде в схеме рис. 2.2, а при поступлении на ее вход прямоугольных импульсов с амплитудой $U_{\text{вх}}^1 = 5 \text{ В}$, если параметры схемы $R = R_{\text{н}}$, $R_{\text{вн}} = 0$, $C = 0$, $E = 1 \text{ В}$. Диод считать идеальным.

2.12. На вход диодного ключа рис. 2.2, б подается напряжение $u_{\text{вх}} = 5 \text{ В}$. Определите напряжение на выходе диодного ключа при следующих параметрах элементов схемы: $R_{\text{вн}} = 0$, $R_{\text{н}} = 2R$, $C = 0$, $E = 10 \text{ В}$. Диод считать идеальным.

2.13. В схеме диодного ключа рис. 2.2, б заданы следующие параметры: $R_{\text{вн}} = 0$, $R = 20 \text{ кОм}$, $R_{\text{н}} = 20 \text{ кОм}$, $C = 0$, $E = 5 \text{ В}$.

Диод считать идеальным. Определите диапазон напряжений, при котором диод открыт и закрыт.

2.14. В схеме диодного ключа рис. 2.2, б определите выходное напряжение логического нуля $U_{\text{вых}}^0$ и логической единицы $U_{\text{вых}}^1$ при поступлении на вход соответствующих входных напряжений $U_{\text{вх}}^0 = 0$ и $U_{\text{вх}}^1 = 5$ В. Параметры схемы $R_{\text{вн}} = 0,1$ кОм, $C_{\text{н}} = 0$, $R_{\text{н}} = 1$ кОм, $R = 1$ кОм, $E = 5$ В. Диод считать идеальным.

2.15. Определите минимальное значение сопротивления $R_{\text{н}}$ в схеме рис. 2.2, б для обеспечения минимального выходного напряжения логической единицы $U_{\text{вых}}^1 = 5$ В при $U_{\text{вх}} = 5$ В, $R_{\text{вн}} = 200$ Ом, $R = 10$ кОм, $R = 10$ В. Диод считать идеальным.

2.16. На вход диодного ключа рис. 2.2, б поступают входные импульсы положительной полярности с амплитудой $U_{\text{вх}}^1$. Какой из режимов работы ключа ($U_{\text{вх}}^1 < E$, $U_{\text{вх}}^1 > E$, $U_{\text{вх}}^1 = E$) и почему характеризуется минимальным потреблением мощности от источника питания и минимальным затуханием входного сигнала? Диод считать реальным, сопротивление $R_{\text{н}} = \infty$.

2.17. В схеме диодного ключа рис. 2.2, б $R_{\text{вн}} = 0$, $R = R_{\text{н}} = 10$ кОм, $C_{\text{н}} = 0$, $R_{\text{пр}} = 0$, $R_{\text{обр}} = 200$ кОм, $E = 10$ В. Определите $u_{\text{вых}}$ при: а) $u_{\text{вх}} = 5$ В; б) $u_{\text{вх}} = -5$ В.

2.18. Определите соотношение между длительностями переднего $t_{\text{ф}}^+$ и заднего $t_{\text{ф}}^-$ фронтов выходного импульса в схеме диодного ключа рис. 2.2, б.

2.19. Как будет изменяться длительность переднего $t_{\text{ф}}^+$ и заднего $t_{\text{ф}}^-$ фронтов импульса на выходе схемы рис. 2.2, б при увеличении сопротивления резистора $R_{\text{вн}}$?

2.20. Определите максимальное обратное напряжение $U_{\text{обр max}}$ на диоде в схеме ключа рис. 2.2, б при поступлении на ее вход прямоугольных импульсов с амплитудой $U_{\text{вх}}^1 = 10$ В, если $E = 10$ В, $R = 10$ кОм, $R_{\text{н}} = 10$ кОм. Диод считать идеальным.

2.21. Определите длительность переднего фронта $t_{\text{ф}}^+$ импульса на выходе схемы диодного ключа рис. 2.2, б при поступлении на его вход прямоугольных импульсов с амплитудой $U_{\text{вх}}^1 = 5$ В, если $E = 15$ В, $R_{\text{вн}} = 0$, $R = R_{\text{н}} = 5$ кОм, $C = 0,01$ мкФ. Диод считать идеальным.

2.2. Определите длительность переднего фронта $t_{\text{ф}}^+$ импульса на выходе схемы диодного ключа рис. 2.2, б при поступлении на его вход прямоугольных импульсов с амплитудой $U_{\text{вх}}^1 = 10$ В, если $E = 10$ В, $R_{\text{вн}} = 0$, $R = R_{\text{н}} = 10$ кОм, $C = 0,001$ мкФ.

2.23. На вход диодного ключа рис. 2.2, б поступает последовательность линейно нарастающих импульсов с максимальной амплитудой $U_{\text{max}} = 10$ В и скважностью $Q = 1$. Нарисуйте временную диаграмму напряжения на выходе схемы и определите на ней участки, где диод VD открыт и закрыт, если $E = 10$ В, $R_{\text{вн}} = 0$, $R = R_{\text{н}}$, $C = 0$. Рассчитайте максимальную амплитуду $U_{\text{вых max}}$ выходных импульсов. Диод считать идеальным.

2.24. На вход диодного ключа рис. 2.2, б подключено постоянное напряжение $U_{\text{вх}} = 5\text{ В}$. Напряжение E имеет форму треугольных импульсов со скважностью $Q = 1$ и максимальной амплитудой $U_{\text{мах}} = 10\text{ В}$. Параметры схемы $R_{\text{вн}} = R_{\text{н}} = 0$, $C = 0$. Диод считать идеальным. Нарисуйте временные диаграммы напряжения на выходе и определите максимальную амплитуду выходных импульсов. Отметьте на временной диаграмме участки открытого и закрытого состояния диодов.

2.25. Определите напряжение на выходе схемы рис. 2.3, а при $u_{\text{вх1}} = 5\text{ В}$, $u_{\text{вх2}} = 4,5\text{ В}$, если падение напряжения на открытом диоде $U_{\text{ост}} = 0,8\text{ В}$, пороговое напряжение отпираия диода $U_{\text{пор}} = 0,6\text{ В}$, внутреннее сопротивление генераторов $R_{\text{вн1}} = R_{\text{вн2}} = \infty$.

2.26. Определите напряжение на выходе схемы в задаче 2.25, если: а) $u_{\text{вх1}} = 0,4\text{ В}$, $u_{\text{вх2}} = 0,3\text{ В}$; б) $u_{\text{вх1}} = 5\text{ В}$, $u_{\text{вх2}} = 0,4\text{ В}$.

2.27. Определите напряжение на выходе схемы в задаче 2.25, если $u_{\text{вх1}} = 1\text{ В}$; $u_{\text{вх2}} = 0,8\text{ В}$.

2.28. Определите напряжение на выходе диодного ключа рис. 2.3, а при $u_{\text{вх1}} = 5\text{ В}$, $u_{\text{вх2}} = 10\text{ В}$, $E = 10\text{ В}$, $R = \infty$, $R_{\text{вн1}} = R_{\text{вн2}} = 0$. Диоды считать идеальными.

2.29. Определите напряжение $u_{\text{вых}}$ на выходе диодного ключа рис. 2.3, а при $u_{\text{вх1}} = 5\text{ В}$, $u_{\text{вх2}} = 10\text{ В}$, $E = 1,0\text{ В}$, $R = R_{\text{н}} = 10\text{ кОм}$, $R_{\text{вн1}} = R_{\text{вн2}} = 0$. В каком из состояний (открытом или закрытом) находятся диоды $VD1$ и $VD2$? Диоды считать идеальными.

2.30. Определите напряжение на выходе диодного ключа рис. 2.3, а при $u_{\text{вх1}} = 7\text{ В}$, $u_{\text{вх2}} = 3\text{ В}$, $E = 1,5\text{ В}$, $R = R_{\text{н}} = 1\text{ кОм}$, $R_{\text{вн1}} = R_{\text{вн2}} = 100\text{ Ом}$. В каком состоянии (открытом или закрытом) находятся диоды $VD1$ и $VD2$? Диоды считать идеальными.

2.31. На вход 1 диодного ключа рис. 2.3, а поступают импульсы треугольной формы с максимальной амплитудой $U_{\text{мах1}} = 10\text{ В}$ и скважностью $Q = 1$, на входе 2 постоянное напряжение $U_{\text{мах2}} = 5\text{ В}$. Нарисуйте временные диаграммы изменения выходного напряжения, если $E = 2\text{ В}$, $R_{\text{н}} = \infty$, $R = 1\text{ кОм}$, $R_{\text{вн1}} = R_{\text{вн2}} = 0$. Определите, на каких участках временной диаграммы диоды $VD1$ и $VD2$ открыты или закрыты. Диоды считать идеальными.

2.32. В схеме рис. 2.3, б $u_{\text{вх1}} = 0,2\text{ В}$, $u_{\text{вх2}} = 4,5\text{ В}$, $R = 1\text{ кОм}$, $R_{\text{н}} = 10\text{ кОм}$, $R_{\text{вн1}} = R_{\text{вн2}} = 0$, $E = 5\text{ В}$, напряжение отпираия диода $U_{\text{пор}} = 0,6\text{ В}$, прямое падение напряжения на открытом диоде $U_{\text{ост}} = 0,8\text{ В}$. Определите выходное напряжение.

2.33. В задаче 2.32 $u_{\text{вх1}} = 4,4\text{ В}$, $u_{\text{вх2}} = 4,2\text{ В}$. Определите выходное напряжение.

2.34. Определить напряжение на выходе диодного ключа рис. 2.3, б при $u_{\text{вх1}} = 5\text{ В}$, $u_{\text{вх2}} = 10\text{ В}$, $E = 8\text{ В}$, $R_{\text{н}} = \infty$, $R_{\text{вн1}} = R_{\text{вн2}} = 0$. В каком состоянии (открытом или закрытом) находятся диоды $VD1$ и $VD2$? Диоды считать идеальными.

2.35. Определите напряжение на выходе диодного ключа рис. 2.3, б при $u_{\text{вх1}} = 5\text{ В}$, $u_{\text{вх2}} = 8\text{ В}$, $E = 10\text{ В}$, $R_{\text{н}} = R = 10\text{ кОм}$, $R_{\text{вн1}} = R_{\text{вн2}} = 0$. В каком состоянии (открытом или закрытом) находятся диоды $VD1$ и $VD2$? Диоды считать идеальными.

2.36. Определите напряжение на выходе диодного ключа рис. 2.3, б при $u_{вх1} = 7$ В, $u_{вх2} = 5$ В, $E = 8$ В, $R_n = R = 1$ кОм, $R_{вн1} = R_{вн2} = 0,1$ кОм. В каком состоянии (открытом или закрытом) находятся диоды $VD1$ и $VD2$? Диоды считать идеальными.

2.37. Определите напряжение на выходе диодного ключа рис. 2.3, б при $u_{вх1} = 7$ В, $u_{вх2} = 0$, $E = 10$ В, $R_n = R = 1$ кОм. В каком состоянии (открытом или закрытом) находятся диоды $VD1$ и $VD2$? Диоды считать идеальными.

2.38. На вход 1 диодного ключа рис. 2.3, б поступают прямоугольные импульсы с максимальной амплитудой $U_{max1} = 8$ В и скважностью $Q = 2$, на входе 2 постоянное напряжение 6 В. Нарисуйте временные диаграммы изменения выходного напряжения, если $E = 15$ В, $R_n = R$, $R_{вн1} = R_{вн2} = 0$. Определите состояние диодов $VD1$ и $VD2$ на каждом из участков временной диаграммы. Диоды считать идеальными.

2.39. Какая из приведенных на рис. 2.1 схем реализации диода на транзисторе имеет: а) наименьшее падение напряжения; б) наименьший обратный ток; в) наибольшее напряжение пробоя; г) наибольший допустимый прямой ток; д) наименьшую емкость?

2.40. Какой из диодных ключей на германиевых или кремниевых диодах имеет: а) меньшую температурную зависимость; б) большее пороговое напряжение?

2.41. В какой из схем ключей (рис. 2.4, а или рис. 2.4, б) будет больше допустимый ток в нагрузке при использовании одинаковых диодов?

2.42. Какая из схем ключей, изображенных на рис. 2.4, а и б, будет экономичнее для получения одинакового тока нагрузки?

2.43. Как влияют на работу схемы рис. 2.4, а паразитные емкости: межэлектродная емкость диода C_d и емкость C_0 , состоящая из входной емкости последующего устройства $C_{вх}$ и емкости монтажа C_m , если на вход схемы поступают двухполярные входные прямоугольные импульсы?

2.44. Как влияют на работу схемы рис. 2.4, б емкость диода C_d и емкость нагрузки и монтажа C_0 , если на вход схемы поступают двухполярные прямоугольные импульсы?

2.45. Как влияет внутреннее сопротивление источника сигнала $R_{вн}$ на работу ключей: а) по рис. 2.4, а; б) по рис. 2.4, б?

2.46. На вход диодного ключа (см. рис. 2.4, а) подается синусоидальное напряжение с амплитудой 10 В. Сопротивление открытого диода $R_{пр} = 100$ Ом, закрытого $R_{обр} = 400$ кОм, $R_n = 1$ кОм.

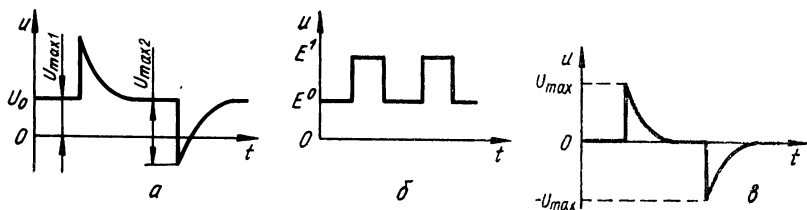


Рис. 2.5

Таблица 2.1

Номер варианта	Номер диаграммы (табл. 2.3)	$u_{вх1}$	$u_{вх2}$
1	1	u_1	u_2
2	2	u_1	u_2
3	3	u_1	u_2
4	4	u_1	u_2
5	5	u_1	u_2
6	6	u_1	u_2
7	7	u_1	u_2
8	8	u_1	u_2
9	9	u_1	u_2
10	10	u_1	u_2
11	11	u_1	u_2
12	12	u_1	u_2
13	13	u_1	u_2
14	14	u_1	u_2
15	15	u_1	u_2
16	16	u_1	u_2
17	17	u_1	u_2
18	18	u_1	u_2
19	19	u_1	u_2
20	20	u_1	u_2
21	1	u_1	u_3
22	2	u_1	u_3
23	3	u_1	u_3
24	4	u_1	u_3
25	5	u_1	u_3
26	6	u_1	u_3
27	7	u_1	u_3
28	8	u_1	u_3
29	9	u_1	u_3
30	10	u_1	u_3

Таблица 2.2

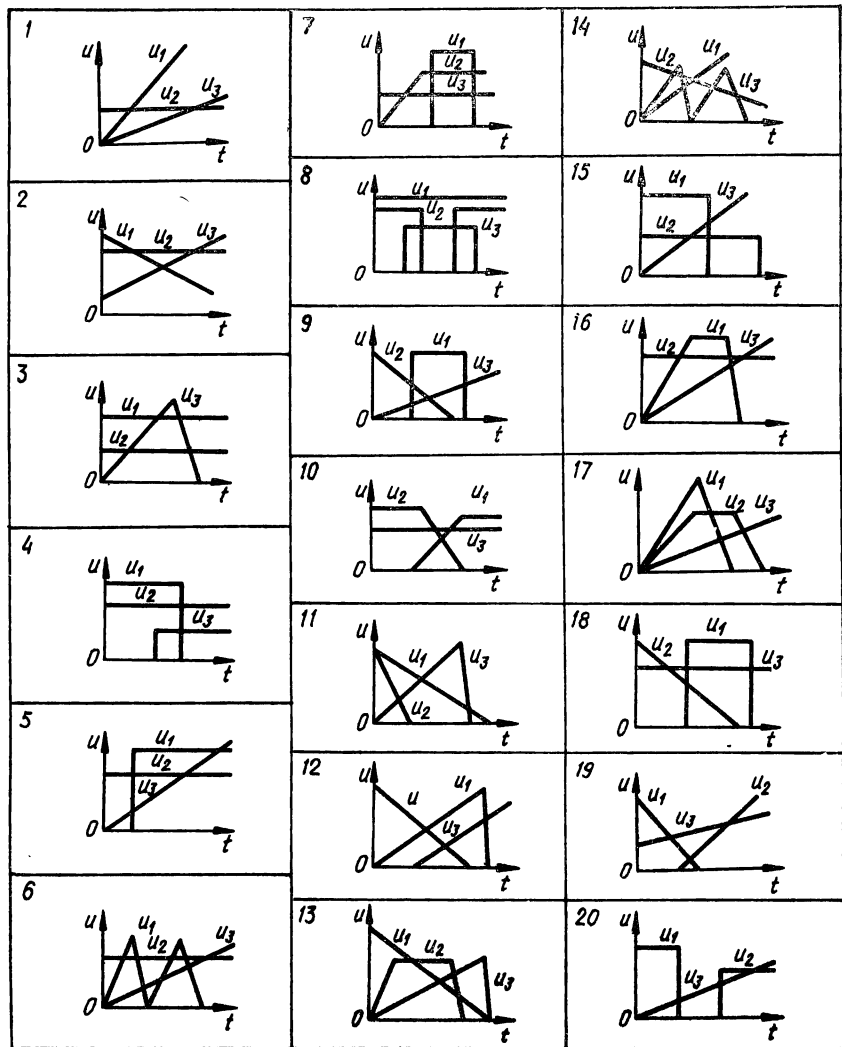
Номер варианта	Номер диаграммы (табл. 2.3)	$u_{вх1}$	$u_{вх2}$
1	11	u_1	u_3
2	12	u_1	u_3
3	13	u_1	u_3
4	14	u_1	u_3
5	15	u_1	u_3
6	16	u_1	u_3
7	17	u_1	u_3
8	18	u_1	u_3
9	19	u_1	u_3
10	20	u_1	u_3
11	1	u_2	u_3
12	2	u_2	u_3
13	3	u_2	u_3
14	4	u_2	u_3
15	5	u_2	u_3
16	6	u_2	u_3
17	7	u_2	u_3
18	8	u_2	u_3
19	9	u_2	u_3
20	10	u_2	u_3
21	11	u_2	u_3
22	12	u_2	u_3
23	13	u_2	u_3
24	14	u_2	u_3
25	15	u_2	u_3
26	16	u_2	u_3
27	17	u_2	u_3
28	18	u_2	u_3
29	19	u_2	u_3
30	20	u_2	u_3

Определите амплитуду напряжения на выходе при действии положительной и отрицательной полуволн входного напряжения, если: а) $R_{вн} = 0$; б) $R_{вн} = 500 \text{ Ом}$; в) $R_{вн} = 1 \text{ кОм}$.

2.47. В схеме рис. 2.4, а на вход подаются импульсы рис. 2.5, а с параметрами: $U_0 = 4 \text{ В}$, $U_{\max 1} = U_{\max 2} = 10 \text{ В}$. Нарисуйте временные диаграммы выходного напряжения.

2.48. В схеме рис. 2.4, а на вход поступают импульсы рис. 2.5, б с параметрами $E^0 = 0,6 \text{ В}$, $E^1 = 2,6 \text{ В}$. Нарисуйте временные диаграммы выходного напряжения и определите нижний (U^0) и верхний (U^1) уровни выходного напряжения, если в схеме применен: а) германиевый диод ($U_{\text{пор}} = 0,3 \text{ В}$); б) кремниевый диод ($U_{\text{пор}} = 0,6 \text{ В}$).

2.49. На вход схемы рис. 2.4, б подается синусоидальное напряжение с амплитудой $U_{m \text{ вх}} = 10 \text{ В}$, сопротивление открытого диода $R_{\text{пр}} = 100 \text{ Ом}$, закрытого $R_{\text{обр}} = 200 \text{ кОм}$. Определите амплитуду напряжения на выходе при действии положительной и отрицательной полуволн, если: а) $R_n = 10 \text{ кОм}$, $R_{\text{орп}} = 1 \text{ кОм}$; б) $R_n = R_{\text{орп}} = 1 \text{ кОм}$.



2.50. На вход схемы 2.4, б подается синусоидальное напряжение с $U_{\text{вх}} = 6$ В, $R_{\text{н}} = 1$ кОм, $R_{\text{огр}} = 100$ Ом, $R_{\text{вн}} = 100$ Ом, $R_{\text{пр}} = 50$ Ом, $R_{\text{обр}} = 100$ кОм. Определите амплитуду напряжения на выходе при действии положительной и отрицательной полуволны $u_{\text{вх}}$.

2.51. В схеме рис. 2.4, б $R_{\text{н}} = 12$ кОм, $R_{\text{пр}} = R_{\text{вн}} = 100$ Ом, $R_{\text{огр}} = 1$ кОм. На вход поступают импульсы (рис. 2.5, в) с амплитудой $E_{\text{max}} = 5$ В. Определите, как изменится напряжение на выходе, если $R_{\text{огр}}$ закоротить?

КОНТРОЛЬНЫЕ ЗАДАНИЯ

Задание 2.1. Нарисовать временные диаграммы выходного напряжения диодного ключа по схеме рис. 2.3, *а* для параметров входных сигналов, заданных в табл. 2.1 и 2.2, формы входных сигналов, приведенных в табл. 2.3, при $R = \infty$, $R_{вх1} = R_{вх2} = 0$. Диоды считать идеальным.

Методика выполнения задания

1. В соответствии со списочным номером и номером группы из табл. 2.1 или табл. 2.2 выбирают номер варианта. Например, для первой группы и списочного номера 30 выбирают следующие данные: номер диаграммы 10, $u_{вх1} = u_1$, $u_{вх2} = u_3$.

2. Выбирают из табл. 2.3 временные диаграммы сигналов в соответствии с данными своего варианта (рис. 2. 6, *а*). При этом напряжение u_2 на временных диаграммах не изображается, так как оно отсутствует в данном варианте задания.

Таблица 2.4

Номер варианта	Номер диаграммы (табл. 2.3)	$u_{вх1}$	$u_{вх2}$	$u_{вх3}$
1	11	u_1	u_2	u_3
2	12	u_1	u_2	u_3
3	13	u_1	u_2	u_3
4	14	u_1	u_2	u_3
5	15	u_1	u_2	u_3
6	16	u_1	u_2	u_3
7	17	u_1	u_2	u_3
8	18	u_1	u_2	u_3
9	19	u_1	u_2	u_3
10	20	u_1	u_2	u_3
11	1	u_2	u_1	u_3
12	2	u_2	u_1	u_3
13	3	u_2	u_1	u_3
14	4	u_2	u_1	u_3
15	5	u_2	u_1	u_3
16	6	u_2	u_1	u_3
17	7	u_2	u_1	u_3
18	8	u_2	u_1	u_3
19	9	u_2	u_1	u_3
20	10	u_2	u_1	u_3
21	11	u_2	u_1	u_3
22	12	u_2	u_1	u_3
23	13	u_2	u_1	u_3
24	14	u_2	u_1	u_3
25	15	u_2	u_1	u_3
26	16	u_2	u_1	u_3
27	17	u_2	u_1	u_3
28	18	u_2	u_1	u_3
29	19	u_2	u_1	u_3
30	20	u_2	u_1	u_3

Таблица 2.5

Номер варианта	Номер диаграммы (табл. 2.3)	$u_{вх1}$	$u_{вх2}$	$u_{вх3}$
1	1	u_1	u_2	u_3
2	2	u_1	u_2	u_3
3	3	u_1	u_2	u_3
4	4	u_1	u_2	u_3
5	5	u_1	u_2	u_3
6	6	u_1	u_2	u_3
7	7	u_1	u_2	u_3
8	8	u_1	u_2	u_3
9	9	u_1	u_2	u_3
10	10	u_1	u_2	u_3
11	1	u_3	u_2	u_1
12	2	u_3	u_2	u_1
13	3	u_3	u_2	u_1
14	4	u_3	u_2	u_1
15	5	u_3	u_2	u_1
16	6	u_3	u_2	u_1
17	7	u_3	u_2	u_1
18	8	u_3	u_2	u_1
19	9	u_3	u_2	u_1
20	10	u_3	u_2	u_1
21	11	u_3	u_2	u_1
22	12	u_3	u_2	u_1
23	13	u_3	u_2	u_1
24	14	u_3	u_2	u_1
25	15	u_3	u_2	u_1
26	16	u_3	u_2	u_1
27	17	u_3	u_2	u_1
28	18	u_3	u_2	u_1
29	19	u_3	u_2	u_1
30	20	u_3	u_2	u_1

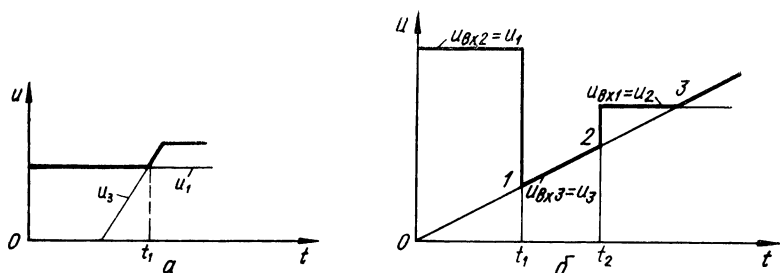


Рис. 2.6

3. На этом же рисунке приводят форму выходного напряжения. При этом на отрезке времени $0 - t_1$ $u_1 > u_3$, диод $VD1$ открыт, диод $VD2$ закрыт. С момента времени t_1 $u_3 > u_1$, диод $VD2$ открывается, а $VD3$ закрывается.

Форму выходного напряжения наводят жирной линией (рис. 2.6, а).

Задание 2.2. Нарисуйте временные диаграммы выходного напряжения диодного ключа по схеме, изображенной на рис. 2.3, а, но с тремя входными цепями для параметров входных сигналов, приведенных в табл. 2.4 и 2.5, и формы входных сигналов, приведенных в табл. 2.3 при $R = \infty$, $R_{вн1} = R_{вн2} = R_{вн3} = 0$. Диоды VD считают идеальными.

Методика выполнения задания

1. В соответствии со своим списочным номером и порядковым номером группы (1 или 2) из табл. 2.4 или 2.5 выбирают номер временной диаграммы и форму входных напряжений

$u_{вх1}$, $u_{вх2}$ и $u_{вх3}$. Например, для первой по порядку группы и списочного номера 30 выбирают следующие данные: номер диаграммы 20, $u_{вх1} = u_2$, $u_{вх2} = u_1$, $u_{вх3} = u_3$.

2. Из табл. 2.3 выбирают формы входных сигналов u_1 , u_2 , u_3 и изображают их на одном чертеже (см. рис. 2.6, б).

3. На этом же рисунке изображается форма выходного напряжения диодного ключа и выделяется жирной линией.

На отрезке $0 - t_1$ открыт диод $VD2$, так как напряжение на его входе выше напряжений на входах диодов $VD1$ и $VD3$, и $u_{вых} = u_2$. В точке 1, так как $u_{вх2}$ становится меньше $u_{вх3}$, диод $VD2$ закрывается, $VD3$ открывается и $u_{вых} = u_{вх3}$. В точке 2 происходит следующее переключение схемы: $VD1$ открывается, а $VD3$ закрывается. В точке 3 опять открывается $VD3$ и закрывается $VD1$. Таким образом, в каждый момент времени открыт только один диод, на аноде которого наиболее высокое напряжение.

Задание 2.3. Нарисуйте диаграмму выходного напряжения диодного ключа по схеме рис. 2.3, б для параметров входных сигналов $u_{вх1}$ и $u_{вх2}$, напряжения E и сопротивления резистора R , приведенных в табл. 2.6 и 2.7, и формы входных сигналов,

Таблица 2.6

Номер вари- анта	Номер диаг- раммы (табл. 2.3)	$u_{вх1}$	$u_{вх2}$	E	R
1	20	u_1	u_2	u_3	$2R_H$
2	19	u_1	u_2	u_3	$2R_H$
3	18	u_1	u_2	u_3	$2R_H$
4	17	u_1	u_2	u_3	$2R_H$
5	16	u_1	u_2	u_3	$2R_H$
6	15	u_1	u_2	u_3	$2R_H$
7	14	u_1	u_2	u_3	$2R_H$
8	13	u_1	u_2	u_3	$2R_H$
9	12	u_1	u_2	u_3	$2R_H$
10	11	u_1	u_2	u_3	$2R_H$
11	10	u_3	u_1	u_2	R_H
12	9	u_3	u_1	u_2	R_H
13	8	u_3	u_1	u_2	R_H
14	7	u_3	u_1	u_2	R_H
15	6	u_3	u_1	u_2	R_H
16	5	u_3	u_1	u_2	R_H
17	4	u_3	u_1	u_2	R_H
18	3	u_3	u_1	u_2	R_H
19	2	u_3	u_1	u_2	R_H
20	1	u_2	u_3	u_1	R_H
21	20	u_2	u_3	u_1	$0,5R_H$
22	19	u_2	u_3	u_1	$0,5R_H$
23	18	u_2	u_3	u_1	$0,5R_H$
24	17	u_2	u_3	u_1	$0,5R_H$
25	16	u_2	u_3	u_1	$0,5R_H$
26	15	u_2	u_3	u_1	$0,5R_H$
27	14	u_2	u_3	u_1	$0,5R_H$
28	13	u_2	u_3	u_1	$0,5R_H$
29	12	u_2	u_3	u_1	$0,5R_H$
30	11	u_2	u_3	u_1	$0,5R_H$

Таблица 2.7

Номер вари- анта	Номер диаг- раммы (табл. 2.3)	$u_{вх1}$	$u_{вх2}$	E	R
1	10	u_1	u_3	u_2	R_H
2	9	u_1	u_3	u_2	R_H
3	8	u_1	u_3	u_2	R_H
4	7	u_1	u_3	u_2	R_H
5	6	u_1	u_3	u_2	R_H
6	5	u_1	u_3	u_2	R_H
7	4	u_1	u_3	u_2	R_H
8	3	u_1	u_3	u_2	R_H
9	2	u_1	u_3	u_2	R_H
10	1	u_1	u_3	u_2	R_H
11	20	u_2	u_1	u_3	$0,5R_H$
12	19	u_2	u_1	u_3	$0,5R_H$
13	18	u_2	u_1	u_3	$0,5R_H$
14	17	u_2	u_1	u_3	$0,5R_H$
15	16	u_2	u_1	u_3	$0,5R_H$
16	15	u_2	u_1	u_3	$0,5R_H$
17	14	u_2	u_1	u_3	$0,5R_H$
18	13	u_2	u_1	u_3	$0,5R_H$
19	12	u_2	u_1	u_3	$0,5R_H$
20	11	u_2	u_1	u_3	$0,5R_H$
21	10	u_3	u_2	u_1	$2R_H$
22	9	u_3	u_2	u_1	$2R_H$
23	8	u_3	u_2	u_1	$2R_H$
24	7	u_3	u_2	u_1	$2R_H$
25	6	u_3	u_2	u_1	$2R_H$
26	5	u_3	u_2	u_1	$2R_H$
27	4	u_3	u_2	u_1	$2R_H$
28	3	u_3	u_2	u_1	$2R_H$
29	2	u_3	u_2	u_1	$2R_H$
30	1	u_3	u_2	u_1	$2R_H$

приведенных в табл. 2.3, при $R_{вн1} = R_{вн2} = 0$. Диоды VD считать идеальными.

Методика выполнения задания

1. В соответствии со своим списочным номером и порядковым номером группы (1 или 2) из табл. 2.6 или 2.7 выбирают номер варианта. Например, для первой группы и списочного номера студента 30 выбирают следующие данные: номер диаграммы 11, $u_{вх1} = u_2$, $u_{вх2} = u_3$, $E = u_1$, $R = 0,5R_H$.

2. Выбирают из табл. 2.3 временные диаграммы сигналов, соответствующие номеру 11 (рис. 2.7, а).

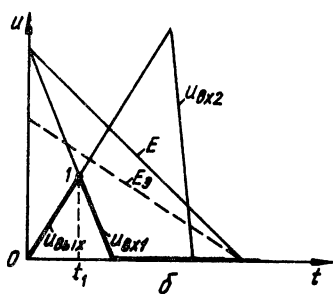
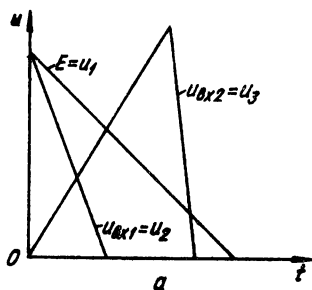


Рис. 2.7

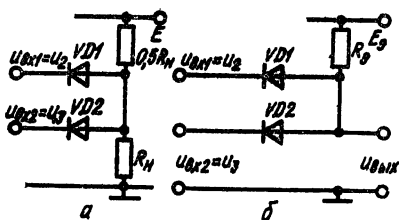


Рис. 2.8

3. Преобразуют исходную схему диодного ключа (рис. 2.8, а) в эквивалентную (рис. 2.8, б) и временные диаграммы входных сигналов (рис. 2.7, а) в соответствии с данными своего варианта: $R = 0,5R_H$ (см. рис. 2.7, б).

Значения R_3 и E_3 рассчитывают по формулам:

$$R_3 = \frac{RR_H}{R + R_H} = \frac{1}{3} R_H, \quad E_3 = \frac{E}{R + R_H} R_H = \frac{2}{3} E.$$

Преобразованные в соответствии с рассчитанным значением E_3 временные диаграммы (E_3 показано штриховой линией) примут такой вид (рис. 2.7, б).

4. Строят временную диаграмму напряжения на выходе диодного ключа (жирная линия на рис. 2.7, б). На участке $0 - t_1$ открыт диод $VD2$ и $u_{ВХ} = u_{BX2}$. Диод $VD1$ закрыт, так как на этом участке $u_{BX1} > u_{BX2}$. В точке 1 напряжение u_{BX1} становится меньше u_{BX2} . Диод $VD2$ закрывается, а диод $VD1$ открывается. При этом напряжение $u_{ВХ}$ становится равным u_{BX1} . Таким образом, в каждый момент времени открыт один диод, на катоде которого наименьшее напряжение.

Задание 2.4. Построить диаграмму выходного напряжения для схем, заданных в табл. 2.8, при поступлении на вход синусоидального напряжения $u_{ВХ} = U_m \sin \omega t$. Диоды считать идеальными.

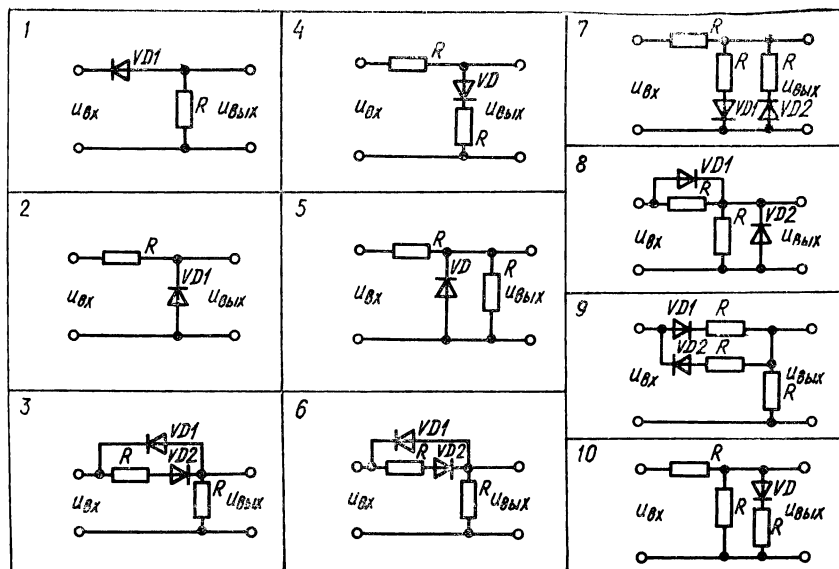
Методика выполнения задания

1. В соответствии с заданием преподавателя или самостоятельно выбрать номер варианта.

2. Представить выбранную из табл. 2.8 схему ключа двумя схемами замещения: для положительной и отрицательной полуволн входного напряжения.

3. Рассчитать амплитуду выходного напряжения для каждой из схем замещения.

Таблица 2.8



4. Построить временную диаграмму выходного напряжения в соответствии с полученным результатом. На этой временной диаграмме отмечают максимальную амплитуду для положительной и отрицательной полуволн выходного напряжения, рассчитанных в пункте 3.

3. ТРАНЗИСТОРНЫЕ КЛЮЧИ

Теоретические сведения и расчетные соотношения

Транзисторные ключи служат для коммутации цепей нагрузки под воздействием управляющих сигналов. В отличие от диодов транзисторы обладают усилительными свойствами и поэтому способны коммутировать достаточно большие напряжения и токи малыми входными, не допускают затухания сигнала при последовательном включении нескольких ключей, с их помощью можно строить схемы с положительными обратными связями, обладающие регенеративными свойствами.

Наиболее широко распространены транзисторные ключи на биполярных транзисторах при включении с общим эмиттером (рис. 3.1). В соответствии с функциями ключа транзистор может находиться в режиме отсечки и режиме насыщения. Активный режим работы имеет место при переходе из одного статического режима в другой.

Условием режима отсечки является обратное смещение эмиттерного перехода транзистора

$$|u_{БЭ}| \leq |U_{пор}|, \quad (3.1)$$

где $U_{пор}$ — пороговое напряжение транзистора (для германиевых $U_{пор} \approx 0$, для кремниевых $U_{пор} \approx 0,6$ В).

На режим отсечки оказывает влияние обратный ток коллекторного перехода, который при закороченном эмиттерном переходе достигает значения $2I_{K0}$, а при обратносмещенном переходе равен I_{K0} .

У германиевых транзисторов I_{K0} на несколько порядков больше, чем у кремниевых, поэтому условия отсечки в транзисторных ключах на германиевых и кремниевых транзисторах несколько различны.

В ключах на кремниевых транзисторах (рис. 3.1, а) из-за того, что $U_{пор} \approx 0,6$ В, источник смещения для запираания транзистора не используют. Напряжение на базе транзистора в таких ключах

$$u_B = U^0 + I_{K0}R_B, \quad (3.2)$$

где U^0 — напряжение логического нуля на входе ключа, определяемое низким уровнем входного напряжения, которое, как правило, снимается с другого аналогичного ключа и не равно нулю.

Условие (3.1) для ключа на кремниевом транзисторе можно записать следующим образом: $U_{пор} > u_B = U^0 + I_{K0}R_B$.

В ключах на германиевых транзисторах, у которых $U_{пор} \approx 0$, для надежного запираания транзистора применяют дополнительный источник смещения $E_{см}$ (см. рис. 3.1, б). В этом случае напряжение на базе транзистора равно

$$u_B = \frac{E_{см}}{R_B + R} R_B - I_{K0} \frac{R_B R}{R_B + R}. \quad (3.3)$$

Так как u_B должно быть больше нуля, то условие (3.1) для ключей на германиевых транзисторах можно записать

$$E_{см} > I_{K0}R. \quad (3.4)$$

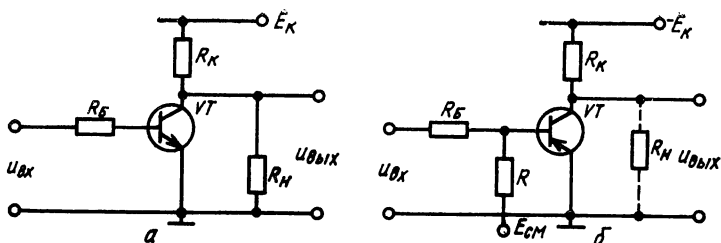


Рис. 3.1

Ток I_{K0} сильно зависит от температуры и для германиевых транзисторов практически удваивается с увеличением температуры на каждые 10°C :

$$I_{K0} = I_{K020^\circ\text{C}} 2^{\frac{t-20^\circ\text{C}}{10^\circ\text{C}}}, \quad (3.5)$$

где $I_{K0 20^\circ\text{C}}$, I_{K0} — токи при температурах 20°C и $t^\circ\text{C}$. Поэтому в условие (3.4) следует подставлять максимальное значение $I_{K0 \max}$.

Протекание тока I_{K0} через R_K приводит к уменьшению выходного напряжения, которое для режима отсечки можно записать

$$|u_{KЭ}| = |E_K| - |I_{K0} R_K|. \quad (3.6)$$

Для получения режима насыщения на вход ключа необходимо подать отпирающее напряжение, обеспечивающее базовый ток, больший тока базы насыщения $I_{Бн}$. Этот ток определяется через ток коллектора насыщения $I_{Кн} = E_K/R_K$, и коэффициент усиления транзистора β равен $I_{Бн} = I_{Кн}/\beta$.

Условие насыщения для схемы рис. 3.1, б имеет вид

$$i_B = \frac{U^1}{R_B} - \frac{E_{см}}{R} \geq \frac{E_K}{\beta R_K}, \quad (3.7)$$

где U^1 — входное отпирающее напряжение, соответствующее напряжению логической единицы.

Аналогично для схемы рис. 3.1, а

$$i_B \approx \frac{U^1}{R_1} \geq \frac{E_K}{\beta R_K}. \quad (3.8)$$

Напряжение на коллекторе в режиме насыщения определяется остаточным напряжением $u_{KЭ} = U^0$.

При воздействии на вход управляющих прямоугольных импульсов транзистор переключается не мгновенно, а за конечные промежутки времени, определяемые длительностью переходных процессов, которые состоят из задержки включения t_z , обусловленной перезарядом входной емкости $C_{вх}$ от напряжения запираения $U_{Бз}$ до напряжения $U_{пор}$; длительности формирования переднего фронта $t_{ф+}$, обусловленной инерционными процессами изменения концентрации носителей в базе и изменениями заряда барьерной емкости коллекторного перехода; времени рассасывания $t_{рас}$ избыточного объемного заряда и длительности формирования заднего фронта $t_{ф-}$, обусловленной инерционным характером уменьшения заряда в базе.

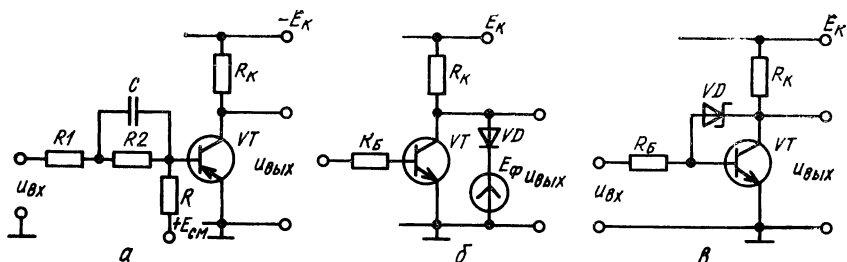


Рис. 3.2

Временные параметры переключения определяются соотношениями [24]:

$$t_3 \approx C_{вх} \frac{U_{Бз} + U_{пор}}{i_B^-}; \quad (3.9)$$

$$t_{\Phi}^+ = \tau_{\beta экв} \ln \frac{i_B}{i_B - I_{Бн}}, \quad (3.10)$$

где $\tau_{\beta экв} = \tau_{\beta} + \beta R_K C_K$ — эквивалентная постоянная времени, $\tau_{\beta} = \beta / (2\pi / \alpha)$ — постоянная времени транзистора.

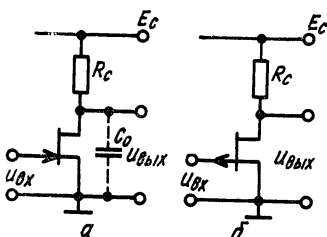


Рис. 3.3

$$t_{рас} = \tau_{\beta} \ln \frac{i_B + i_{Б2}}{I_{Бн} + i_{Б2}}, \quad (3.11)$$

где $i_{Б2}$ — ток выключения транзистора; $t_{\Phi}^- \approx (3 \dots 5) \tau_{\beta экв}$ для схемы рис. 3.1, а;

$t_{\Phi}^- = \tau_{\beta экв} \ln \frac{I_{Бн} + i_{Б2}}{i_{Б2}}$ для схемы рис. 3.1, б.

Для уменьшения времени переходных процессов транзисторы включают и выключают форсированно током, существенно большим $I_{Бн}$, а в статическом режиме не допускают глубокого насыщения. Для этого применяют форсирующие емкости, фиксацию коллекторного потенциала и нелинейную обратную связь, вводимую с помощью импульсного диода или диода Шоттки (см. соответственно рис. 3.2, а—в).

В интегральной микросхемотехнике находят широкое применение ключи на МДП (МОП) транзисторах с управляющим p - n переходом (рис. 3.3) и с индуцированным каналом (рис. 3.4). Последние наиболее широко используются в импульсных схемах и делятся на ключи с резистивной нагрузкой (рис. 3.4, а), с динамической (транзисторной) нагрузкой (рис. 3.4, б) и комп-

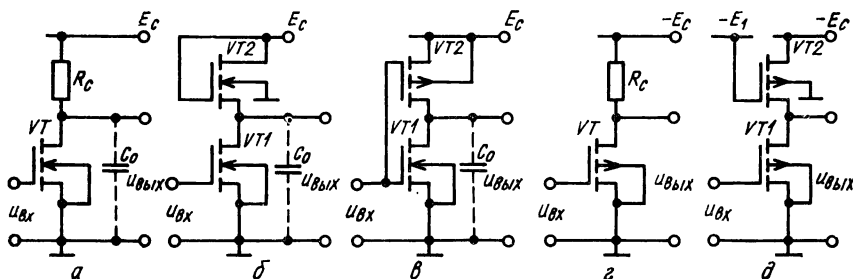


Рис. 3.4

лементарные (КМОП) ключи, называемые также ключами на дополняющих транзисторах (МДПДТ) (рис. 3.4, в). Эти ключи имеют очень высокое входное сопротивление и относительно меньший ток нагрузки.

Быстродействие ключей на МОП-транзисторах также меньше, чем на биполярных транзисторах, из-за невозможности быстрой перезарядки паразитных емкостей малым токами. Основным путем увеличения быстродействия таких ключей является уменьшение емкости $C_{\text{вых}}$ ключа.

Дополнительные теоретические сведения и расчетные соотношения приведены в работах [15, 19, 21, 22].

ЗАДАЧИ И УПРАЖНЕНИЯ

3.1. Объясните особенности применения транзисторов в ключевом режиме.

3.2. В чем заключается условие закрытого состояния транзисторного ключа и какие токи протекают при этом в транзисторе? Покажите их направление.

3.3. В чем заключается условие открытого состояния ключа и какие токи протекают при этом в транзисторе? Покажите их направление.

3.4. Какое напряжение устанавливается на выходе транзисторных ключей (рис. 3.1) в открытом и закрытом состояниях?

3.5. Почему в схеме транзисторного ключа на кремниевых транзисторах (типа $n-p-n$) (см. рис. 3.1, а) отсутствует источник смещения $E_{\text{см}}$, а в ключе на германиевых транзисторах (типа $p-n-p$) (рис. 3.1, б) он необходим?

3.6. При каком из режимов закрытого транзисторного ключа на биполярном транзисторе (рис. 3.1) его коллекторный ток I_K минимален?

3.7. Какой ток устанавливается в коллекторной цепи транзисторного ключа (рис. 3.1) при короткозамкнутом эмиттерном переходе?

3.8. Какой ток устанавливается в коллекторной цепи транзисторного ключа на биполярном транзисторе при обратносмещенном эмиттерном переходе?

3.9. Какой ток устанавливается в эмиттерной цепи ключа на биполярном транзисторе при закороченном эмиттерном переходе?

3.10. Какой ток устанавливается в эмиттерной цепи ключа на биполярном транзисторе при обратносмещенном эмиттерном переходе?

3.11. Ключ на биполярном транзисторе находится в режиме насыщения. Определите его коллекторный и эмиттерный токи при напряжении источника питания $E_K = 10$ В и коллекторном сопротивлении $R_K = 1$ кОм.

3.12. Транзисторный ключ (рис. 3.1, а) открыт. Определите его базовый ток при токе насыщения коллектора $I_{\text{кн}} = 25$ мА, коэффициенте усиления транзистора $\beta = 25$ и степени насыщения $\gamma = 2$.

3.13. Транзисторный ключ рис. 3.1, а имеет следующие параметры: $R_K = 2$ кОм, $\beta = 40$, $E_K = 10$ В, $I_B = 1$ мА. Определите режим работы транзистора и его степень насыщения.

3.14. В схеме транзисторного ключа (рис. 3.1, а) $E_K = 10$ В, $R_K = 2$ кОм, $R_B = 20$ кОм, параметры транзистора $\beta = 30$, $I_{K0} = 2$ мкА при температуре $t = 20^\circ\text{C}$, пороговое напряжение отпирания транзистора $U_{\text{пор}} = 0$. В каком режиме находится транзистор при температуре $t = +60^\circ\text{C}$ и напряжении управляющего сигнала: а) $u_{\text{вх}} = 0$; б) $u_{\text{вх}} = -1$ В; в) $u_{\text{вх}} = 2$ В?

3.15. Может ли базовый ток транзистора быть больше тока насыщения базы $I_{\text{бн}}$?

3.16. Транзисторные ключи рис. 3.1 находятся в режиме насыщения. Как зависит степень насыщения транзисторов от температуры окружающей среды, если считать, что температурозависимым параметром является только коэффициент β транзистора?

3.17. Как изменится напряжение на выходе закрытого транзисторного ключа (рис. 3.1, а) при увеличении температуры окружающей среды?

3.18. Определите амплитуду выходного напряжения в схеме ключа (рис. 3.1, б) при $E_K = 10$ В, $R_K = 2$ кОм, $\beta = 20$, $R = 2$ кОм, $R_B = 4$ кОм, $E_{\text{см}} = 2$ В, $u_{\text{вх}} = 6$ В, $I_{K0} = 100$ мкА (при температуре окружающей среды $t = 20^\circ\text{C}$) для двух значений температур: а) $t = 20^\circ\text{C}$; б) $t = 50^\circ\text{C}$.

3.19. Определите, в каком режиме находится транзистор в схеме рис. 3.1, а, если на его входе действует низкий уровень $U^0 = 0,4$ В, $R_B = 10$ кОм, $I_{K0} = 10$ мкА, пороговое напряжение транзистора $U_{\text{пор}} = 0,6$ В.

3.20. Определите минимально необходимое значение уровня входного напряжения логической единицы $U_{\text{вх}}^1$ для обеспечения открытого состояния ключа рис. 3.1, а, если $E_K = 8$ В, $R_K = 400$ Ом, $R_n = \infty$, $R_B = 5$ кОм, $\beta = 20$, $U_{\text{пор}} = 0,6$ В, $U_{\text{вх}}^0 = 0$.

3.21. Определите значение выходного напряжения в схеме транзисторного ключа рис. 3.1, а при $E_K = 10$ В, $R_K = 1$ кОм, $R_n = 9$ кОм, $u_{\text{вх}} = -2$ В.

3.22. Определите минимальное сопротивление нагрузки R_n , подключаемое в схеме рис. 3.1, а, если $E_K = 10$ В, $R_K = 2$ кОм, $u_{\text{вх}} < 0$, а минимально допустимое значение выходного напряжения $u_{\text{вых}} = 8$ В.

3.23. Изменяются ли условия работоспособности схемы транзисторного ключа рис. 3.1, б, если на его выходе включается сопротивление нагрузки?

3.24. Изменится ли режим работы транзисторного ключа рис. 3.1, б, если на его выходе включается сопротивление нагрузки R_n ?

3.25. Нарисуйте форму выходного напряжения для схемы рис. 3.1, а при синусоидальном входном напряжении $u_{\text{вх}} = U_m \sin \omega t$ при условии, что $U_m/R_B = I_{\text{бн}}$, $U_{\text{пор}} = 0$.

3.26. Решите задачу 3.25 при условии $U_m/R_B = 2 I_{\text{бн}}$.

3.27. Определите значение сопротивления R_B в схеме рис. 3.1, а при условии $I_{\text{Кн}} = 150$ мА, $u_{\text{вх}} = 5$ В, $\beta = 30$, $\gamma = 1$. Влияния температуры окружающей среды не учитывать.

3.28. Определите значение сопротивления R_K в схеме рис. 3.1, б при $E_K = 20$ В, $\beta = 40$, $\gamma = 3$, $I_B = 3 \cdot 10^{-3}$ А.

3.29. Определите напряжение $u_{вх}$ в, обеспечивающее насыщенное состояние транзистора в схеме рис. 3.1, а, и нарисуйте форму выходного напряжения при синусоидальном входном сигнале $u_{вх} = U_m \sin \omega t$, $U_m = 2$ В, $R_K = 1$ кОм, $E_K = 10$ В, $R_B = 10$ кОм, $\beta = 20$.

3.30. Как изменится режим работы ключа на транзисторе (рис. 3.1, а), если при $\gamma = 3$ напряжение E_K увеличить в два раза, не изменяя тока базы?

3.31. Транзисторы в схемах рис. 3.1 находятся в режиме насыщения ($\gamma = 1,5$). Как изменятся режимы их работы, если напряжение питания E_K увеличить в 4 раза, сопротивление R_K в 2 раза, а ток базы не изменять.

3.32. В базе транзистора схемы рис. 3.1, а протекают линейно нарастающие импульсы тока с максимальной амплитудой $I_{\max} = 2 I_{Bн}$ и скважностью $Q = 1$. Нарисуйте форму выходного напряжения при $R_K = R_n$.

3.33. Определите базовый ток транзистора в схеме рис. 3.1, а при $I_{Кн} = 10^{-2}$ А, $\gamma = 1,5$, $\beta = 20$.

3.34. Определите, в каком режиме работает транзистор в схеме рис. 3.1, а при $I_{Кн} = 80$ мА, $I_B = 1$ мА, $\beta = 50$.

3.35. Рассчитайте коэффициент усиления β транзистора в схеме рис. 3.1, а, если $R_K = 2$ кОм, $R_n = \infty$, $E_K = 12$ В, $I_B = 2$ мА, $\gamma = 3$.

3.36. Определите степень насыщения транзистора в схеме рис. 3.1, а при $u_{вх} = 5$ В, $E_K = 15$ В, $R_K = 1,5$ кОм, $\beta = 30$, $R_B = 10$ кОм, $R_n = \infty$.

3.37. Определите, в каком режиме работает транзистор в схеме рис. 3.1, б, если $E_K = -10$ В, $E_{см} = 2$ В, $u_{вх} = -3$ В, $R_K = 1$ кОм, $R_B = R = 10$ кОм, $R_n = \infty$. Параметры транзистора $\beta = 50$, $I_{К0} = 10$ мкА.

3.38. Транзисторный ключ рис. 3.1, б управляется потенциальным сигналом отрицательной полярности, характеризуемым низким $U_{вх}^I = -5$ В и высоким $U_{вх}^0 = 0$ уровнями напряжения. Выполняются ли условия работоспособности ключа при $E_K = -10$ В, $E_{см} = 2$ В, $R_K = 1$ кОм, $R_B = R = 10$ кОм, $R_n = \infty$, если параметры транзистора в рабочем диапазоне температур изменяются в пределах $\beta = 50 \pm 20$; $I_{К0} = (2 \dots 50)$ мкА?

3.39. Потребуется ли для обеспечения нормальной работы ключа в схеме рис. 3.1, б изменить амплитуду управляющего сигнала, если на выходе ключа подключено сопротивление нагрузки $R_n = 1$ кОм, $E_K = -10$ В, $E_{см} = 2$ В, $u_{вх} = 3$ В, $R_K = 1$ кОм, $R_B = R = 10$ кОм, $\beta = 50$.

3.40. На вход схемы рис. 3.1, а поступает периодическая последовательность прямоугольных положительных импульсов напряжения с амплитудой $U_m = 3$ В. Параметры схемы $E_K = 6$ В, $R_B = 1,2$ кОм. Падение напряжения на открытых переходах транзистора $U_{БЭ} = U_{БК} = 0,8$ В. Температура окружающей среды

$t = 20^\circ\text{C}$. Выйдет ли из строя транзистор типа КТ306А, если замкнуть накоротко резистор R_K ?

3.41. Определите амплитуду выходных импульсов в схеме рис. 3.1, б при поступлении на ее вход последовательности прямоугольных импульсов с максимальной $U_{\text{вх max}} = 2$ В и минимальной $U_{\text{вх min}} = -1$ В амплитудами, если $E_K = 8$ В, $R_K = 2$ кОм, тип транзистора КТ312Б, падение напряжения на открытых переходах транзистора $U_{\text{БЭ}} \approx U_{\text{БК}} = 0,6$ В, на насыщенном транзисторе $U_{\text{КН}} = 0,2$ В, температура окружающей среды $t = 20^\circ\text{C}$. Расчеты вести для двух значений R_B : а) $R_B = 10$ кОм б) $R_B = 100$ кОм.

3.42. Определите мощность, расходуемую в транзисторном ключе (рис. 3.1, а) с параметрами $E_K = 5$ В, $R_K = 1,2$ кОм, $U_{\text{КН}} = 0,2$ В, $I_{K0} = 10$ мкА, в состояниях: а) открытым; б) закрытым.

3.43. Объясните, от каких элементов схемы транзисторного ключа (рис. 3.1, б) зависят длительности положительного $t_{\text{ф}}^+$ и отрицательного $t_{\text{ф}}^-$ фронтов и время рассасывания $t_{\text{рас}}$.

3.44. Объясните, как изменяются основные временные параметры коллекторного тока транзисторного ключа $t_{\text{ф}}^+$, $t_{\text{ф}}^-$, $t_{\text{рас}}$ при статической форсировке (увеличение базового тока отпириания транзистора).

3.45. Объясните, как изменяются основные временные параметры коллекторного тока транзисторного ключа $t_{\text{ф}}^+$, $t_{\text{ф}}^-$, $t_{\text{рас}}$ при динамической форсировке: а) применении ускоряющего конденсатора; б) применении нелинейной обратной связи.

3.46. Как изменятся временные параметры тока коллектора транзисторного ключа (рис. 3.1, б) $t_{\text{ф}}^+$, $t_{\text{ф}}^-$, $t_{\text{рас}}$, если уменьшить сопротивление резистора R_B ?

3.47. Как изменятся временные параметры тока коллектора транзисторного ключа (рис. 3.1, б) $t_{\text{ф}}^-$ и $t_{\text{рас}}$, если уменьшить сопротивление резистора R ?

3.48. Как изменятся временные параметры тока коллектора транзисторного ключа (рис. 3.1, б) $t_{\text{ф}}^+$, $t_{\text{ф}}^-$, $t_{\text{рас}}$, если увеличить напряжение $E_{\text{см}}$?

3.49. Как изменяется время рассасывания $t_{\text{рас}}$ в схеме транзисторного ключа с форсирующей емкостью (рис. 3.2, а), если увеличить напряжение E_K при неизменном входном напряжении?

3.50. Как изменяется время рассасывания $t_{\text{рас}}$ в схеме транзисторного ключа с форсирующей емкостью (рис. 3.2, а), если увеличить сопротивление резистора R_K ?

3.51. Какой из источников E_K или $E_{\text{ф}}$ в схеме транзисторного ключа с фиксирующим диодом (рис. 3.2, б) должен иметь большее напряжение?

3.52. Определите амплитуду выходных импульсов и длительность фронта $t_{\text{ф}}^-$ транзисторного ключа с фиксирующим диодом (рис. 3.2, б) при поступлении на его вход однополярных положительных прямоугольных импульсов с амплитудой $U_m = 5$ В, если $E_K = 10$ В, $R_K = 1$ кОм, $E_{\text{ф}} = 6$ В, $R_B = 10$ кОм. Параметры транзистора $\beta = 20$, $f_{\alpha} = 1$ МГц, $C_{\Sigma} = 60$ пФ, $C_K = 30$ пФ, $I_{K0} \approx 0$, $U_{\text{пор}} \approx 0$.

3.53. Какую роль играет диод Шоттки в схеме транзисторного ключа рис. 3.2, *в*?

3.54. Транзистор VT в схеме ключа с нелинейной обратной связью (рис. 3.2, *в*) входит в режим насыщения при коллекторно-базовом напряжении $U_{КБ} = 0,5$ в. В каком режиме будет работать транзистор, если прямое падение напряжения на открытом диоде равно: а) 0,7 В; б) 0,4 В.

3.55. Как изменится время рассасывания в транзисторном ключе (рис. 3.2, *в*), если диод Шоттки заменить обычным импульсным диодом?

3.56. При каком напряжении $u_{вх} = u_{зи}$ режим полевого транзистора с управляющим p - n переходом и каналом n -типа (рис. 3.3, *а*) будет соответствовать режиму открытого ключа, а при каком — закрытого?

3.57. При каком напряжении $u_{вх} = u_{зи}$ режим полевого транзистора с управляющим p - n переходом и каналом p -типа (рис. 3.3, *б*) будет соответствовать режиму открытого ключа, а при каком — режиму закрытого?

3.58. С какой целью в схеме ключа (рис. 3.4, *а*) резистор R_c заменяют транзистором $VT2$ (рис. 3.4, *б*)?

3.59. С какой целью в схеме ключа (рис. 3.4, *в*) применяют МДП-транзисторы с разным типом проводимости каналов?

3.60. Определите сопротивление резистора R_c для схемы ключа (рис. 3.3, *б*), при которой длительность переключения $t_{пер} < 600$ нс. Выходную емкость ключа принять равной 40 пФ, крутизна характеристики МДП-транзистора $S = 5$ мА/В.

3.61. Как соотносятся между собой длительности положительного $t_{ф}^+$ и отрицательного $t_{ф}^-$ фронтов выходного импульса в схеме ключа (рис. 3.4, *а*) при поступлении на его вход прямоугольных управляющих импульсов?

3.62. Почему в схеме ключа рис. 3.4, *а* длительность отрицательного фронта $t_{ф}^-$ выходного напряжения зависит от значения входного напряжения $u_{вх}$, а длительность положительного фронта $t_{ф}^+$ не зависит?

3.63. Как изменится остаточное напряжение $U_{ост}$ в схеме транзисторного ключа рис. 3.4, *а*, если: а) увеличить напряжение $u_{вх}$; б) увеличить сопротивление R_c ?

3.64. Как изменится остаточное напряжение $U_{ост}$ в схеме рис. 3.4, *б*, если: а) увеличить амплитуду входного напряжения $u_{вх}$; б) увеличить напряжение питания E_c ?

3.65. В каком состоянии и в какой области стоковой характеристики находятся транзисторы $VT1$ и $VT2$ транзисторного ключа рис. 3.4, *б*, если входное напряжение: а) $u_{вх}$ меньше порогового $U_{пор}$; б) $u_{вх}$ больше порогового $U_{пор}$?

3.66. В каком состоянии и в какой области стоковой характеристики находятся транзисторы $VT1$ и $VT2$ в схеме транзисторного ключа рис. 3.4, *в*, если входное напряжение: а) $u_{вх} = 0$; б) $u_{вх} < U_{пор1}$; в) $u_{вх} = E_c$?

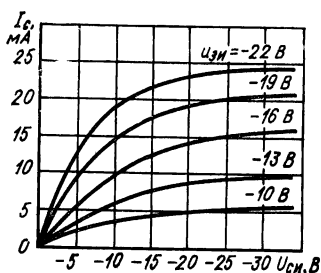


Рис. 3.5

3.67. Как изменяется время переднего t_{ϕ}^+ и заднего t_{ϕ}^- фронтов выходных импульсов в схеме рис. 3.4, а при поступлении на вход прямоугольных импульсов, если: а) увеличить амплитуду входных импульсов; б) увеличить сопротивление резистора R_C ?

3.68. Какой из фронтов напряжения $u_{\text{вых}}$ (рис. 3.4, б) будет иметь большую длительность — при запираании (t_{ϕ}^+) или отпираании (t_{ϕ}^-) транзистора VT1.

3.69. Определите напряжение на выходе ключа на МДП-транзисторе (рис. 3.4, г) при следующих его параметрах: $U_{\text{пор}} = -5$ В, крутизна характеристики $S = 10$ мкА/В, ток стока закрытого транзистора $I_{C0} = 1$ мкА, $E_C = 20$ В, $R_C = 1$ МОм. Входное напряжение равно: а) $u_{\text{вх}} = -3$ В; б) $u_{\text{вх}} = -6$ В; в) $u_{\text{вх}} = -10$ В. В каком режиме работает транзистор в каждом из трех случаев?

3.70. Объясните, какой входной ток протекает в схеме транзисторного ключа (рис. 3.4, г) при $u_{\text{вх}} \geq U_{\text{пор}}$ и $u_{\text{вх}} < U_{\text{пор}}$.

3.71. Какое напряжение называется напряжением насыщения U_n МДП-транзистора и как его определить?

3.72. Ключ на МДП-транзисторе КП301Б выполнен по схеме рис. 3.4, а. Определите по его выходной характеристике (рис. 3.5) его выходное напряжение, если входное напряжение равно: а) $u_{\text{вх}} = 3$ В; б) $u_{\text{вх}} = 10$ В; в) $u_{\text{вх}} = 19$ В. Пороговое напряжение транзистора $U_{\text{пор}} = 5$ В, $E_C = 20$ В, $R_C = 1$ кОм.

3.73. Определите остаточное напряжение на выходе транзисторного ключа рис. 3.4, а, если $E_C = 20$ В, $u_{\text{вх}} = 19$ В, а $R_C = 4$ кОм. Выходная характеристика транзистора показана на рис. 3.5.

3.74. Объясните, для чего в схеме ключа на МДП-транзисторе участок затвор — исток необходимо шунтировать дополнительным сопротивлением (например, закрытым p - n переходом).

3.75. Выйдет ли из строя транзистор в схеме ключа на рис. 3.4, а и г, если замкнуть накоротко: а) затвор—сток; б) затвор—исток; в) сток—исток.

3.76. Объясните, для чего в схеме рис. 3.4, б и д резистор R_C заменяется транзистором VT2.

3.77. Определите напряжение $u_{\text{вых}}$ в схеме ключа рис. 3.4, д, если $E_1 = E_C = -25$ В и $u_{\text{вх}} = -3$ В. Пороговое напряжение транзисторов VT1 и VT2 равно $U_{\text{пор}} = -6$ В.

3.78. Определите напряжение на выходе ключа рис. 3.4, д, если транзистор VT1 закрыт, $E_C = 15$ В, пороговые напряжения обоих транзисторов равны между собой и равны $U_{\text{пор}} = 5$ В.

3.79. Определите напряжение на выходе ключа рис. 3.4, д, если транзистор VT1 открыт, $u_{\text{вх}} = E_C = 9$ В, $U_{\text{пор}1} = U_{\text{пор}2} = 5$ В, $S_1 = 0,1$ мА/В², $S_2 = 0,005$ мА/В².

3.80. Объясните, с какой целью в схеме транзисторного ключа

(рис. 3.4, в) применяются транзисторы с разным типом проводимости каналов.

3.81. Определите выходное напряжение в схеме транзисторного ключа рис. 3.4, в, если остаточный ток закрытого транзистора $VT1$ $I_{\text{ост}1} = 10^{-9}$ А, $S_1 = S_2 = 0,1$ мА/В², $E_C = 9$ В, $U_{\text{пор}1} = U_{\text{пор}2} = 5$ В.

3.82. На вход транзисторного ключа рис. 3.4, в поступают прямоугольные импульсы с амплитудой $U_{\text{max}} = 9$ В. Определите длительности положительного $t_{\text{ф}}^+$ и отрицательного $t_{\text{ф}}^-$ фронтов выходных импульсов, если $E_3 = 9$ В, $C_0 = 40$ пФ, а параметры схемы соответствуют задаче 3.81.

3.83. Последовательный аналоговый ключ на p -канальном МДП-транзисторе (рис. 3.6, а) должен работать при изменении входного сигнала $u_{\text{вх}}$ в пределах от -5 В до $+5$ В. Какое должно быть напряжение подложки $U_{\text{п}}$? Что изменится, если p -канальный транзистор заменить на n -канальный?

3.84. Как изменится статическая погрешность передачи открытого ключа на p -канальном или n -канальном МДП-транзисторе (рис. 3.6, а) при изменении входного сигнала $u_{\text{вх}}$ от -2 В до $+2$ В при $R_{\text{н}} = \text{const}$ и $U_{\text{п}} = \text{const}$?

3.85. При каком из значений входного сигнала ($+5$ В или -5 В) нестабильность управляющего напряжения $U_{\text{у}}$ влияет больше на значение статической погрешности ключа на p -канальном МДП-транзисторе (рис. 3.6, а) при $R_{\text{н}} = \text{const}$, $U_{\text{п}} = \text{const}$?

3.86. Как изменяются погрешности передачи открытого $\delta_{\text{отк}}$ и закрытого $\delta_{\text{зак}}$ аналогового ключа на МДП-транзисторе (рис. 3.6, а) при уменьшении сопротивления нагрузки?

3.87. Какие преимущества имеют МДП-транзисторы по сравнению с биполярными транзисторами при использовании их в схемах аналоговых ключей?

3.88. Какие преимущества имеют аналоговые ключи на дополняющих МДП-транзисторах (КМОП-транзисторах) перед p -канальными или n -канальными ключами с управляющим p - n переходом?

3.89. Аналоговый ключ на дополняющих МДП-транзисторах (рис. 3.6, б) предназначен для коммутации входных напряжений от -15 до $+15$ В. Какие напряжения следует подключить к подложкам транзисторов?

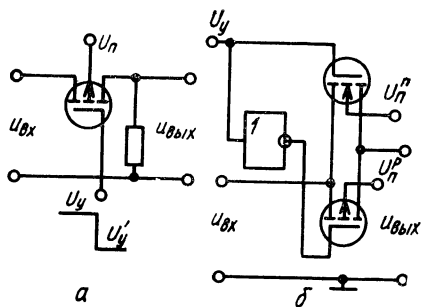


Рис. 3.6

КОНТРОЛЬНОЕ ЗАДАНИЕ

Рассчитайте режим работы и постройте временные диаграммы выходного напряжения транзисторного ключа по схеме рис. 3.1, а для параметров, приведенных в табл. 3.1 и 3.2, и формы входных

сигналов, приведенных в табл. 3.3. Сопротивление нагрузки $R_n = \infty$, $I_{K0} \approx 0$, транзистор имеет линейную характеристику в режиме усиления.

Методика выполнения задания

1. В соответствии со своим списочным номером и порядковым номером группы из табл. 3.1 и 3.2 выбирают номер варианта. Например, для первой группы и списочного номера 30 выбирают следующие данные: номер диаграммы 10, $E_K = 20$ В, $R_K = 10$ кОм, $R_B = 15$ кОм, $\beta = 28$, $u_{вх} = U_m = 1$ В.

2. Из табл. 3.3 выбирают временные диаграммы входного сигнала $u_{вх}$, соответствующие диаграмме № 10 (см. рис. 3.7, а).

3. Рассчитывают режим работы ключа, изображенного на рис. 3.1 при максимальном значении напряжения $u_{вх} = 1$ В и параметрах, соответствующих выбранному варианту. Режим работы характеризуется степенью насыщения

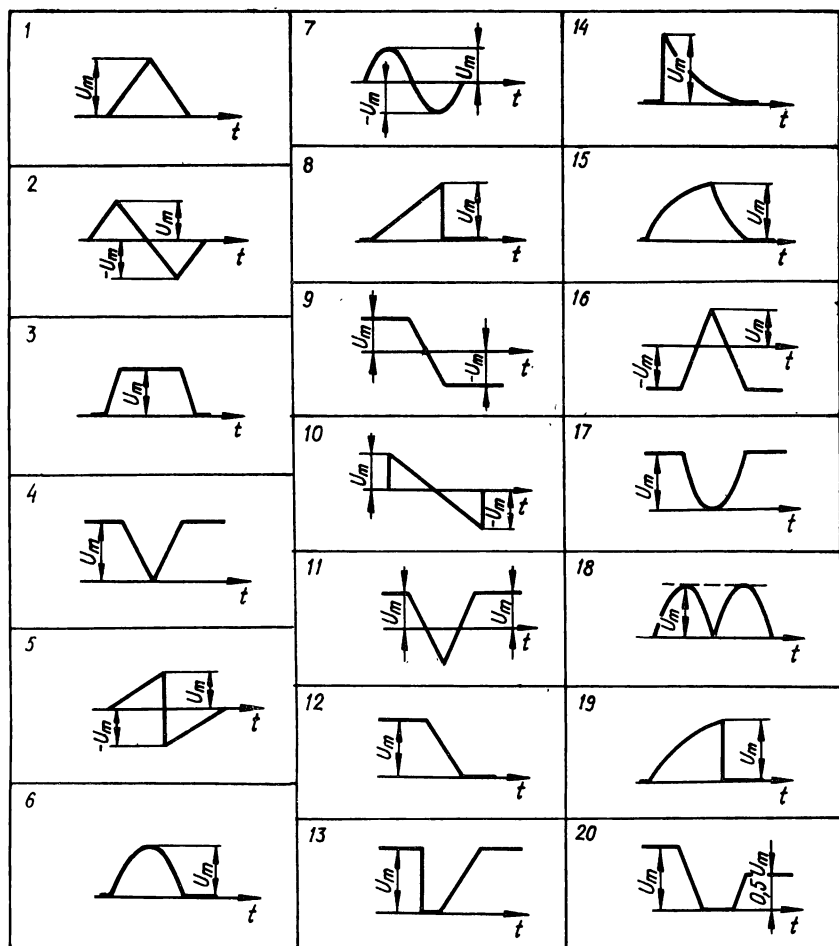
$$\gamma = \frac{U_m R_K \beta}{E_K R_B} = \frac{1,0 \cdot 1,0 \cdot 28}{20 \cdot 15} = 0,93.$$

Таблица 3.1

Номер варианта	Номер диаграммы (табл. 3.3)	E_K , В	R_K , кОм	R_B , кОм	β	U_m , В
1	1	10	1	10	10	3
2	2	10	2	20	12	5
3	3	10	3	10	14	0,5
4	4	10	4	10	16	0,5
5	5	10	5	10	18	1,5
6	6	10	6	10	20	1
7	7	10	7	10	22	0,7
8	8	10	8	10	24	0,7
9	9	10	9	10	26	0,7
10	10	10	10	10	28	0,7
11	11	15	1	20	30	10
12	12	15	2	20	10	10
13	13	15	3	20	12	10
14	14	15	4	20	14	10
15	15	15	5	20	16	10
16	16	15	6	20	18	10
17	17	15	7	20	20	5
18	18	15	8	20	22	5
19	19	15	9	20	24	5
20	20	15	10	20	26	5
21	1	20	1	15	28	5
22	2	20	2	15	30	8
23	3	20	3	15	10	1,5
24	4	20	4	15	12	1
25	5	20	5	15	14	2
26	6	20	6	15	16	1,5
27	7	20	7	15	18	3
28	8	20	8	15	20	1
29	9	20	15	15	24	2
30	10	20	10	15	28	1

Таблица 3.2

Номер варианта	Номер диаграммы (табл. 3.3)	E_K , В	R_K , кОм	R_B , кОм	β	U_m , В
1	11	20	5	40	10	10
2	12	20	10	40	15	10
3	13	20	15	45	20	10
4	14	20	20	45	25	10
5	15	20	25	40	30	10
6	16	20	5	45	10	10
7	17	20	10	50	15	10
8	18	20	15	40	20	10
9	19	20	20	45	25	10
10	20	20	25	50	30	10
11	1	25	5	30	10	5
12	2	25	10	35	15	5
13	3	25	15	40	20	5
14	4	25	20	45	25	5
15	5	25	25	50	30	5
16	6	25	6	30	10	5
17	7	25	5	35	15	5
18	8	25	10	40	20	5
19	9	25	10	45	25	5
20	10	15	15	50	30	5
21	11	15	15	30	10	3
22	12	15	25	35	15	3
23	13	15	25	40	20	3
24	14	15	5	45	25	3
25	15	15	10	50	30	3
26	16	15	15	30	35	3
27	17	15	20	35	40	3
28	18	15	25	40	10	4
29	19	15	5	45	15	4
30	20	15	10	50	20	4



4. Строят временные диаграммы выходного напряжения (рис. 3.7, б), руководствуясь следующими соображениями.

На рис. 3.1, а показан $n-p-n$ транзистор, который открывается сигналами только положительной полярности, поэтому отрицательное напряжение на его входе закрывает транзистор, и напряжение на его выходе $u_{\text{вых}} = E_K = 20$ В. В пределах длительности положительного

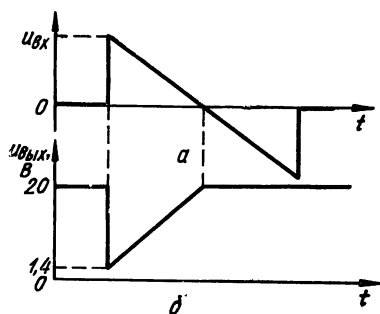


Рис. 3.7

входного напряжения при $u_{\text{вх}} = U_m = 1$ В степень насыщения транзистора $\gamma = 0,93$, т. е. даже при максимальном входном сигнале транзистор работает в активном режиме, причем напряжение на выходе составляет $k_{\text{вых}} = 0,07 \cdot E_K = 1,4$ В. По мере уменьшения входного напряжения увеличивается напряжение на выходе и при $u_{\text{вх}} \approx 0$ транзистор закрывается, а его выходное напряжение становится равным $u_{\text{вых}} = E_K$.

4. ЛОГИЧЕСКИЕ ФУНКЦИИ И ЛОГИЧЕСКИЕ ЭЛЕМЕНТЫ

Теоретические сведения и расчетные соотношения

Математической базой цифровой техники является алгебра логики, которая оперирует с переменными, принимающими только два значения, условно обозначаемых 0 и 1, т.е. с двоичными переменными. Функции двоичных переменных называются логическими. Они также могут принимать только два значения. Логическая функция от n переменных является полностью определенной, если указаны ее значения для всех двоичных наборов ее аргументов. Число таких наборов зависит от числа переменных n и равно 2^n . Если логическая функция определена не на всех наборах, то она является неполностью определенной, или недоопределенной. На недоопределенных наборах переменных значение функции обозначается символом \emptyset и может быть произвольно доопределено либо нулем, либо единицей.

Логическая функция может быть задана словесно, алгебраическим выражением или таблицей, называемой таблицей соответствия, или таблицей истинности. Действия над двоичными переменными производятся по правилам логических операций (законам алгебры логики) [21].

Логическую функцию для удобства записи и последующего синтеза выражают в виде суммы произведений переменных или в виде произведений их сумм. Первая запись называется дизъюнктивной нормальной формой (ДНФ), вторая — конъюнктивной нормальной формой (КНФ).

Для каждой логической функции может существовать несколько равносильных дизъюнктивных и конъюнктивных форм, однако существует только один вид ДНФ или КНФ, в котором функция может быть записана единственным образом (совершенные нормальные формы СДНФ и СКНФ). В СДНФ функция записывается в виде логической суммы конститuent единиц (минтермов), а в СКНФ — в виде логического произведения конститuent нуля (макстермов).

Конститuentы единицы и нуля — это комбинации переменных, при которых функция соответственно обращается в единицу или ноль.

Для уменьшения числа логических элементов, реализующих функцию, применяются различные методы минимизации. Для минимизации несложных функций применяются алгебраические преобразования. Для функций, имеющих большое число переменных (больше трех) и большое число слагаемых, существуют специальные методы. Наиболее часто применяют методы с использованием карт Вейча и карт Карно [21].

Для реализации логических операций применяют соответствующие логические элементы. Система элементов, позволяющая строить на их базе логические функции любой сложности, называется функционально полной системой или базисом. Базис образуют логические элементы ИЛИ, И, НЕ. Кроме того, на практике широко применяются логические элементы, реализующие простейшие функции двух переменных ИЛИ—НЕ, И—НЕ и некоторые другие. Эти функции также называют операторами, а запись более сложных функций в виде суперпозиции операторов логических элементов называется ее операторной формой.

Если число входов у логических элементов достаточно велико, то получение операторной записи функции сводится к ее представлению в одной из стандартных канонических нормальных форм, число которых восемь. Получение всех нормальных форм проиллюстрируем на примере. Обозначать нормальные формы будем путем указания внутренней и внешней функций разложения. Так, например, у ДНФ внутренней функцией является функция

4.12. Упростите логические функции, используя аксиомы и тождества алгебры логики:

а) $F = \bar{x}_2x_1 + x_2x_1$; б) $F = x_1 + x_2x_1 + x_3$;

в) $F = \bar{x}_2\bar{x}_1 + \bar{x}_2x_1$; г) $F = x_1(\bar{x}_1 + x_2) + x_2(\bar{x}_2 + x_3) + x_3$.

4.13. Упростите следующие логические функции, используя аксиомы и тождества алгебры логики:

а) $F = x_1(x_1 + \bar{x}_2)$; б) $F = (x_1 + x_2)(x_1 + \bar{x}_2)$;

в) $F = (x_3x_2x_1 + \bar{x}_3x_2)x_2$; г) $F = \bar{x}_1 + x_2\bar{x}_1 + \bar{x}_3x_2$.

4.14. Используя таблицы истинности, докажите тождества алгебры логики:

а) $\overline{x_1 + x_2} = \bar{x}_1\bar{x}_2$; б) $\overline{x_1x_2} = \bar{x}_1 + \bar{x}_2$;

в) $x_1 + x_2 = \overline{\bar{x}_1\bar{x}_2}$; г) $x_1x_2 = \overline{\bar{x}_1 + \bar{x}_2}$.

4.15. Используя законы алгебры логики, упростите логическое выражение $F = \overline{x_2x_1} + \bar{x}_3x_1 + x_4\bar{x}_2$.

4.16. Упростите следующие логические выражения:

а) $F = \overline{x_2x_1} + \bar{x}_2x_1 + x_2x_1$;

б) $F = \overline{x_2x_1} + \bar{x}_2\bar{x}_1 + x_2x_1$;

в) $F = (x_1 + x_2)(x_1 + \bar{x}_2)(\bar{x}_1 + x_2)$;

г) $F = \overline{x_3x_2x_1} + x_3x_2\bar{x}_1$;

д) $F = \bar{x}_2x_1 + \overline{x_2x_1} + x_3$;

е) $F = \overline{x_3x_2x_1} + x_3x_2\bar{x}_1 + \bar{x}_3x_2x_1 + x_3x_2x_1$.

4.17. Запишите, как связана площадь (число клеток N) карты Вейча с числом входных переменных n .

4.18. Функция трех переменных задана в следующем виде: $F(x_1, x_2, x_3) = 00110011$. Это означает, что эта функция задается строкой ее значений, записанных в порядке возрастания двоичных номеров комбинаций независимых переменных, т.е. при $x_1 = 0$, $x_2 = 0$, $x_3 = 0$ $F = 0$; при $x_1 = 1$, $x_2 = 0$, $x_3 = 0$ $F = 0$; при $x_1 = 0$, $x_2 = 1$, $x_3 = 0$ $F = 1$ и т.д. Запишите эту функцию в минимальной форме.

4.19. Минимизируйте следующие логические функции трех переменных (см. задачу 4.18):

а) $F(x_1, x_2, x_3) = 01011100$; б) $F(x_1, x_2, x_3) = 11010011$;

в) $F(x_1, x_2, x_3) = 10001110$; г) $F(x_1, x_2, x_3) = 00010111$;

д) $F(x_1, x_2, x_3) = 01010001$.

4.20. Минимизируйте следующие логические функции четырех переменных (см. задачу 4.18):

а) $F(x_1, x_2, x_3, x_4) = 1110111011100000$;

б) $F(x_1, x_2, x_3, x_4) = 1110111001000100$;

- в) $F(x_1, x_2, x_3, x_4) = 1100010000000111$;
 г) $F(x_1, x_2, x_3, x_4) = 1100010101011101$;
 д) $F(x_1, x_2, x_3, x_4) = 1111001001010100$

4.21. Минимизируйте следующие логические функции трех переменных (см. задачу 4.18):

- а) $F(x_1, x_2, x_3) = 00101100$; б) $F(x_1, x_2, x_3) = 01100000$;
 в) $F(x_1, x_2, x_3) = 10100001$; г) $F(x_1, x_2, x_3) = 01011000$;
 д) $F(x_1, x_2, x_3) = 00100010$,

где символом 0 обозначено неопределенное (безразличное) состояние логической функции.

4.22. Функции F заданы в дизъюнктивной нормальной форме. Нанесите эти функции на карту Вейча и получите их минимальные формы:

- а) $F = \bar{x}_2 \bar{x}_1 + x_3 \bar{x}_2 + \bar{x}_3 x_2 + \bar{x}_3 x_2 x_1$;
 б) $F = \bar{x}_4 x_2 + x_4 \bar{x}_2 + x_4 x_3 x_2 x_1 + x_4 \bar{x}_3 + x_4 x_3 x_2$;
 в) $F = \bar{x}_4 \bar{x}_3 x_2 x_1 + x_4 x_2 x_1 + x_4 \bar{x}_2 \bar{x}_1 + x_4 \bar{x}_1$;
 г) $F = x_4 x_2 x_1 + x_4 \bar{x}_2 \bar{x}_1 + x_4 x_2 + \bar{x}_4 x_3 \bar{x}_1$;
 д) $F = x_4 \bar{x}_3 x_2 x_1 + x_4 \bar{x}_3 \bar{x}_1 + x_4 \bar{x}_2 x_1 + x_3 x_2 + x_4 \bar{x}_2$.

4.23. Функции F заданы в конъюнктивной нормальной форме. Нанесите эти функции на карту Вейча и получите их минимальные формы:

- а) $\bar{F} = x_3 x_2 x_1 + x_3 \bar{x}_2 \bar{x}_1 + x_3 x_2 \bar{x}_1 + x_3 \bar{x}_1 + x_4 x_3 \bar{x}_1$;
 б) $\bar{F} = \bar{x}_4 x_2 + x_3 \bar{x}_1 + \bar{x}_3 x_2 x_1 + \bar{x}_4 \bar{x}_2 \bar{x}_1$;
 в) $\bar{F} = x_4 \bar{x}_3 x_1 + x_4 x_3 + x_3 \bar{x}_1 + x_4 x_3 x_2$;
 г) $\bar{F} = x_4 x_2 x_1 + x_4 \bar{x}_3 x_1 + x_4 \bar{x}_2 x_1 + x_4 \bar{x}_2$;
 д) $\bar{F} = x_2 x_1 + x_3 x_2 \bar{x}_1 + \bar{x}_4 x_3 \bar{x}_2 + x_3 x_2$.

4.24. Функции F трех переменных заданы на картах Вейча (рис. 4.1). Получите их минимальные формы, минимизируя по единицам.

4.25. Функции F трех переменных заданы на картах Вейча (рис. 4.1). Получите их минимальные формы, минимизируя по нулям.

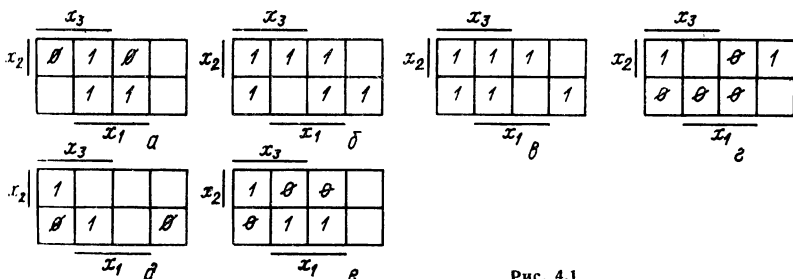


Рис. 4.1

И, а внешней — ИЛИ, т.е. ДНФ является формой И/ИЛИ, соответственно КНФ — формой ИЛИ/И.

Пусть функция F задана своей минимальной ДНФ

$$F(x_1, x_2, x_3) = x_3 x_1 + x_3 \bar{x}_2 + \bar{x}_3 x_2 \bar{x}_1.$$

Взяв двойное отрицание и применив правило де Моргана, получим следующие три нормальные формы.

Форма И-НЕ/И-НЕ

$$F = \overline{(x_3 x_1) (x_3 \bar{x}_2) (\bar{x}_3 x_2 \bar{x}_1)}.$$

Форма ИЛИ/И-НЕ

$$F = \overline{(\bar{x}_3 + \bar{x}_1) (\bar{x}_3 + x_2) (x_3 + \bar{x}_2 + x_1)}.$$

Форма ИЛИ-НЕ/ИЛИ

$$F = \overline{(\bar{x}_3 + \bar{x}_1)} + \overline{(\bar{x}_3 + x_2)} + \overline{(x_3 + \bar{x}_2 + x_1)}.$$

Запишем теперь минимальную ДНФ для отрицания функции F (т.е. по нулям)

$$\bar{F} = x_3 \bar{x}_1 + \bar{x}_3 \bar{x}_2 + x_3 x_2 \bar{x}_1.$$

Взяв отрицание правой и левой части этого уравнения, получим еще три нормальные формы.

Форма И/ИЛИ-НЕ

$$F = \overline{(x_3 \bar{x}_1) + (\bar{x}_3 \bar{x}_2) + (x_3 x_2 \bar{x}_1)}.$$

Форма И-НЕ/И

$$F = \overline{(x_3 \bar{x}_1) (\bar{x}_3 \bar{x}_2) (x_3 x_2 \bar{x}_1)}.$$

Форма ИЛИ/И

$$F = (\bar{x}_3 + x_1) (x_3 + x_2) (\bar{x}_3 + \bar{x}_2 + x_1).$$

Форма ИЛИ-НЕ/ИЛИ-НЕ

$$\begin{aligned} F &= \overline{\overline{(\bar{x}_3 + x_1) (x_3 + x_2) (\bar{x}_3 + \bar{x}_2 + x_1)}} = \\ &= \overline{(\bar{x}_3 + x_1) + (x_3 + x_2) + (\bar{x}_3 + \bar{x}_2 + x_1)}. \end{aligned}$$

Если же число входов у элементов ограничено, то используют следующие соотношения:

$$\begin{aligned} x_1 x_2 \dots x_n &= (x_1 \dots x_p) (x_{p+1} \dots x_{2p}) \dots (x_{mp+1} \dots x_n), \\ x_1 + x_2 + \dots + x_n &= (x_1 + \dots + x_p) + (x_{p+1} + \dots + x_{2p}) + \dots \\ &\quad \dots + (x_{mp+1} + \dots + x_n), \\ \overline{x_1 + x_2 + \dots + x_n} &= \\ &= \overline{(x_1 + \dots + x_p) + (x_{p+1} + \dots + x_{2p}) + \dots + (x_{mp+1} + \dots + x_n)}, \\ \overline{x_1 x_2 \dots x_n} &= (x_1 x_2 \dots x_p) (x_{p+1} \dots x_{2p}) \dots (x_{mp+1} \dots x_n). \end{aligned}$$

Логические операции, выполняемые элементами, зависят от кодирования. Если высокий уровень напряжения соответствует логической единице, а низкий — логическому нулю, то логика называется положительной; если наоборот (высокий уровень — логическому 0, а низкий — логической 1), то логика называется отрицательной.

Дополнительные теоретические сведения и расчетные соотношения приведены в работах [21, 22].

ЗАДАЧИ И УПРАЖНЕНИЯ

4.1. Укажите, какие значения может принимать логическая функция трех переменных.

4.2. Перечислите логические функции двух переменных и укажите минимальное число типов логических элементов, необходимое для их реализации.

4.3. Сколько существует прямых и сколько инверсных логических функций двух переменных?

4.4. Сколько существует элементарных логических функций двух переменных?

4.5. Сколько может быть элементарных функций трех переменных?

4.6. Запишите в виде таблицы соответствия и в аналитической форме логическую функцию F от двух переменных x_1 и x_2 по следующему словесному описанию: функция равна единице только в тех случаях, когда только одна из переменных равна нулю.

4.7. Запишите логическую функцию F от трех переменных x_1 , x_2 , x_3 по следующему словесному описанию: функция равна единице, если две из входных переменных равны единице.

4.8. Электродвигатель включается автоматически от реле P или вручную от кнопки K . Запишите аналитически условие включения электродвигателя.

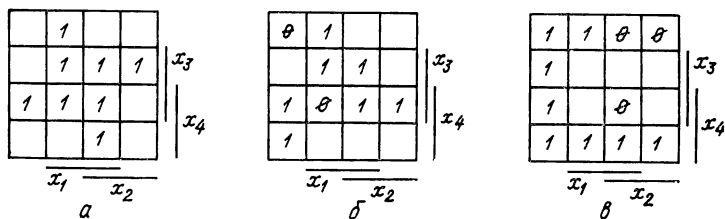
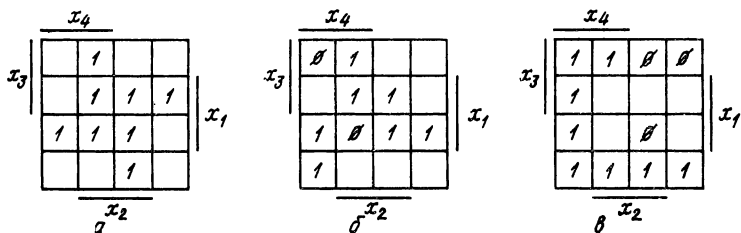
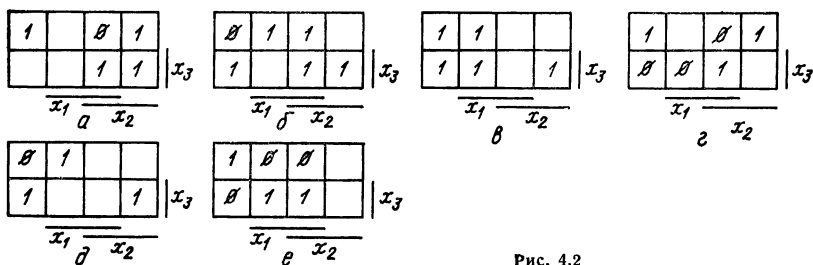
4.9. Запишите в виде таблицы соответствия и аналитически функцию включения электродвигателя по следующему словесному описанию: электродвигатель включается, если нажаты кнопки x_1 и x_2 , или x_2 и x_3 , или x_3 и x_1 .

4.10. Запишите логическую функцию F , отображающую условие включения насоса, по следующему словесному описанию: насос включается, если нажата кнопка K и выключено реле P , или, если сработало реле P , а кнопка K не нажата.

4.11. Логические функции F_i трех переменных x_1 , x_2 , x_3 заданы таблицей соответствия (табл. 4.1). Запишите их в: а) совершенной дизъюнктивной нормальной форме (СДНФ); б) совершенной конъюнктивной нормальной форме (СКНФ).

Таблица 4.1

x_3	x_2	x_1	F_1	F_2	F_3	F_4	F_5	F_6	F_7	F_8
0	0	0	0	0	1	0	1	0	1	1
0	0	1	1	1	0	1	1	0	0	1
0	1	0	1	1	0	0	0	0	0	1
0	1	1	1	1	0	1	0	1	0	0
1	0	0	0	1	0	1	0	1	0	0
1	0	1	0	1	0	0	0	1	1	0
1	1	0	1	1	0	0	0	0	1	0
1	1	1	0	1	0	0	1	0	0	1



4.26. Функции F трех переменных заданы на картах Карно (рис. 4.2). Получите их минимальные формы, минимизируя по единицам.

4.27. Функции трех переменных заданы на картах Карно (рис. 4.2). Получите их минимальные формы, минимизируя по нулям.

4.28. Функции F четырех переменных заданы на картах Вейча (рис. 4.3). Получите их минимальную форму, минимизируя по единицам.

4.29. Функции F четырех переменных заданы на картах Вейча (рис. 4.3). Получите их минимальную форму, минимизируя по нулям.

4.30. Функции F четырех переменных заданы на картах Карно (рис. 4.4). Получите их минимальную форму, минимизируя по единицам.

4.31. Функции F четырех переменных заданы на картах Карно (рис. 4.4). Получите их минимальную форму, минимизируя по нулям.

		x_1				x_5		x_5			
		x_5		x_5							
x_4	1	0			0	1				x_2	
	1	0	1		1	1	1	0			
			1					1			
	1			1	1				1		

		x_1				x_5		x_5			
		x_5		x_5							
x_4	1	1			1	1		1		x_2	
	1	1						1	1		
	0	0							1		
	1	0			1	1			1		

		x_1		x_3		α		x_3			
		x_5		x_5							
x_4	1		1							x_2	
		1	1	1	1	1	1	1	1		
				1	1	0	0	0	0		
	1		0					0	1		

Рис. 4.5

		x_1				x_5		x_5			
		x_5		x_5							
x_4	1	0			0	1	1	1		x_2	
	1	0	1	0	1	1	1	1	0		
			1					1			
	1			1	1				1		

		x_1				x_5		x_5			
		x_5		x_5							
x_4	1	1			1	1		1		x_2	
	1	1		0				1	1		
	0	0	0	0					1		
	1	0			1	1			1		

		x_1		x_3		α		x_3			
		x_5		x_5							
x_4	1		1							x_2	
	0	1	1	1	1	1	1	1	1		
	0	1	1	1	0	0	0	0	0		
	1		0		1		0	1			

Рис. 4.6

4.32. Функции F пяти переменных заданы на картах Вейча (рис. 4.5). Получите их минимальную форму, минимизируя по единицам.

4.33. Функции F пяти переменных заданы на картах Вейча (рис. 4.5). Получите их минимальную форму, минимизируя по нулям.

4.34. Функции F пяти переменных заданы на картах Вейча (рис. 4.6). Получите их минимальную форму, минимизируя по единицам.

4.35. Функции F пяти переменных заданы на картах Вейча (рис. 4.6). Получите их минимальную форму, минимизируя по нулям.

4.36. Составьте таблицу соответствия и запишите аналитическую форму для логической функции, реализуемой трехходовой схемой (рис. 4. 7, а), если значение логической единицы соответству-

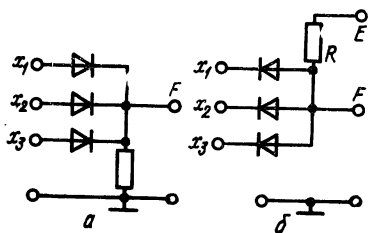


Рис. 4.7

ет высокому уровню напряжения, а значение логического нуля — низкому уровню напряжения (логика положительная).

4.37. Составьте таблицу соответствия и запишите аналитическую форму для логической функции, реализуемой трехвходовой схемой (рис. 4.7, а), если значение логической единицы соответствует низкому уровню напряжения, а значение

логического нуля — высокому уровню напряжения (логика отрицательная).

4.38. Составьте таблицу соответствия и запишите аналитическую форму для логической функции, реализуемой трехвходовой схемой (рис. 4.7, б), если значение логической единицы соответствует высокому уровню напряжения, а значение логического нуля — низкому уровню напряжения.

4.39. Составьте таблицу соответствия и запишите аналитическую форму для логической функции, реализуемой трехвходовой схемой (рис. 4.7, б), если значение логической единицы соответствует низкому уровню напряжения, а значение логического нуля — высокому уровню напряжения.

4.40. Какую логическую функцию реализует схема рис. 4.8, а, если значение логической единицы соответствует высокому уровню напряжения, а значение логического нуля — низкому уровню напряжения?

4.41. Какую логическую функцию реализует схема рис. 4.8, а, если значение логической единицы соответствует низкому уровню напряжения, а значение логического нуля — высокому уровню напряжения?

4.42. Какую логическую функцию реализует схема рис. 4.8, б, если значение логической единицы соответствует высокому уровню напряжения, а значение логического нуля — низкому уровню напряжения?

4.43. Какую логическую функцию реализует схема рис. 4.8, б, если значение логической единицы соответствует низкому уровню напряжения, а значение логического нуля — высокому уровню напряжения?

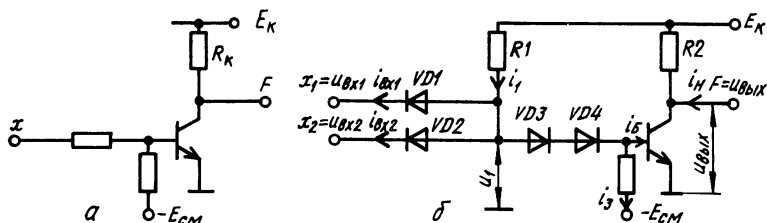


Рис. 4.8

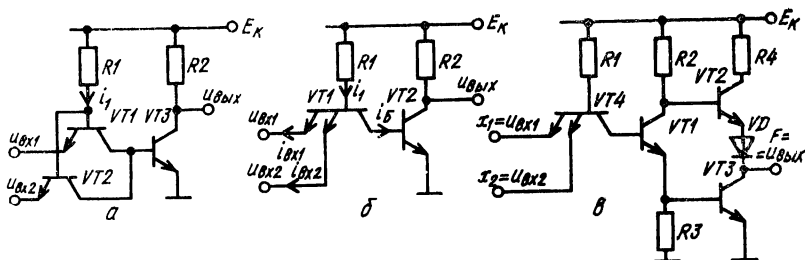


Рис. 4.9

4.44. Объясните назначение диодов $VD3$ и $VD4$ в элементе диодно-транзисторной логики (рис. 4.8, б). В каких режимах работают эти диоды при различных значениях x_1 и x_2 ?

4.45. Определите, какую логическую функцию реализует схема рис. 4.9, а, если напряжению логической единицы соответствует высокий потенциал, а назначению логического нуля — низкий потенциал, и чему равны уровни напряжений $U_{\text{вых}}^0$ и $U_{\text{вых}}^1$, если $E_K = 5$ В.

4.46. Определите, какую логическую функцию реализует схема рис. 4.9, а, если напряжению логической единицы соответствует низкий потенциал, а напряжению логического нуля — высокий потенциал, и чему равны уровни напряжений $U_{\text{вых}}^0$ и $U_{\text{вых}}^1$, если $E_K = 5$ В.

4.47. Определите, в каком режиме находятся транзисторы $VT1$ и $VT3$ в схеме рис. 4.9, а, если $u_{\text{вх}1} = U_{\text{вх}}^0 = 0,2$ В.

4.48. В каком режиме находятся транзисторы $VT1$, $VT2$ и $VT3$ в схеме рис. 4.9, а, если $u_{\text{вх}1} = u_{\text{вх}2} = U_{\text{вх}}^1 = 5$ В?

4.49. Определите в каком режиме находится транзистор $VT2$ в схеме рис. 4.9, б при:

- а) $u_{\text{вх}1} = u_{\text{вх}2} = E_K$; б) $u_{\text{вх}1} = 0,2$ В, $u_{\text{вх}2} = E_K$;
 в) $u_{\text{вх}1} = u_{\text{вх}2} = 0,2$ В.

4.50. Определите максимальную мощность P_{max} , потребляемую схемой рис. 4.9, в в статическом режиме, если $E_K = 5$ В, $R_1 = 1$ кОм, $R_2 = 2$ кОм.

4.51. Определите минимальную амплитуду отрицательного импульса помехи $U_{\text{п min}}^1$ на входе схемы рис. 4.9, б, вызывающей выход транзистора $VT2$ из режима насыщения, считая, что до появления помехи на входы схемы поданы постоянные напряжения $u_{\text{вх}1} = u_{\text{вх}2} = E_K = 5$ В.

4.52. Определите минимальную амплитуду положительного импульса помехи $U_{\text{п min}}^0$ на входе $u_{\text{вх}1}$ схемы рис. 4.9, б, вызывающей отпирание транзистора $VT2$, считая, что до момента появления помехи $u_{\text{вх}1} = 0,2$ В, $u_{\text{вх}2} = E_K = 5$ В.

4.53. Объясните, для чего в схемах ТТЛ на выходе применяется стокный ключ (см. рис. 4.9, в).

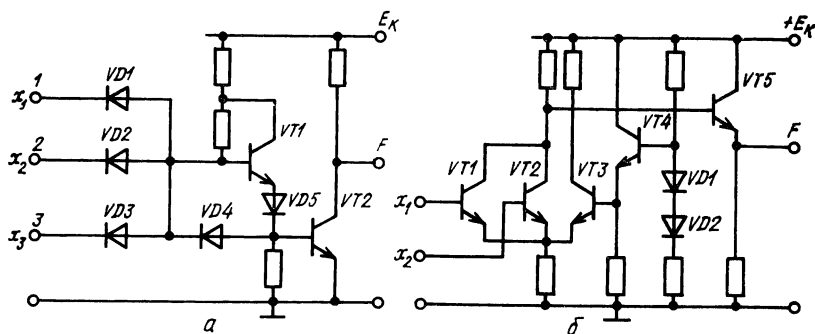


Рис. 4.10

4.54. Объясните назначение транзисторов $VT1$, $VT2$, $VT3$ и диода VD в схеме сложного ключа элемента ТТЛ (рис. 4.9, в).

4.55. Для чего в схеме сложного инвертора рис. 4.9, в включен резистор R_4 ?

4.56. Объясните, почему сложный ключ в элементе ТТЛ (рис. 4.9, в) имеет высокую нагрузочную способность?

4.57. На вход $u_{вх1}$ элемента ТТЛ (рис. 4.9, в) подключено постоянное напряжение $u_{вх1} = U_{вх}^1 = 3,5$ В. Какую логическую операцию реализует схема относительно сигнала, подаваемого на другой ее вход?

4.58. В схеме элемента ТТЛ (рис. 4.9, в) входы объединены. Определите, какую логическую операцию она при этом реализует?

4.59. Элемент ТТЛ (рис. 4.9, в) может реализовать логическую функцию одновходового инвертора двумя способами: объединением логических входов и подключением ко всем входам, кроме одного, напряжения логической единицы. Какой из режимов предпочтительнее и почему?

4.60. В схеме элемента ТТЛ рис. 4.9, в $E_k = 5$ В, $R_1 = 1,6$ кОм, $R_2 = 1$ кОм, $R_3 = 1000$ Ом, коэффициенты усиления всех транзисторов $\beta = 15$. Определите необходимый ток базы I_B для обеспечения насыщения транзистора $VT1$, если в режиме насыщения транзисторы имеют напряжения $U_{КЭн} = 0,2$ В, $U_{КБн} = 0,6$ В, $U_{Бн} \approx 0,8$ В. Пороговое напряжение для диода и транзисторов $U_{пор} = 0,6$ В. В активном режиме $U_{БЭа} \approx 0,7$ В; падение напряжения на открытом диоде $U_{д пр} = 0,8$ В.

4.61. Определите максимальную емкость нагрузки C_n , которую можно подключить к выходу элемента ТТЛ (рис. 4.9, б), чтобы время установления выходного напряжения t_y не превышало 80 нс.

4.62. Вход 3 логического элемента (рис. 4.10, а) оставлен свободным. Определите, какую логическую функцию реализует этот элемент по входам 1 и 2, если логика положительная.

4.63. Вход 3 логического элемента (рис. 4.10, а) подключен к источнику питания $+5$ В. Какую логическую функцию реализует этот элемент по входам 1 и 2, если логика положительная.

4.64. Вход 3 логического элемента (рис. 4.10, а) подключен к общей шине. Какую логическую функцию реализует этот элемент, если логика положительная?

4.65. Какое назначение диода $VD5$ в схеме логического элемента (рис. 4.10, в).

4.66. Выходы двух одинаковых логических элементов (рис. 4.10, д) электрически соединены друг с другом. Какую логическую функцию реализует получившийся шестивходовой элемент, если логика положительная?

4.67. К выходу логического элемента рис. 4.10, а подключены входы нескольких аналогичных элементов. Чем ограничивается число таких подключаемых элементов?

4.68. Стандартный элемент ТТЛ серии К155 (рис. 4.9, в) имеет нагрузочную способность $k_{\text{раз}} = 10$ при подключении к его выходу аналогичных элементов. Как изменится нагрузочная способность, если этот элемент должен работать на элементы повышенного быстродействия (серии К131)?

4.69. Стандартный элемент ТТЛ серии К155 (рис. 4.9, в) имеет нагрузочную способность $k_{\text{раз}} = 10$ при работе на аналогичные элементы. Как изменится нагрузочная способность, если этот элемент должен работать на элементы с малой потребляемой мощностью (серии К158)?

4.70. Схема логического элемента на переключателях тока приведена на рис. 4.10, б. Схема управляется сигналами положительной логики. Определите уровни выходных напряжений для следующих случаев: а) $u_{\text{вх1}} = u_{\text{вх2}} = U_{\text{вх}}^0$; б) $u_{\text{вх1}} = U_{\text{вх}}^0$, $u_{\text{вх2}} = U_{\text{вх}}^1$; в) $u_{\text{вх1}} = U_{\text{вх}}^1$, $u_{\text{вх2}} = U_{\text{вх}}^0$; г) $u_{\text{вх1}} = u_{\text{вх2}} = U_{\text{вх}}^1$.

Какую логическую функцию реализует эта схема?

4.71. Выходы двух одинаковых логических элементов (рис. 4.10, б) электрически соединены друг с другом. Какую логическую функцию реализует получившийся четырехвходовой логический элемент, если логика положительная?

4.72. Объясните, почему логические элементы на переключателях тока имеют более высокое быстродействие по сравнению с элементами ТТЛ?

4.73. Объясните назначение эмиттерного повторителя на транзисторе $VT5$ в схеме логического элемента рис. 4.10, б.

4.74. Определите, какую функцию реализует схема рис. 4.11, а, если: а) сигналу логического нуля U^0 соответствует напряжение 2,5 В, а сигналу логической единицы U^1 — напряжение —12 В; б) сигналу логического нуля U^0 соответствует напряжение —12 В, а сигналу логической единицы U^1 — напряжение —2,5 В. Пороговое напряжение каждого транзистора равно $U_{\text{пор}} = -5$ В.

4.75. Определить, какую логическую функцию реализует схема рис. 4.11, а, если ее входы объединены ($x_1 = x_2 = x$) для двух случаев кодирования: а) $U^0 = -12$ В, $U^1 = -3$ В; б) $U^0 = -3$ В, $U^1 = -12$ В. Пороговое напряжение каждого транзистора $U_{\text{пор}} = -4$ В.

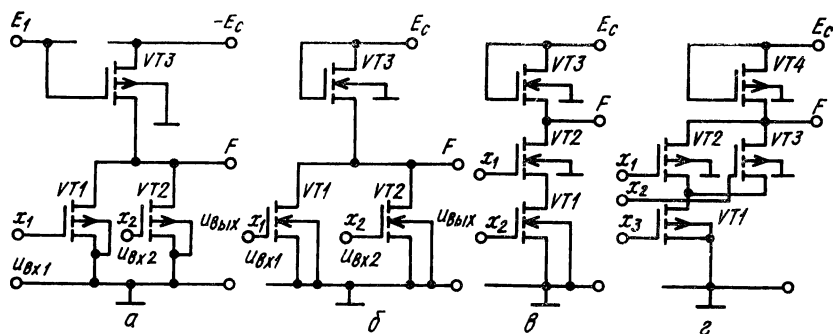


Рис. 4.11

4.76. Определите, как изменяется напряжение на выходе схемы рис. 4.11, а, если на вход транзистора $VT2$ подключить напряжение $-E_C$. Какую логическую функцию реализует при этом схема по входу x_1 , если $U^0 = -3$ В, $U^1 = -12$ В, $U_{\text{пор}} = -5$ В.

4.77. Определите, какую логическую функцию по входу x_1 реализует схема рис. 4.11, а, если вход x_2 соединен с общей шиной, $U^0 = 0$, $U^1 = -E_C$.

4.78. Определите напряжение на выходе схемы рис. 4.11, б при $E_C = 20$ В, $U^1 = 9$ В, $U^0 = 3$ В, пороговое напряжение транзисторов $U_{\text{пор}} = 4$ В, если: а) $u_{\text{вх}1} = u_{\text{вх}2} = 3$ В; б) $u_{\text{вх}1} = u_{\text{вх}2} = 9$ В; в) $u_{\text{вх}1} = 3$ В, $u_{\text{вх}2} = 9$ В; г) $u_{\text{вх}1} = 9$ В; $u_{\text{вх}2} = 3$ В.

4.79. Определите, какую логическую функцию реализует схема рис. 4.11, б, если: а) сигналу логического нуля соответствует напряжение нуль, а сигналу логической единицы — напряжение E_C ; б) сигналу логического нуля соответствует напряжение E_C , а сигналу логической единицы — нуль.

4.80. Определите, какую логическую функцию реализует схема рис. 4.11, в, если: а) сигналу логического нуля соответствует напряжение нуль, а сигналу логической единицы — напряжение E_C ; б) сигналу логического нуля соответствует напряжение E_C , а сигналу логической единицы — напряжение нуль.

4.81. Определите, какую логическую функцию реализует схема рис. 4.11, г при входе x_2 , подключенном к шине E_C , если: а) сигналу логического нуля соответствует напряжение нуль, а сигналу логической единицы — напряжение E_C ; б) сигналу логического нуля соответствует напряжение E_C , а сигналу логической единицы — нуль.

4.82. Определите, какую логическую функцию реализует схема рис. 4.11, а при входе x_2 , подключенном к общей шине, если: а) сигналу логического нуля соответствует напряжение нуль, а сигналу логической единицы — напряжение E_C ; б) сигналу логического нуля соответствует напряжение E_C , а сигналу логической единицы — напряжение нуль.

4.83. Определите, какую логическую функцию реализует схема рис. 4.11, в при объединенных входах ($x_1 = x_2 = x$), если:

а) сигналу логического нуля соответствует напряжение нуль, а сигналу логической единицы — напряжение E_C ; б) сигналу логического нуля соответствует напряжение E_C , а сигналу логической единицы — напряжение нуль.

4.84. В схеме рис. 4.11, в $E_C = 25$ В, $U^1 = 8$ В, $U^0 = 2$ В, пороговое напряжение транзисторов $U_{\text{пор}} = 6$ В. Определите напряжение на выходе, если: а) $u_{\text{вх1}} = u_{\text{вх2}} = U^0 = 2$ В; б) $u_{\text{вх1}} = u_{\text{вх2}} = U^1 = 8$ В; в) $u_{\text{вх1}} = 2$ В; $u_{\text{вх2}} = 8$ В; г) $u_{\text{вх1}} = 8$ В; $u_{\text{вх2}} = 2$ В.

4.85. Определите, какую логическую функцию реализует схема рис. 4.11, г, если: а) сигналу логического нуля соответствует напряжение нуль, а сигналу логической единицы — напряжение E_C ; б) сигналу логического нуля соответствует напряжение E_C , а сигналу логической единицы — напряжение нуль.

4.86. Определите, какую логическую функцию реализует схема рис. 4.11, г по входам x_1 и x_2 , если вход x_3 подключить к общей шине.

Логика положительная, т.е. сигналу логического нуля U^0 соответствует напряжение нуль, сигналу логической единицы U^1 — напряжение E_C .

4.87. Определите, какую логическую функцию реализует схема рис. 4.11, г по входам x_1 и x_2 , если вход x_3 соединить с шиной питания E_C . Логика положительная ($U^0 = 0$, $U^1 = E_C$).

4.88. Определите, какую логическую функцию реализует схема рис. 4.11, г по входам x_1 и x_3 , если вход x_2 соединить с общей шиной. Логика положительная ($U^0 = 0$, $U^1 = E_C$).

4.89. Определите, какую логическую функцию реализует схема рис. 4.11, г по входам x_1 и x_3 , если вход x_2 соединить с шиной питания E_C . Логика положительная ($U^0 = 0$, $U^1 = E_C$).

4.90. Определите, какую логическую функцию реализует схема рис. 4.11, г по входам x_2 и x_3 , если вход x_1 соединить с общей шиной. Логика положительная ($U^0 = 0$, $U^1 = E_C$).

4.91. Определите, какую логическую функцию реализует схема рис. 4.11, г по входам x_2 и x_3 , если вход x_1 соединить с шиной питания E_C . Логика положительная ($U^0 = 0$, $U^1 = E_C$).

4.92. Определите, какую логическую функцию реализует схема рис. 4.11, г, если входы x_1 и x_2 объединить ($x_1 = x_2 = x$). Логика положительная ($U^0 = 0$, $U^1 = E_C$).

4.93. Определите, какую логическую функцию реализует схема рис. 4.11, г, если входы x_1 и x_3 объединить ($x_1 = x_3 = x$). Логика положительная ($U^0 = 0$, $U^1 = E_C$).

4.94. Можно ли в схемах рис. 4.11 один или несколько входов оставлять свободными, т.е. не подключать ни к общей шине, ни к шине питания E_C , ни к выходу другого элемента?

4.95. Определите, какую логическую функцию реализует схема рис. 4.12, а, если: а) сигналу логического нуля соответствует напряжение нуль, а сигналу логической единицы — напряжение E_C ; б) сигналу логического нуля соответствует напряжение E_C , а сигналу логической единицы — нуль.

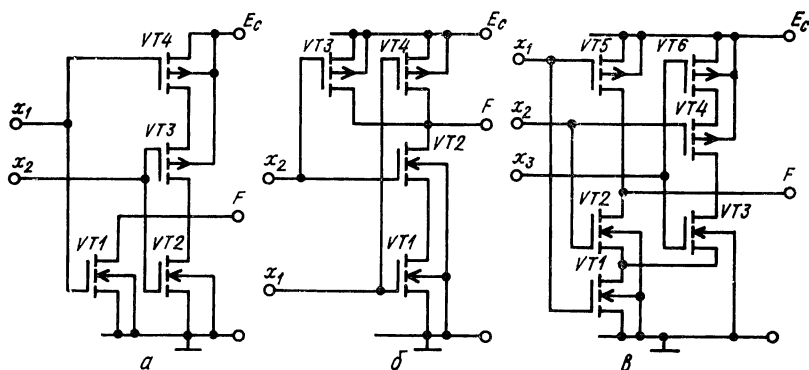


Рис. 4.12

4.96. Определите, какую логическую функцию реализует схема рис. 4.12, а по входу x_1 , если вход x_2 соединить с общей шиной. Логика положительная ($U^0 = 0$, $U^1 = 1$).

4.97. Определите, какую логическую функцию реализует схема рис. 4.12, а по входу x_1 , если вход x_2 соединить с шиной питания E_C . Логика положительная ($U^0 = 0$, $U^1 = 1$).

4.98. Определите выходное напряжение в схеме рис. 4.12, а при $E_C = 10$ В, $U^0 = 1$ В, $U^1 = 9$ В, пороговое напряжение транзисторов $U_{\text{пор}} = 2$ В, если: а) $u_{\text{вх1}} = u_{\text{вх2}} = U^0 = 1$ В; б) $u_{\text{вх1}} = U^0 = 1$ В, $u_{\text{вх2}} = U^1 = 9$ В; в) $u_{\text{вх1}} = U^1 = 9$ В, $u_{\text{вх2}} = U^0 = 1$ В; г) $u_{\text{вх1}} = u_{\text{вх2}} = U^1 = 9$ В.

4.99. Определите выходное напряжение в схеме рис. 4.12, б при $E_C = 10$ В, $U^0 = 1$ В, $U^1 = 9$ В, пороговое напряжение транзисторов $U_{\text{пор}} = 2$ В, если: а) $u_{\text{вх1}} = u_{\text{вх2}} = U^0 = 1$ В; б) $u_{\text{вх1}} = U^0 = 1$ В, $u_{\text{вх2}} = U^1 = 9$ В; в) $u_{\text{вх1}} = U^1 = 9$ В, $u_{\text{вх2}} = U^0 = 1$ В; г) $u_{\text{вх1}} = u_{\text{вх2}} = U^1 = 9$ В.

4.100. Определите, какую логическую функцию реализует схема рис. 4.12, в. Логика положительная (U^0 — низкий потенциал, U^1 — высокий потенциал).

4.101. Определите, какую логическую функцию реализует схема рис. 4.12, в по входам x_2 и x_3 , если вход x_1 соединен с общей шиной. Логика положительная (U^0 — низкий потенциал, U^1 — высокий потенциал).

4.102. Определите, какую логическую функцию реализует схема рис. 4.12, в по входам x_2 и x_3 , если вход x_1 соединен с шиной питания E_C ? Логика положительная (U^0 — низкий потенциал, U^1 — высокий потенциал).

4.103. Определите, какую логическую функцию реализует схема рис. 4.12, в по входам x_1 и x_2 , если вход x_3 соединен с общей шиной. Логика положительная (U^0 — низкий потенциал, U^1 — высокий потенциал).

4.104. Определите, какую логическую функцию реализует схема рис. 4.12, в по входам x_1 и x_2 , если вход x_3 соединен с шиной питания E_C . Логика положительная (U^0 — низкий потенциал, U^1 — высокий потенциал).

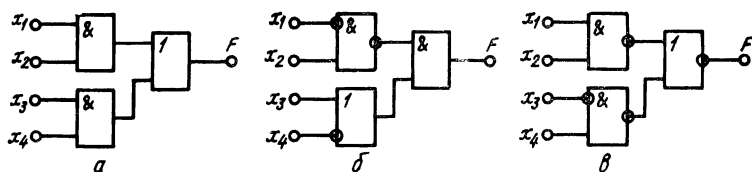


Рис. 4.13

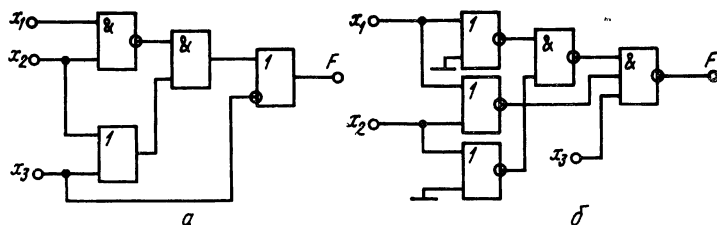


Рис. 4.14

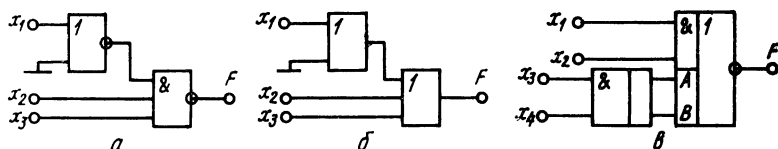


Рис. 4.15

4.105. Определите, какую логическую функцию реализует схема рис. 4.12, в по входам x_1 , x_3 , если вход x_2 соединен с общей шиной. Логика положительная (U^0 — низкий потенциал, U^1 — высокий потенциал).

4.106. Определите, какую логическую функцию реализует схема рис. 4.12, в по выходам x_1 и x_3 , если вход x_2 соединен с шиной питания E_c . Логика положительная (U^0 — низкий потенциал, U^1 — высокий потенциал).

4.107. Запишите уравнения логических функций для схем, приведенных на рис. 4.13.

4.108. Запишите уравнения логических функций для схем, приведенных на рис. 4.14.

4.109. Запишите уравнения логических функций для схем, приведенных на рис. 4.15.

4.110. Запишите уравнения логических функций для схем, приведенных на рис. 4.16.

4.111. На рис. 4.17 представлены условные обозначения некоторых логических элементов серии К155. Запишите в сокращенном виде логические функции, реализуемые этими элементами. Например, функция, реализуемая схемой (рис. 4.13, а), в сокращенном виде записывается 2И — 2ИЛИ.

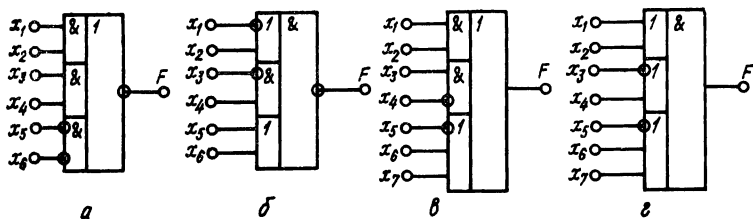


Рис. 4.16

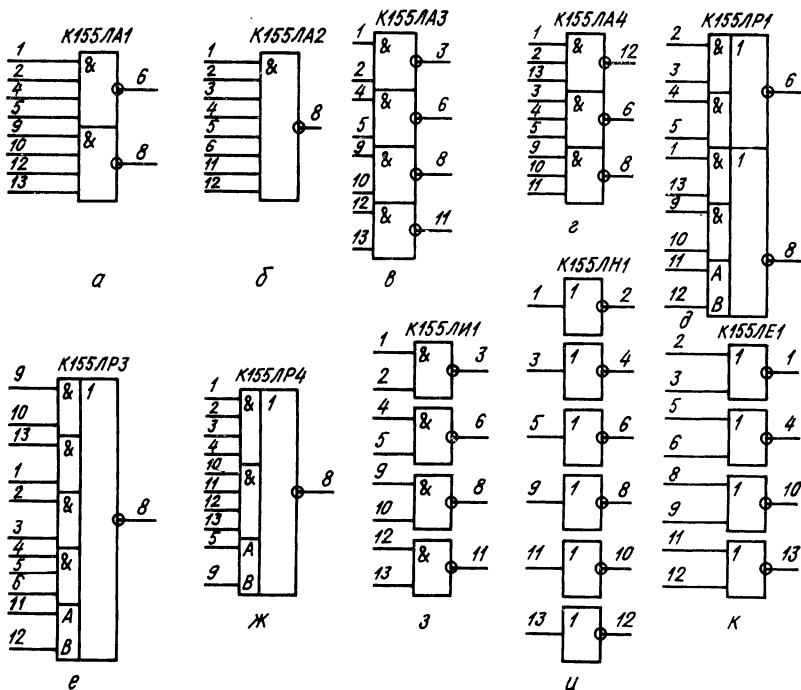


Рис. 4.17

4.112. Составьте функциональные схемы устройств, реализующих следующие логические функции: а) $F = \bar{x}_1 + \bar{x}_2 + \bar{x}_3$; б) $\bar{F} = \bar{x}_1 + \bar{x}_2 + \bar{x}_3 x_4$.

4.113. Составьте функциональные схемы устройств, реализующих логические функции: а) $F = \bar{x}_1 x_2 + x_2 \bar{x}_3 + x_1 x_3$; б) $F = x_1 \bar{x}_2 + \bar{x}_1 \bar{x}_2 \bar{x}_3 + \bar{x}_1 x_3$; в) $F = (x_1 + \bar{x}_2)(\bar{x}_2 + x_3)(x_1 + x_2 + x_3)$.

4.114. Запишите логические функции, представленные в задаче 4.112, в системах ИЛИ-НЕ и И-НЕ, и составьте функциональные схемы устройств для реализации этих функций.

4.115. Составьте функциональные схемы устройств, реализующих логическую функцию $F = x_1 + x_2 + x_3$ на двухвходовых

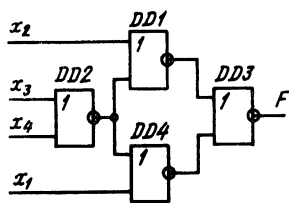


Рис. 4.18

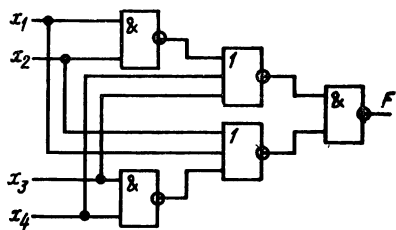


Рис. 4.19

логических элементах: а) ИЛИ-НЕ; б) И-НЕ. Определите число элементов.

4.116. Составьте функциональные схемы устройств, реализующих логическую функцию $F = \bar{x}_1 \bar{x}_2 \bar{x}_3$ на двухвходовых логических элементах: а) ИЛИ-НЕ; б) И-НЕ. Определите требуемое число элементов.

4.117. Задана логическая функция $F = \bar{x}_1 \bar{x}_2 \bar{x}_3 \bar{x}_4 + \bar{x}_1 x_2 \bar{x}_3 \bar{x}_4 + \bar{x}_1 \bar{x}_2 \bar{x}_3 x_4 + \bar{x}_1 x_2 \bar{x}_3 x_4 + \bar{x}_1 \bar{x}_2 x_3 \bar{x}_4 + \bar{x}_1 x_2 x_3 \bar{x}_4 + \bar{x}_1 \bar{x}_2 x_3 x_4 + x_1 x_2 x_3 x_4$. Составьте функциональные схемы устройств для реализации этой функции: а) на микросхемах К155ЛА3 (четыре двухвходовых элемента И-НЕ в одном корпусе); б) на микросхемах К155ЛЕ1 (четыре двухвходовых элемента ИЛИ-НЕ в одном корпусе.) Сколько корпусов микросхем необходимо для реализации схемы в первом и во втором случаях?

4.118. Функция F трех переменных x_1, x_2, x_3 равна единице на следующих номерах наборов: $i = 1, 3, 4, 6$. На остальных наборах переменных $F = 0$. Сколько корпусов микросхем К155ЛА4 (три трехвходовых элемента И-НЕ в одном корпусе) необходимо для реализации этой логической функции? Составьте функциональную схему устройства.

4.119. Запишите, какую логическую функцию от переменных x_1, x_2, x_3, x_4 реализует функциональная схема, приведенная на рис. 4.18. Запись функции выполнить в дизъюнктивной нормальной форме.

4.120. Какую функцию от переменных x_1, x_2, x_3, x_4 реализует схема, приведенная на рис. 4.18, если в ней все элементы ИЛИ-НЕ заменить элементами И-НЕ? Запись функции выполнить в дизъюнктивной нормальной форме.

4.121. Какую логическую функцию реализует схема рис. 4.18, если элемент DD4 вышел из строя и на его выходе постоянно действует: а) сигнал логической единицы; б) сигнал логического нуля?

4.122. Какую логическую функцию реализует схема рис. 4.18, если элемент DD2 вышел из строя и на его выходе постоянно действует: а) сигнал логической единицы; б) сигнал логического нуля?

4.123. Какую логическую функцию реализует схема рис. 4.18, если в ней объединить входы: а) $x_2 = x_3$; б) $x_1 = x_4$; в) $x_2 = x_3$; г) $x_1 = x_4$?

4.124. Какую логическую функцию реализует схема рис. 4.19?

4.125. Какую логическую функцию реализует схема рис.4.19, если: а) на входах x_1 и x_2 постоянно действует сигнал логической единицы; б) на входах x_1 и x_3 постоянно действует сигнал логического нуля?

КОНТРОЛЬНЫЕ ЗАДАНИЯ

Задание 4.1. Получить минимальную форму и построить функциональную схему для реализации четырехместной логической функции, заданной табл. 4.2 и 4.3 для двух случаев:

Таблица 4.2

Номер ва- рианта	Номер конституенты															
	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
1	1	1	1	0	0	0	0	0	0	1	1	1	1	0	1	0
2	1	0	1	1	0	1	0	0	0	1	1	0	0	0	0	1
3	1	1	0	0	0	1	1	1	0	0	0	0	1	1	0	0
4	0	1	0	0	0	0	1	1	0	0	0	0	1	0	0	1
5	0	0	1	0	0	0	0	1	0	0	0	0	1	1	1	0
6	0	0	1	1	1	0	0	0	1	0	0	0	1	1	1	0
7	1	1	0	1	0	0	0	1	1	1	0	0	0	0	1	1
8	0	0	0	1	1	0	1	1	0	0	0	1	1	0	0	0
9	1	0	0	0	0	1	1	0	1	1	1	1	0	0	0	0
10	1	0	0	0	1	0	1	0	1	1	1	0	0	0	0	0
11	0	1	0	1	0	0	0	0	0	1	1	1	0	0	1	1
12	0	1	1	0	1	1	1	0	1	0	0	0	0	1	1	0
13	1	1	1	0	0	1	1	0	1	0	0	0	1	1	0	0
14	0	0	1	0	0	0	1	1	0	0	0	0	1	1	0	1
15	1	0	0	1	0	1	1	0	0	1	1	1	0	0	1	1
16	0	1	0	0	0	0	0	0	1	1	1	1	0	0	1	1
17	0	0	0	0	0	0	0	1	0	1	0	1	1	0	1	1
18	0	0	1	1	0	1	1	0	0	0	0	1	1	1	0	0
19	1	0	0	0	1	1	0	0	1	1	0	0	1	0	0	0
20	0	1	1	0	0	1	1	0	0	1	1	1	0	0	0	0
21	0	0	0	0	1	1	0	1	1	0	0	0	0	0	1	0
22	0	0	1	1	1	0	0	0	1	0	0	1	1	0	0	1
23	0	0	1	0	0	1	0	1	1	1	0	0	1	1	0	0
24	0	1	0	1	0	0	1	1	0	0	0	1	1	1	0	0
25	1	0	1	1	1	0	0	1	0	0	0	0	0	1	1	0
26	1	1	1	0	0	0	1	1	0	0	0	0	1	0	1	0
27	1	0	0	0	1	0	0	0	1	1	1	1	0	0	0	0
28	0	1	0	1	1	0	1	0	0	0	1	1	0	0	1	1
29	1	0	1	1	0	0	1	0	0	1	1	0	0	1	1	0
30	1	1	1	0	0	0	0	0	1	1	0	0	0	1	1	0

а) для построения принципиальных схем можно использовать все элементы, приведенные на рис. 4.17;

б) для построения принципиальных схем можно использовать только двухвходовые элементы И-НЕ К155ЛА3.

Методика выполнения задания

1. В соответствии со своим списочным номером и порядковым номером группы на курсе из табл. 4.2. или 4.3 выбирают номер

№	Номер конституенты															
	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
1	0	1	0	1	1	0	0	0	1	0	1	1	0	0	0	0
2	0	1	1	1	1	0	0	0	0	0	1	1	1	0	1	0
3	1	0	1	0	0	0	1	1	0	0	0	0	1	1	1	0
4	0	0	0	1	1	1	1	0	0	0	1	1	1	0	0	1
5	0	0	1	0	0	1	0	0	1	0	0	1	1	1	0	1
6	0	0	1	0	0	1	1	0	0	1	0	1	1	1	0	1
7	0	1	1	1	0	1	1	0	1	1	1	1	0	0	0	0
8	0	1	0	1	0	1	0	1	1	1	0	1	1	1	1	0
9	1	0	0	1	0	0	1	0	1	1	1	1	0	0	0	0
10	1	1	0	0	0	1	0	0	0	0	0	1	1	1	0	0
11	0	1	1	1	1	0	0	0	0	0	0	1	1	0	0	1
12	0	0	1	0	0	0	1	1	1	1	0	0	1	1	0	1
13	0	0	0	0	0	1	1	1	1	0	0	0	1	1	0	1
14	1	1	1	0	0	0	0	1	1	1	0	0	0	0	1	1
15	1	1	0	0	0	0	0	0	0	1	1	1	0	0	1	1
16	0	0	1	1	1	0	0	0	1	1	1	1	0	0	0	1
17	0	0	0	1	1	1	0	0	0	1	1	0	0	0	0	0
18	1	1	1	0	0	0	0	0	0	1	0	0	0	1	1	0
19	1	1	0	0	0	0	0	0	1	1	1	0	0	0	1	1
20	1	1	1	1	0	0	0	1	1	0	0	1	1	0	0	1
21	1	0	0	1	1	1	1	0	0	0	1	0	0	0	1	1
22	1	1	0	0	0	0	0	1	1	1	1	0	0	1	1	1
23	0	0	1	0	0	1	0	0	0	0	1	1	1	0	0	1
24	0	0	1	1	0	0	0	0	1	1	1	0	0	0	1	1
25	1	0	0	0	0	0	1	1	1	1	0	0	0	1	0	0
26	1	0	0	0	0	0	0	1	1	1	0	0	0	1	1	1
27	1	1	0	0	1	1	1	1	0	0	0	1	0	0	1	1
28	1	1	0	0	0	0	0	0	1	1	1	1	0	0	1	1
29	0	0	0	0	1	1	1	1	0	0	0	1	1	1	0	1
30	0	1	1	1	1	1	0	1	1	0	0	0	0	0	0	0

варианта. Например, для первой по порядку группы и списочного номера 30 выбирают функцию F , заданную фрагментом табл. 4.2, приведенным в виде табл. 4.4. Это таблица истинности функции четырех переменных, заданной на каждом из номеров наборов 0...15.

Таблица 4.4

Номер конституенты															
0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
1	1	1	0	0	0	0	0	1	1	0	0	0	1	1	0

2 По заданной таблице функция наносится на карту Вейча (рис. 4.20, а, б).

3. Выполняют накрытия всех единичных (или нулевых) значений функции минимальным числом правильных прямоугольников максимальной площади (рис. 4.20, б).

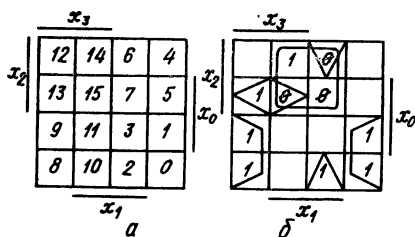


Рис. 4.20

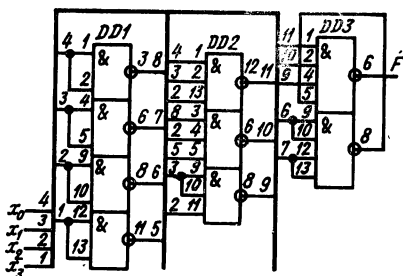


Рис. 4.21

4. Записывают результат накрытий в виде дизъюнкций:

$$F = x_2 x_1 + \bar{x}_2 \bar{x}_1 + x_3 x_2 x_0 + \bar{x}_3 x_1 \bar{x}_0. \quad (4.1)$$

5. Анализируя полученную функцию и имеющиеся в наличии логические элементы (см. рис. 4.17), можно сделать вывод, что для реализации схемы необходимы один четырехходовый, два трехходовых и два двухходовых логических элемента и четыре инвертора на каждую из переменных.

В качестве логических элементов удобно использовать элементы К155ЛА1, К155ЛА4, К155ЛА3, реализующие функции И-НЕ, поэтому преобразуют функцию F в систему И-НЕ:

$$F = \overline{(x_2 x_1)} \overline{(\bar{x}_2 \bar{x}_1)} \overline{(x_3 x_2 x_0)} \overline{(\bar{x}_3 x_1 \bar{x}_0)}. \quad (4.2)$$

Для реализации этой функции выбирают:

а) один корпус микросхемы К155ЛА3 (или один корпус микросхемы К155ЛН1), элемент $DD1$, позволяющий при объединенных входах каждого логического элемента реализовать инверсию всех четырех переменных;

б) один корпус микросхемы К155ЛА4 (элемент $DD2$), позволяющий реализовать две трехходовые функции И-НЕ и на оставшейся свободной микросхеме — одну двухходовую функцию И-НЕ (объединив два ее входа);

в) один корпус микросхемы К155ЛА1 (элемент $DD3$), позволяющей реализовать на одной своей половине четырехходовую функцию И-НЕ, а на второй — оставшуюся двухходовую функцию И-НЕ, объединив попарно ее входы.

6. В соответствии с формулой логической функции (4.1) и выбранными элементами $DD1$, $DD2$ и $DD3$ строят принципиальную схему (рис. 4.21), на которой жирной линией показана общая шина, номера входных сигналов которой обозначают числами слева, а выходных — числами справа. Например, если сигнал x_1 обозначен индексом 3 (см. рис. 4.21), то из рисунка видно, что он поступает на входы 2, 9 и 10 элемента $DD2$. Аналогично обозначают и другие сигналы. Применение такого обозначения существенно упрощает изображение и чтение схем.

Номер конституенты

Номер варианта	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25	26	27	28	29	30	31
1	0	1	1	1	1	0	0	0	0	1	0	0	0	0	0	0	0	1	1	1	1	0	0	0	1	1	1	0	0	0	0	0
2	0	0	0	0	1	0	0	0	1	0	1	1	0	0	0	0	1	1	1	1	0	0	0	0	0	1	1	0	0	0	0	1
3	0	1	1	1	0	0	0	0	0	1	1	1	1	0	0	1	0	0	0	1	0	0	0	0	0	0	0	0	1	1	1	1
4	0	0	0	0	0	0	1	1	1	0	0	0	0	0	0	1	0	0	0	0	0	0	0	1	0	0	1	0	0	0	0	0
5	1	1	1	1	0	0	0	1	1	0	1	0	0	0	0	1	1	1	1	0	0	0	0	0	1	0	1	1	0	0	0	0
6	1	0	1	1	1	1	1	1	0	1	0	0	0	1	1	1	0	0	1	0	0	0	0	0	0	0	1	1	1	1	0	0
7	0	1	1	1	0	0	1	1	1	0	1	1	1	0	0	0	0	0	0	1	1	0	0	0	0	0	0	0	1	1	0	0
8	0	1	1	1	0	0	1	1	1	0	1	1	1	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	1	1	0	1
9	0	1	1	1	1	0	0	0	0	0	0	1	1	0	0	0	1	0	0	0	0	0	1	1	0	0	0	0	0	1	1	1
10	1	0	1	1	1	0	0	0	0	0	0	0	1	1	1	0	1	0	0	0	0	0	0	1	1	0	0	0	0	1	1	0
11	1	1	1	1	1	0	0	1	0	0	0	0	1	1	1	1	0	0	0	0	1	1	1	1	0	0	0	1	0	0	0	0
12	0	0	0	0	1	1	1	1	1	0	0	1	1	0	0	0	1	1	1	1	1	0	0	0	0	0	0	0	0	0	0	0
13	0	0	0	0	1	1	1	1	1	1	0	0	1	1	0	0	0	1	1	1	1	1	0	0	0	0	0	0	0	0	0	0
14	0	0	0	0	1	0	1	1	1	1	1	0	0	0	0	0	0	0	0	1	1	1	1	0	0	0	1	1	1	1	1	0
15	0	0	0	0	1	1	1	1	0	0	1	1	1	1	1	1	1	1	1	0	1	1	1	1	1	1	0	0	0	0	0	0
16	0	1	1	1	1	0	0	0	1	1	1	1	1	0	0	0	1	1	1	1	1	0	0	0	0	1	1	0	1	1	1	0
17	0	0	0	0	0	0	0	0	1	1	1	1	1	0	1	1	0	0	0	0	0	0	1	1	1	0	0	1	0	0	0	0
18	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	0	0	1	0	0	0	0	1	1	1	1	1	0	0	0	0	0
19	0	0	0	0	0	0	1	1	1	1	1	1	1	1	1	0	0	1	0	0	0	0	0	0	1	1	1	0	0	0	0	0
20	0	0	0	0	0	0	0	1	1	1	1	1	1	0	0	0	0	0	0	0	0	0	0	0	0	1	1	1	1	1	1	0
21	0	0	0	0	1	1	1	1	1	1	1	0	0	0	0	0	1	1	1	1	0	0	0	0	0	0	1	1	1	1	1	0
22	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1	0	0	0	0	1	1	1	1	1	1	1	1	0	0	0	0	0
23	0	0	1	1	0	0	0	1	1	1	0	1	1	1	1	1	0	0	0	1	1	0	0	1	1	0	1	1	1	1	0	0
24	0	0	0	0	0	1	1	1	1	1	1	0	0	0	0	0	0	1	1	1	1	0	0	0	0	0	0	0	0	1	1	1
25	0	0	0	0	0	0	1	1	1	1	1	1	1	1	1	1	0	0	1	1	0	1	1	0	0	0	1	0	0	0	0	0
26	0	0	0	1	0	0	0	0	0	0	0	1	1	1	1	0	0	0	0	0	0	0	1	0	1	0	0	0	0	0	0	0
27	1	1	1	0	1	1	1	0	0	0	1	1	1	0	0	0	0	0	0	1	1	0	1	1	0	0	1	1	1	1	0	0
28	0	1	1	1	0	0	1	1	0	0	0	0	0	0	0	1	0	0	1	1	0	1	1	1	0	1	1	1	1	0	0	0
29	1	0	0	0	0	1	1	1	1	0	0	0	0	1	0	1	1	1	1	0	0	0	0	1	1	1	1	1	0	0	0	0
30	0	1	1	1	1	1	0	1	1	0	0	0	0	0	0	1	0	0	0	0	0	0	1	1	1	1	1	1	0	0	0	0

Таблица 4.6

Номер варианта	Номер конституенты																																	
	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25	26	27	28	29	30	31		
1	1	1	1	0	0	0	0	0	0	0	0	0	0	1	1	1	1	1	1	0	0	1	0	0	0	0	0	0	1	1	1	0	1	
2	0	0	0	0	0	0	0	0	0	0	1	1	0	0	1	1	1	1	0	1	0	0	0	0	0	0	1	1	1	0	0	0	0	
3	0	0	0	1	1	1	1	0	0	1	1	0	0	1	1	1	0	0	1	1	1	1	1	1	1	1	0	0	0	0	1	0	0	0
4	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	1	1	1	1	0	
5	0	1	1	1	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	1	1	1	1	0	0	0	0	0	0	
6	1	1	1	0	0	0	0	1	1	1	1	0	0	0	0	0	0	0	0	0	0	1	1	0	0	0	0	0	1	1	1	1	1	0
7	1	1	1	1	1	0	0	0	0	0	0	0	0	0	0	1	1	1	1	1	0	1	1	1	0	0	0	1	1	1	1	1	1	0
8	1	1	1	1	0	0	0	0	0	0	0	0	0	0	0	0	1	1	1	1	0	0	0	0	0	0	0	1	1	1	1	1	1	0
9	0	0	0	1	1	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1	1	0	0	0	0	0
10	1	0	0	0	1	1	1	0	0	0	1	1	1	1	1	0	0	0	0	0	1	1	1	1	1	1	1	1	1	0	0	0	0	0
11	0	0	0	0	0	0	0	0	0	1	1	1	1	1	1	0	0	0	0	0	0	1	1	1	1	1	1	1	0	0	0	0	0	0
12	0	0	1	1	1	1	1	1	1	0	0	0	0	0	1	1	1	1	1	0	1	0	0	0	0	0	0	0	1	1	0	1	1	1
13	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	0	0	0	0	0	0	0	0	0	0	1	1	1	1
14	0	0	0	0	1	1	1	0	0	0	0	0	0	0	1	1	1	1	1	0	0	0	0	0	0	1	1	1	1	1	1	1	1	1
15	1	1	1	1	1	0	0	1	1	1	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	0	0	1	1	1	1	1
16	1	1	0	0	1	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	1	1	0	1	1	1	1	0	0	0
17	1	1	1	1	1	0	0	0	0	0	0	0	0	1	1	1	0	0	0	0	1	0	0	0	0	1	1	0	1	1	1	0	0	0
18	0	1	1	1	1	0	0	0	0	0	0	0	0	0	1	1	1	1	1	1	0	0	0	0	1	1	0	0	1	1	1	1	1	1
19	0	0	1	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	1	0	1	0	1	1	1	1	1	1	1	0	0	0
20	0	0	0	0	1	1	1	1	1	0	0	0	0	0	0	1	1	1	1	1	0	1	0	1	0	1	1	1	1	1	1	1	1	1
21	1	1	1	1	1	0	0	0	0	0	0	0	0	1	1	0	1	1	1	0	1	0	1	0	0	1	1	1	1	1	1	1	1	1
22	1	1	1	1	0	0	0	0	0	0	0	0	0	1	0	1	1	1	1	0	0	1	0	0	0	0	1	1	1	0	0	1	1	1
23	1	1	1	0	0	0	0	1	1	1	0	0	0	0	0	0	1	1	1	1	1	1	1	1	0	0	0	0	1	1	1	1	1	1
24	1	1	1	1	1	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1	1	1	0	0	0	0	0	0	1	1	1	1	1
25	0	0	0	1	0	0	1	1	1	1	1	1	0	0	0	0	0	0	0	0	0	1	1	1	1	0	0	0	0	1	1	1	1	1
26	0	0	1	1	1	0	0	0	0	1	1	1	0	0	0	0	1	0	0	0	0	1	1	1	1	1	0	0	0	0	0	0	0	0
27	0	0	0	0	1	1	1	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1	1	1	1	0	0	0	0	1	1	1	1	1
28	0	0	0	0	1	1	1	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1	1	1	1	0	0	0	0	1	1	1	1	1
29	1	1	1	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
30	1	1	1	1	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

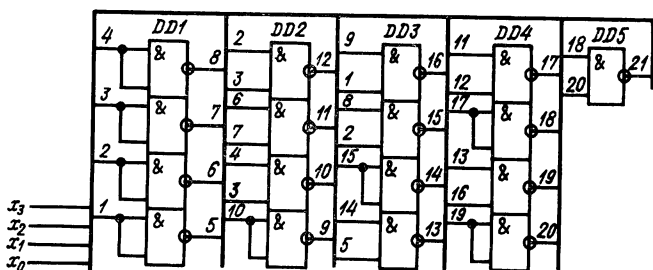


Рис. 4.22

7. Для реализации функции F на двухвходовых элементах И-НЕ (микросхема К155ЛА3 — четыре двухвходовых элемента И-НЕ в одном корпусе) преобразуем уравнение (4.2) к виду

$$F = \overline{(x_2 x_1)} \overline{(\bar{x}_2 \bar{x}_1)} \overline{(x_3 x_2 x_1)} \overline{(\bar{x}_3 x_1 \bar{x}_0)} = \overline{(x_2 x_1)} \overline{(\bar{x}_2 \bar{x}_1)} (x_3 x_2 x_1) (\bar{x}_3 x_1 \bar{x}_0). \quad (4.3)$$

Схема, реализующая эту функцию, приведена на рис. 4.22. Она использует $4\frac{1}{4}$ корпусов К155ЛА3. Выход снимается с элемента DD5.

Задание 4.2. Получить минимальную форму и построить функциональную схему для реализации логической функции пяти переменных, заданной табл. 4.5 и 4.6. Для построения использовать элементы, приведенные на рис. 4.17.

Методика выполнения задания

В соответствии со списочным номером и порядковым номером группы на курсе из табл. 4.5 или 4.6 выбирают номер варианта. Например, для первой по порядку группы и списочного номера 30 выбирают функцию F , заданную фрагментом табл. 4.5, приведенной в виде табл. 4.7. Это таблица соответствия (истинности)

Таблица 4.7

	Номер конституенты																
	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16
30	0	1	1	1	1	1	0	1	1	0	0	0	0	0	1	0	

	Номер конституенты														
	17	18	19	20	21	22	23	24	25	26	27	28	29	30	31
30	0	0	0	0	0	1	1	1	1	1	0	0	0	0	0

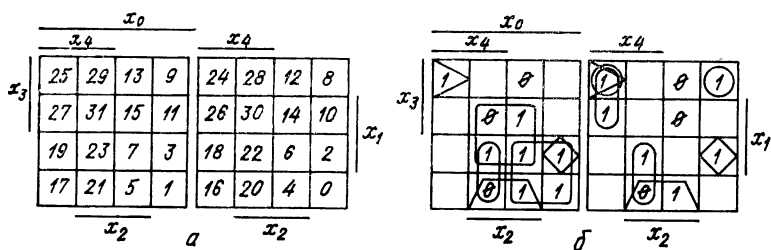


Рис. 4.23

функции пяти переменных, заданной на каждом из номеров наборов 0...31.

2. По заданной таблице соответствия и карте Вейча для пяти переменных (рис. 4.23, а) наносят функцию на карту Вейча (рис. 4.23, б).

3. Выполняют покрытие всех единичных (или нулевых) значений функции минимальным числом правильных прямоугольников максимальной площади (рис. 4.23, б).

4. Записывают результат покрытия в виде дизъюнкции конъюнкций:

$$F = x_2x_1x_0 + \bar{x}_4\bar{x}_3x_0 + \bar{x}_3x_2\bar{x}_1 + x_4\bar{x}_3x_2 + \bar{x}_4\bar{x}_3\bar{x}_2x_1 + x_4x_3\bar{x}_2\bar{x}_1 + x_3\bar{x}_2\bar{x}_1\bar{x}_0 + x_4x_3\bar{x}_2\bar{x}_0. \quad (4.4)$$

5. Анализируя полученную функцию и имеющиеся в наличии логические элементы (см. рис. 4.17), можно сделать вывод, что для реализации схемы необходимы: один восьмивходовой элемент; четыре четырехвходовых элемента; четыре трехвходовых элемента; пять инверторов на каждую из переменных.

В качестве логических элементов с таким числом входов удобно использовать элементы: К155ЛА2 — один корпус, К155ЛА1 — два корпуса; К155ЛА4 — два корпуса (две третьих корпуса остаются свободным); К155ЛН1 — один корпус.

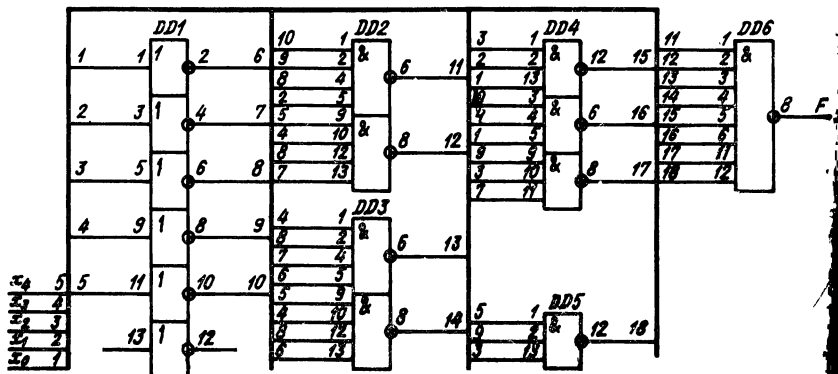


Рис. 4.24

Поскольку эти микросхемы, кроме последней, реализуют функции И-НЕ, преобразуем уравнение (4.4) в систему И-НЕ:

$$F = \overline{\overline{x_2 x_1 x_0 \cdot \overline{x_4 x_3 x_0} \cdot \overline{x_3 x_2 x_1} + \overline{x_4 x_3 x_2} + \overline{x_4 x_3 x_2 x_1 \cdot x_4 x_3 x_2 x_1} + \overline{x_3 x_2 x_1 x_0} + \overline{x_4 x_3 x_2 x_0}}}. \quad (4.5)$$

В соответствии с уравнением (4.5) и выбранными микросхемами строят принципиальную схему (рис. 4.24).

5. УСИЛИТЕЛИ ЭЛЕКТРИЧЕСКИХ СИГНАЛОВ

Теоретические сведения и расчетные соотношения

Усилителем называется устройство, предназначенное для повышения мощности входного электрического сигнала. Структурная схема усилителя показана на рис. 5.1. На схеме усилитель представлен в виде активных четырехполюсников, к входным зажимам (1, 2) которых подключаются источник входного сигнала в виде источника напряжения (рис. 5.1, а) или источника тока (рис. 5.1, б).

Из рассмотрения входной цепи (рис. 5.1, а, б) следует, что

$$U_{\text{вх}} = E_{\Gamma} \frac{R_{\text{вх}}}{R_{\text{вх}} + R_{\text{вн}}} ; \quad I_{\text{вх}} = I_{\Gamma} \frac{R_{\text{вн}}}{R_{\text{вн}} + R_{\text{вх}}} . \quad (5.1)$$

Из выражения (5.1) следует, что $U_{\text{вх}} \approx E_{\Gamma}$ при $R_{\text{вх}} \gg R_{\text{вн}}$, а $I_{\text{вх}} \approx I_{\Gamma}$ при $R_{\text{вн}} \gg R_{\text{вх}}$.

Выходную цепь усилителя можно также представить в виде источника напряжения $K_y U_{\text{вх}}$ (рис. 5.1, а) или источника тока $K_y I_{\text{вх}}$ (рис. 5.1, б) с внутренним сопротивлением для обоих источников $R_{\text{вых}}$.

Основными техническими параметрами усилителя являются: коэффициенты усиления (по напряжению, току и мощности), входное и выходное сопротивления, выходная мощность, коэффициент полезного действия, номинальное входное напряжение, диапазон усиливаемых частот, динамический диапазон амплитуд и уровень собственных помех, нелинейные, частотные и фазовые искажения усиливаемого сигнала.

Коэффициент усиления представляет собой отношение напряжения или тока (мощности) на выходе усилителя к напряжению или току (мощности) на его входе и в общем случае является комплексной величиной:

$$\dot{K}_y = \dot{A}_{\text{вых}} / \dot{A}_{\text{вх}} = (A_{\text{вых}} / A_{\text{вх}}) e^{j(\varphi_{\text{вых}} - \varphi_{\text{вх}})} = K_y e^{j\varphi} , \quad (5.2)$$

где $K_y = A_{\text{вых}} / A_{\text{вх}}$ — модуль коэффициента усиления; $\varphi = \varphi_{\text{вых}} - \varphi_{\text{вх}}$ — фазовый сдвиг между входным и выходным напряжениями или токами.

В соответствии с назначением усилителя различают коэффициенты: $\dot{K}_{yU} = \dot{U}_{\text{вых}} / \dot{U}_{\text{вх}}$; $\dot{K}_{yI} = \dot{I}_{\text{вых}} / \dot{I}_{\text{вх}}$; $K_{yP} = P_{\text{вых}} / P_{\text{вх}} = K_{yU} \cdot K_{yI}$.

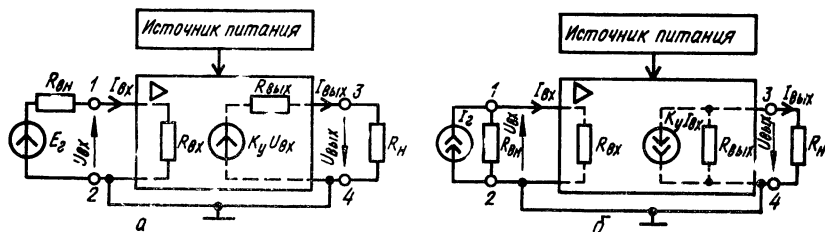


Рис. 5.1

Если усилитель содержит n каскадов, то

$$\dot{K}_y = \dot{K}_{y1} \dot{K}_{y2} \dots \dot{K}_{yn} = \prod_{i=1}^n K_{yi} \quad (5.3)$$

или в логарифмическом масштабе

$$LK_{yP} = 10 \lg (P_{\text{вых}}/P_{\text{вх}}) = 10 \lg K_{yP}; \quad (5.4)$$

$$LK_{yU} (\text{дБ}) = 20 \lg (U_{\text{вых}}/U_{\text{вх}}) = 20 \lg K_{yU}; \quad (5.5)$$

$$LK_{yI} (\text{дБ}) = 20 \lg (I_{\text{вых}}/I_{\text{вх}}) = 20 \lg K_{yI}.$$

При этом коэффициент усиления многокаскадного усилителя (дБ)

$$LK_y = LK_{y1} + LK_{y2} + \dots + LK_{yn} = \sum_{i=1}^n LK_{yi}. \quad (5.6)$$

Входное сопротивление $R_{\text{вх}}$ усилителя представляет собой сопротивление между входными зажимами (1,2) усилителя (рис. 5.1)

$$R_{\text{вх}} = U_{\text{вх}}/I_{\text{вх}}. \quad (5.7)$$

Выходное сопротивление $R_{\text{вых}}$ определяют между выходными зажимами (3,4) усилителя (рис. 5.1) при отключенном сопротивлении нагрузки ($R_{\text{н}} = \infty$)

$$R_{\text{вых}} = \Delta U_{\text{вых}}/\Delta I_{\text{вых}}. \quad (5.8)$$

Входная и выходная мощности усилителя соответственно определяются выражениями

$$P_{\text{вх}} = \frac{1}{2} U_{m \text{ вх}} \cdot I_{m \text{ вх}} = \frac{1}{2} \frac{U_{m \text{ вх}}^2}{R_{\text{вх}}} = \frac{1}{2} I_{m \text{ вх}}^2 R_{\text{вх}}; \quad (5.9)$$

$$P_{\text{вых}} = \frac{1}{2} U_{m \text{ вых}} \cdot I_{m \text{ вых}} = \frac{1}{2} \frac{U_{m \text{ вых}}^2}{R_{\text{н}}} = \frac{1}{2} I_{m \text{ вых}}^2 R_{\text{н}}. \quad (5.10)$$

Коэффициент полезного действия

$$\eta = (P_{\text{вых}}/P_{\text{пот}}) 100 \%, \quad (5.11)$$

где $P_{\text{пот}}$ — мощность, потребляемая усилителем от источника питания.

Зависимость модуля коэффициента усиления от частоты представляет собой амплитудно-частотную характеристику усилителя (рис. 5.2, а). Поскольку модуль коэффициента усиления на разных частотах имеет разные значения, гармонические составляющие сложного входного сигнала усиливаются неодинаково, и, следовательно, форма выходного сигнала отличается от формы входного сигнала. Такие искажения усиленного сигнала называются частотными искажениями. Причиной частотных искажений являются реактивные элементы усилителя (индуктивности и емкости), сопротивления которых зависят от частоты, а также зависимость от частоты физических параметров полупроводниковых приборов как активных элементов схемы усилителя.

Мерой частотных искажений, которые вносит усилитель на частоте f , служит коэффициент частотных искажений M , равный отношению модулей коэффициентов усиления на средней и данной рабочей частотах

$$M = K_{y0}/K_{yf}. \quad (5.12)$$

Для многокаскадного усилителя будем иметь

$$M = M_1 M_2 \dots M_n = \prod_{i=1}^n M_i. \quad (5.13)$$

Обычно коэффициент частотных искажений определяют на граничных частотах $f_{\text{н гр}}$ и $f_{\text{в гр}}$ условной полосы пропускания усилителя, представляющей собой

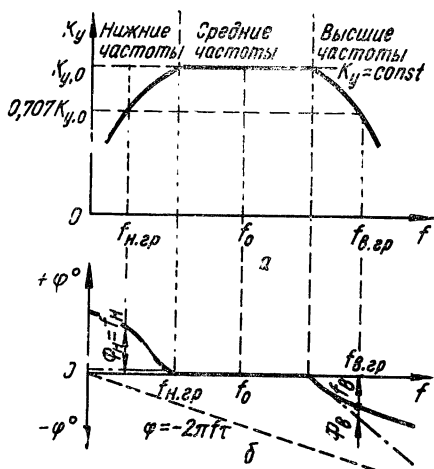


Рис. 5.2

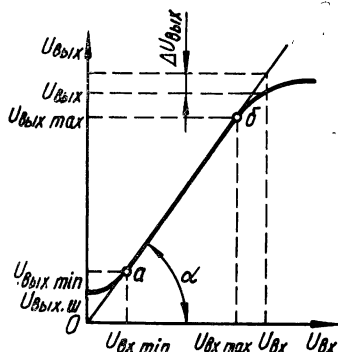


Рис. 5.3

диапазон частот $\Delta f = f_{в.гр} - f_{н.гр}$, в пределах которого изменение модуля коэффициента усиления не превышает заданной величины $M_n = K_{y0}/K_{y.н}$ и $M_v = K_{y0}/K_{y.в}$. На практике полоса пропускания усилителя измеряется, когда $K_{y.н} = K_{y.в} = 0,707 K_{y0}$. В идеальном случае, при котором усилитель не вносит частотных искажений ($M = 1$), амплитудно-частотная характеристика представляет прямую, параллельную оси частот (рис. 5.2, а).

Фазочастотная характеристика отражает зависимость угла сдвига фазы между входным и выходным напряжением, т.е. аргумента коэффициента усиления K_y от частоты (рис. 5.2, б). Нелинейный характер реальной фазочастотной характеристики указывает на различные временные сдвиги для отдельных гармоник сигнала сложной формы. Поэтому фазовые искажения, оцениваемые обычно так же, как и частотные искажения на нижней $f_{н.гр}$ и верхней $f_{в.гр}$ граничных частотах полосы пропускания, определяются не абсолютным значением угла Φ , а разностью ординат Φ фазочастотной характеристики и касательных к ней (штрихпунктирные линии на рис. 5.2, б). Очевидно, $\Phi_n = \Phi_n$ и $\Phi_v < \Phi_v$.

Важными характеристиками усилителя являются амплитудная характеристика $U_{вых} = f(U_{вх})$ на некоторой постоянной частоте (рис. 5.3) и динамический диапазон, количественно оцениваемый как

$$D = U_{вх \max} / U_{вх \min} \quad (5.14)$$

где $U_{вх \min}$ и $U_{вх \max}$ — минимальное и максимальное входные напряжения, при которых нелинейные искажения не превышают установленных норм. Если динамический диапазон выражается в децибелах, то $D \text{ (дБ)} = 20 \lg D = 20 \lg (U_{вх \max} / U_{вх \min})$.

При наличии нелинейных искажений усиленный сигнал содержит ток (напряжение) первой (полезной) гармоники и токи (напряжения) высших гармонических, начиная со второй. Уровень нелинейных искажений численно оценивается коэффициентом гармоник K_r , который пропорционален мощности, развиваемой высшими гармониками

$$K_r = \sqrt{\sum_{n=2}^{\infty} P_{(n)}} / P_{(1)} \quad (5.15)$$

где $P_{(n)}$ ($n = 2, 3, 4, \dots$) — мощность высших гармоник выходного сигнала; $P_{(1)}$ — мощность первой гармоники.

Если усилитель нагружен на активную линейную нагрузку, то коэффициент гармоник может быть выражен как

$$K_r = \sqrt{\sum_{n=2}^{\infty} U_{(n)}^2} / U_{(1)} = \sqrt{\sum_{n=2}^{\infty} I_{(n)}^2} / I_{(1)}, \quad (5.16)$$

где $U_{(1)}$, $I_{(1)}$, $U_{(n)}$, $I_{(n)}$ — соответственно действующее значение первой и n -й гармонических составляющих выходного напряжения и тока.

Для многокаскадного усилителя, содержащего n каскадов,

$$K_r = K_{r1} + K_{r2} + \dots + K_{rn} = \sum_{i=1}^n K_{ri}. \quad (5.17)$$

Используя амплитудную характеристику, можно приблизительно оценить нелинейные искажения. Из рис. 5.3 видно, что при $U_{\text{вх}}$ реальное выходное напряжение $U_{\text{вых}}$ отличается от полученного при идеальной характеристике на $\Delta U_{\text{вых}}$. Коэффициент нелинейности определяется отношением $K_n = \Delta U_{\text{вых}} / U_{\text{вых}}$.

Характер работы усилительного каскада и его параметры существенно определяются режимом работы активного элемента усилителя по постоянному току. В зависимости от положения рабочей точки на динамической проходной характеристике транзистора $I_K = f(U_{\text{БЭ}})$ и амплитуды входного сигнала ток в коллекторной цепи транзистора протекает в течение части периода входного сигнала.

Работу усилительного элемента удобно характеризовать величиной угла θ , который равен половине части периода сигнала в выходной цепи усилительного элемента. В зависимости от угла θ различают пять основных режимов работы усилительного каскада — классы A , B , AB , C и D .

В режиме класса A рабочая точка транзистора находится на середине линейного участка динамической характеристики $I_K = f(U_{\text{БЭ}})$ и амплитуда входного сигнала такова, что выходной ток протекает в течение всего периода входного сигнала, т.е. отсечка тока отсутствует, а $\theta = \pi$ (рис. 5.4, a). Режим класса A характеризуется малыми нелинейными искажениями. От источника питания непрерывно, независимо от уровня входного сигнала, потребляется ток $I_0 \approx I_{0K}$. При этом к.п.д., представляющий собой отношение полезной (отдаваемой) мощности к мощности, потребляемой от источника питания $P_{\text{пот}}$, равен

$$\eta = P_{\text{вых}} / P_{\text{пот}} = 0,5 U_{K \max} I_{K \max} / (U_{0KЭ} I_0) \approx U_{K \max} I_{K \max} / 2(U_{0KЭ} I_{0K}), \quad (5.18)$$

где $U_{K \max}$, $I_{K \max}$ — амплитудные значения первой гармоники коллекторного напряжения и тока; $U_{0KЭ}$ — постоянное напряжение (в рабочей точке) на коллекторе; I_0 — среднее значение коллекторного тока.

Из выражения (5.18) следует, что к.п.д. усилителя в режиме класса A не может превысить 50 %.

В режиме класса B рабочая точка находится в начале динамической проходной характеристики и выходной ток транзистора течет в течение половины периода входного сигнала $\theta = \pi/2$ (рис. 5.4, b). К.п.д. в режиме класса B высок и достигает 78,5 %. Поэтому его применяют в мощных двухтактных усилителях.

Режим класса AB является промежуточным между режимами A и B . При малых и средних входных сигналах он обладает свойствами режима A , а при большом входном сигнале — режима B . К.п.д. меньше, чем в режиме класса B .

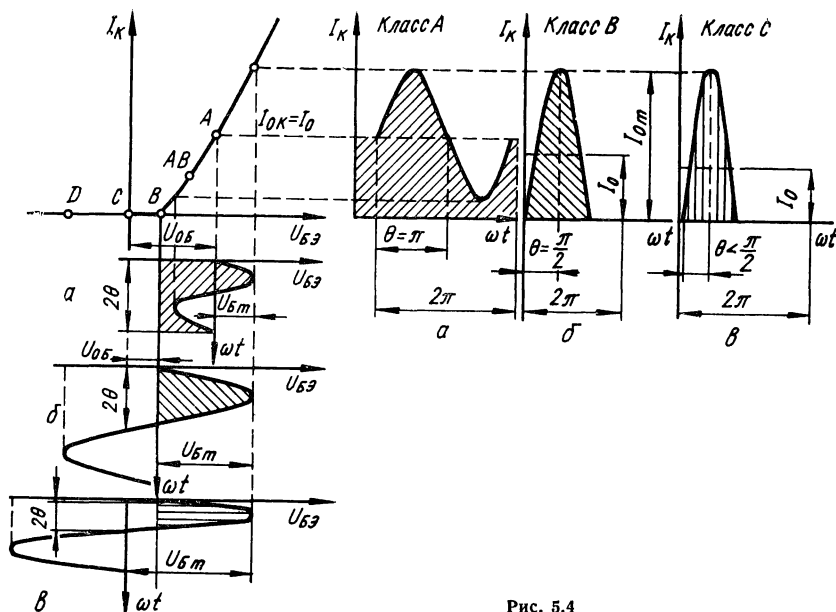


Рис. 5.4

При работе усилительного элемента в классе *C* начальное смещение и положение рабочей точки транзистора выбираются такими, чтобы угол $\theta < \pi/2$, при этом ток покоя равен нулю. Этот режим является для аналоговых устройств наиболее экономичным (к.п.д. достигает 80 %), так как при отсутствии входного сигнала транзистор почти не потребляет мощности. Режим класса *C* используется в высокочастотных одноктактных и двухтактных усилителях мощности с резонансными контурами, эффективно фильтрующими высшие гармоники.

В режиме класса *D* транзистор работает как ключ.

В табл. 5.1 приведены классификация режимов работы аналоговых устройств и основные их характеристики.

Таблица 5.1

Вид характеристики	Класс усилителя				
	A	AB	B	C	D
Угол θ	π	$\pi/2 \dots \pi$	$\pi/2$	$< \pi/2$	$\ll \pi/4$
$\eta_{\max}, \%$	50	50 ... 78,5	78,5	78,5	90 ... 95
Среднее значение тока I_0	I_{0K}	$\frac{1 - \cos \theta}{2\pi} I_{0m}$	$\frac{I_{0m}}{\pi}$	$\frac{1 - \cos \theta}{2\pi} I_{0m}$	Ключевой режим

Обратные связи в усилителях. В тех случаях, когда вторичные параметры усилителя не удовлетворяют требованиям в отношении стабильности усиления, значений входного и выходного сопротивлений, уровня линейных и нелинейных искажений и т.д., применяют обратные связи.

Основным показателем звена обратной связи по напряжению является коэффициент передачи звена обратной связи β , показывающий, какая часть напряжения с выхода усилителя передается на его вход (рис. 5.5):

$$\beta = \dot{U}_{oc} / \dot{U}_{вых}. \quad (5.19)$$

Действие обратной связи проявляется в изменении уровня входного сигнала усилителя, например

$$\dot{U}_c = \dot{U}_{вх} + \dot{U}_{ос} = \dot{U}_{вх} + \beta \dot{U}_{вых}. \quad (5.20)$$

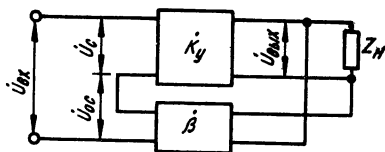


Рис. 5.5

Если $\dot{K}_y = \dot{U}_{вых} / \dot{U}_c$ — коэффициент усиления усилителя без обратной связи, а $\dot{K}_{y.ос} = \dot{U}_{вых} / \dot{U}_{вх}$ — коэффициент усиления усилителя, охваченного обратной связью, то напряжение на выходе схемы

$$\dot{U}_{вых} = \dot{K}_y \dot{U}_c = \dot{K}_y (\dot{U}_{вх} + \beta \dot{U}_{вых}). \quad (5.21)$$

Разделив обе части уравнения (5.20) на $\dot{U}_{вх}$, получим

$$\dot{U}_{вых} / \dot{U}_{вх} = \dot{K}_y [1 + \beta (\dot{U}_{вых} / \dot{U}_{вх})]$$

или

$$\dot{K}_{y.ос} = \dot{K}_y (1 + \beta \dot{K}_{y.ос}),$$

откуда

$$\dot{K}_{y.ос} = \frac{\dot{K}_y}{1 - \beta \dot{K}_y}, \quad (5.22)$$

где $\beta \dot{K}_y$ — фактор обратной связи, называемый петлевым усилением, который определяет характер обратной связи и величину коэффициента усиления $\dot{K}_{y.ос}$; $1 - \beta \dot{K}_y$ — глубина обратной связи.

Поскольку в общем случае $\dot{K}_y = K_y e^{j\varphi_k}$ и $\beta = \beta e^{j\varphi_\beta}$, где φ_k и φ_β — углы фазовых сдвигов сигналов, вносимых соответственно усилителем и звеном обратной связи, выражение (5.22) можно записать в виде

$$\dot{K}_{y.ос} = K_y e^{j\varphi_k} / [1 - \beta K_y e^{j(\varphi_k + \varphi_\beta)}]. \quad (5.23)$$

Если $\varphi_k + \varphi_\beta = \pi$, то $\beta \dot{K}_y = -\beta K_y$ — величина вещественная и отрицательная, а напряжение обратной связи $\dot{U}_{ос}$ противоположно по фазе напряжению усиливаемого сигнала в тех точках цепи, куда подводится связь, следовательно, считается из напряжения сигнала, уменьшая его. Выражение (5.23) при этом условии имеет вид

$$K_{y.ос} = K_y / (1 + \beta K_y). \quad (5.24)$$

Таким образом, если сигнал обратной связи поступает на вход усилителя в противофазе с входным сигналом, то коэффициент усиления усилителя уменьшается в $(1 + \beta K_y)$ раз. Такую обратную связь называют отрицательной обратной связью. Несмотря на уменьшение усиления, отрицательную обратную связь широко используют в усилителях, так как с ее введением значительно улучшается ряд параметров усилителя. Так, уменьшение коэффициента усиления сопровождается увеличением его стабильности, что повышает устойчивость работы усилителя. Дифференцируя уравнение (5.24) по K_y , получим

$$dK_{y.ос} / dK_y = 1 / (1 + \beta K_y)^2. \quad (5.25)$$

Перегруппировав в уравнении (5.25) переменные и разделив их на (5.24), получим

$$dK_{y.ос} / K_{y.ос} = (dK_y / K_y) [1 / (1 + \beta K_y)]. \quad (5.26)$$

Следовательно, относительное изменение коэффициента усиления усилителя с отрицательной обратной связью уменьшается в $(1 + \beta K_y)$ раз.

При $\beta K_y \gg 1$ (глубокая обратная связь) из (5.24) имеем

$$K_{y. oc} = 1/\beta, \quad (5.27)$$

т.е. общий коэффициент усиления схемы не зависит от коэффициента усиления K_y собственно усилителя.

Последовательная отрицательная обратная связь увеличивает входное сопротивление усилителя. Заменяв в уравнении (5.20) напряжения через произведения входного тока на соответствующие сопротивления, получим

$$I_{вх} Z_{вх} = I_{вх} Z_{вх. oc} + I_{вх} Z_{вх} \beta \dot{K}_y. \quad (5.28)$$

Учитывая, что при отрицательной обратной связи $\beta \dot{K}_y = -\beta K_y$, после соответствующих преобразований выражения (5.28) имеем

$$Z_{вх. oc} = Z_{вх} (1 + \beta K_y). \quad (5.29)$$

Таким образом, можно показать, что параллельная отрицательная обратная связь уменьшает $Z_{вх}$ в $(1 + \beta K_y)$ раз. Кроме того, введение отрицательной обратной связи по напряжению в $(1 + \beta K_y)$ раз уменьшает выходное сопротивление усилителя $Z_{вых}$, а по току — увеличивает его:

$$Z_{вых. oc} = Z_{вых} + Z_{oc} (1 + \beta K_y),$$

где Z_{oc} — сопротивление, с которого снимается обратная связь.

Наряду с улучшением стабильности работы усилителя и параметров его входной и выходной цепей отрицательная обратная связь в $(1 + \beta K_y)$ раз уменьшает все виды линейных и нелинейных искажений усиливаемого сигнала, а также напряжения шумов и помех. Таким образом, введение отрицательной обратной связи позволяет воздействовать на величину входного и выходного сопротивлений, форму частотной, фазовой и переходной характеристик и другие параметры усилителя, изменяя их в нужном направлении.

При совпадении по фазе напряжения обратной связи \dot{U}_{oc} с напряжением усиливаемого сигнала в тех точках цепи, куда подводится связь, т. е. при $\varphi_K + \varphi_\beta = 2\pi n$, где $n = 0, 1, 2, \dots$, $\beta \dot{K}_y = \beta K_y$, а формула (5.24) приобретает вид

$$K_{y. oc} = K_y / (1 - \beta K_y). \quad (5.30)$$

Такая обратная связь называется положительной обратной связью. Если $1 > \beta K_y > 0$, коэффициент усиления усилителя в соответствии с выражением (5.30) увеличивается, имея, однако, конечное значение, и стремится к бесконечности при $\beta K_y = 1$. Условие $\beta K_y = 1$ является условием самовозбуждения усилителя, поскольку на его выходе могут существовать колебания при бесконечно малом входном сигнале, который всегда имеется в виде напряжения шумов. При этом усилитель превращается в генератор электрических колебаний широкого спектра частот.

На рис. 5.6 показаны амплитудно-частотные (а) и амплитудные (б) характеристики усилителей с обратными связями.

Важным элементом при расчете усилителей является выбор рабочей точки на нагрузочной прямой.

На рис. 5.7. заданную величину напряжения смещения обеспечивает источник смещения E_B .

В практических схемах источник смещения E_B используется редко, а ток смещения $I_{0Б}$ и напряжение смещения $U_{0Б}$ задаются от источника питания E_K . При этом в схему вводят дополнительные элементы смещения

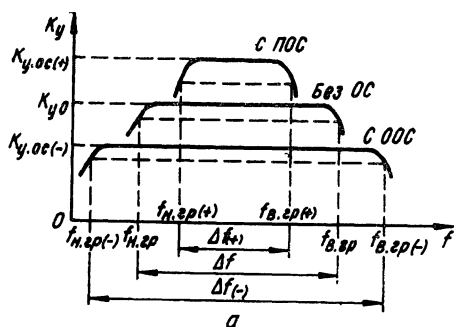
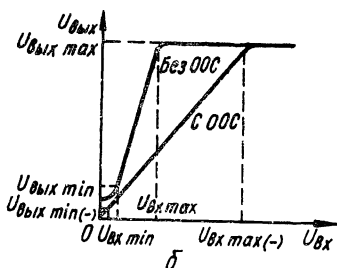


Рис. 5.6



(обычно делители напряжения или гасящие сопротивления), которые в определенной степени влияют на режим работы усилительного каскада и в стационарном режиме усиления (при наличии входного сигнала). При таком смещении эмиттерный переход включается в прямом направлении, а коллекторный — в обратном. Метод обеспечения режима работы транзистора по постоянному току, при котором начальный ток базы не зависит от параметров транзистора и их изменений и определяется только внешними параметрами, называют смещением фиксированным током базы (схема 1, табл. 5.2). Напряжение смещения может подаваться на базу транзистора от общего источника E_K с делителя из резисторов R_1 и R_2 — схема с фиксированным напряжением база-эмиттер (схема 2, табл. 5.2).

Для термостабилизации положения точки покоя используют отрицательные обратные связи по напряжению, току или комбинированные, которые снижают действие дестабилизирующих факторов (схема 3, 4, 5, табл. 5.2). Если транзистор включен по схеме с ОК, в формулах для схем 4, 5 необходимо полагать $R_K = 0$.

На практике очень часто используется схема 4 (табл. 5.2), для которой справедливы выражения

$$I_{\text{Э}} = I_K + I_B; \quad I_K = h_{21\text{Э}} I_B + I_{\text{КБ}0} (1 + h_{21\text{Э}}); \quad (5.31)$$

$$U_{\text{БЭ}} = \frac{R_2}{R_1 + R_2} E_K - I_{\text{Э}} R_{\text{Э}}; \quad I_B = \frac{1}{R_1 + R_2} \left(\frac{R_2}{R_1 + R_2} E_K - U_{\text{БЭ}} - I_K R_{\text{Э}} \right); \quad (5.32)$$

$$s = \frac{\Delta I_K}{\Delta I_{\text{КБ}0}} = \frac{1 + h_{21\text{Э}}}{1 + h_{21\text{Э}} R_{\text{Э}} / (R_{\text{Э}} + R_{\text{Б}})} = \frac{1 + h_{21\text{Э}}}{K_{\text{у.л}}}, \quad (5.33)$$

где $R_{\text{Б}} = R_1 R_2 / (R_1 + R_2)$; $K_{\text{у.л}} = 1 + h_{21\text{Э}} R_{\text{Э}} / (R_{\text{Э}} + R_{\text{Б}})$ — коэффициент улучшения стабильности.

Числителем в выражении (5.33) является коэффициент нестабильности схем с фиксированным током базы и фиксированным напряжением базы (см. схемы 1, 2, табл. 5.2), а знаменатель показывает, во сколько раз уменьшается нестабильность.

Общим недостатком всех схем стабилизации рабочей точки являются увеличение мощности, потребляемой от источника питания, уменьшение к.п.д. и увеличение частотных искажений из-за включения блокировочных конденсаторов. Такая стабилизация эффективна в маломощных усилительных каскадах. В мощных усилительных каскадах успешно используется

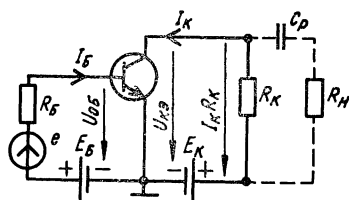


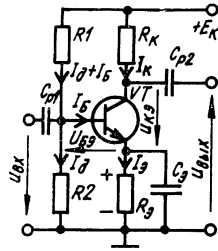
Рис. 5.7

Таблица 5.2

Номер схемы	Тип	Цепь смещения	Формулы для определения сопротивлений	$S_{\text{доп}}$	Коэффициент температурной неустойчивости
1	С фиксированным током базы		$R_K = \frac{E_K - U_{0K}}{I_{0K}}$ $R_B = \frac{E_K}{I_{0B}}$ $I_{0B} = \frac{I_{0K}}{h_{21Э}}$	—	$S = 1 + h_{21Э}$
2	С фиксированным напряжением базы		$R_1 = \frac{E_K - U_{0Б}}{I_{\text{д}} + I_{0Б}}$ $R_2 = \frac{U_{0Б}}{I_{\text{д}}}$ $R_K = \frac{E_K - U_{0K}}{I_{0K}}$ $I_{\text{д}} = (5 \dots 10) I_{0Б}$	—	$S = 1 + h_{21Э}$
3	С коллекторной стабилизацией (ООС по постоянному напряжению)		$R_B = \frac{U_{0K} - U_{0Б}}{I_{0Б}}$ $R_K \approx \frac{R_B (h_{21Э} - S_{\text{доп}})}{h_{21Э} (S_{\text{доп}} - 1)}$ $E_K = U_{0K} + R_K (I_{0K} + I_{0Б})$	$S_{\text{доп}} \geq 5 \dots 10$	$S = \frac{1 + h_{21Э}}{1 + h_{21Э} \frac{R_K}{R_K + R_B}}$

4

С эмиттерной стабилизацией (ООС по постоянному току)



$$\rho_{\Sigma} = \frac{R_{\Sigma}}{I_{0\Theta}}$$

$$R_B = R_{\Sigma} \frac{S_{\text{доп}} - 1}{1 - 1 + h_{21\Theta}}$$

$$R_2 = \frac{E_K R_B}{E_K - R_B I_{0B} - U_{0B} - R_{\Sigma} I_{0\Theta}}$$

$$R_1 = \frac{R_B R_2}{R_2 - R_B}$$

$$I_d = \frac{E_K}{R_1 + R_2} \geq (2 \dots 5) I_{0B}$$

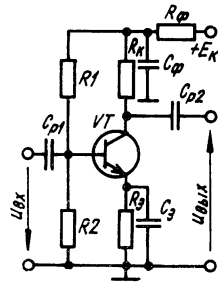
$$R_B = (5 \dots 10) R_{\text{вх}}$$

$$1,5 \leq S_{\text{доп}} \leq 5$$

$$S \approx \frac{1 + h_{21\Theta}}{R_{\Sigma} \frac{1 + h_{21\Theta}}{R_1 + R_{\Sigma}}}$$

5

С эмиттерно-коллекторной стабилизацией (ООС по постоянному току и напряжению)



$$R_1 = \frac{E'_K (S_{\text{доп}} - 1)}{I_{0K} - S_{\text{доп}} I_{0B}}$$

$$E'_K = E_K - I_{0K} R_{\Phi} \left(\frac{S_{\text{доп}}}{S_{\text{доп}} - 1} \right)$$

$$R_{\Phi} = (0,1 \dots 0,25) R_K$$

$$(S_{\text{доп}} - 1) (R_1 + R_{\Phi}) E_1 - S_{\text{доп}} R_1 R_{\Phi} I_{0K}$$

$$R_2 = \frac{I_{0K} R_1 \left(\frac{1 + h_{21\Theta} - S_{\text{доп}}}{h_{21\Theta}} \right) - E_1 (S_{\text{доп}} - 1)}{I_{0K} R_1 \left(\frac{1 + h_{21\Theta} - S_{\text{доп}}}{h_{21\Theta}} \right) - E_1 (S_{\text{доп}} - 1)}$$

$$E_1 = E_K - U_{0K} - I_{0K} R_K$$

$$R_{\Sigma} = \frac{R_2 [R_1 - R_{\Phi} (S_{\text{доп}} - 1 - \frac{S_{\text{доп}} R_1}{1 + h_{21\Theta}})]}{(S_{\text{доп}} - 1) (R_1 + R_2 + R_{\Phi})}$$

$$1,5 \leq S_{\text{доп}} \leq 5$$

$$S = \frac{1 + h_{21\Theta}}{\frac{R_{\Sigma}}{R_B} + \frac{R_{\Phi}}{R_B} + \frac{R_{\Sigma} R_{\Phi}}{R_1 R_2}},$$

$$1 + h_{21\Theta} \frac{R_{\Sigma}}{1 + \frac{R_{\Sigma}}{R_B} + \frac{R_{\Phi}}{R_B} + \frac{R_{\Sigma} R_{\Phi}}{R_1 R_2}}$$

где $R_B = R_1 \parallel R_2$

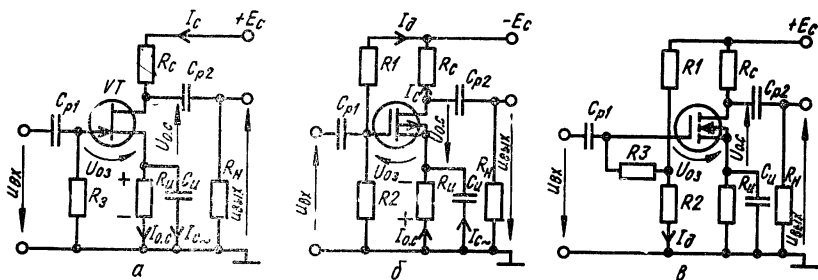


Рис. 5.8

термокомпенсация, использующая температурно-зависимые элементы, изменяющие свое сопротивление с изменением температуры: термисторы, имеющие отрицательный температурный коэффициент; позисторы, имеющие положительный температурный коэффициент; полупроводниковые диоды и транзисторы в диодном включении; эти элементы включаются вместо резистора R_2 в схеме 2 табл. 5.2.

На рис. 5.8, а показана схема усилительного каскада на полевом транзисторе с затвором в виде p - n перехода (с каналом n -типа), использующая один источник питания E_c . Начальный режим работы полевого транзистора обеспечивается значением постоянного тока стока I_{0c} и соответствующим ему постоянным напряжением на стоке U_{0c} .

Ток I_{0c} в выходной (стоковой) цепи устанавливается с помощью источника питания E_c и начального напряжения смещения на затворе $U_{0з}$, отрицательной полярности относительно истока (для полевого транзистора с p -каналом — положительной полярности). В свою очередь напряжение $U_{0з}$ обеспечивается за счет того же самого тока I_{0c} , протекающего через резистор в цепи истока R_n , т. е. $U_{0з} = I_{0c} R_n$, который через резистор R_3 прикладывается к затвору с полярностью, указанной на рис. 5.8, а. Изменяя сопротивление R_n , можно изменять напряжение $U_{0з}$ и ток стока I_{0c} , устанавливая требуемое их значение. Напряжение U_{0c} в рассматриваемой схеме можно найти из выражения

$$U_{0c} = E_c - I_{0c} (R_n + R_c). \quad (5.34)$$

Резистор R_n кроме функции автоматического смещения на затвор выполняет функцию термостабилизации режима работы усилителя по постоянному току, стабилизируя величину I_{0c} . Чтобы на этом сопротивлении не выделялось напряжение за счет переменной составляющей тока I_c (что привело бы к наличию отрицательной обратной связи по сигналу), его шунтируют конденсатором C_n , емкость которого определяется из условия $C_n \gg 1/(\omega R_n)$, где ω — круговая частота усиливаемого сигнала. Резистор R_3 , включенный параллельно входному сопротивлению усилителя, которое очень велико, должен иметь соизмеримое с ним значение.

Динамический режим работы полевого транзистора обеспечивается резистором в цепи стока R_c , с которого снимается переменный выходной сигнал при наличии входного усиливаемого сигнала. Обычно $R_c \ll R_3 \approx R_{вх}$. Поэтому если нагрузкой усилительного каскада на полевом транзисторе является входное сопротивление аналогичного каскада усиления, то сопротивления нагрузки усилителя постоянной и переменной составляющих тока стока для области средних частот примерно равны, т. е.

$$R_c \approx R_{c\sim} = R_c R_n / (R_c + R_n). \quad (5.35)$$

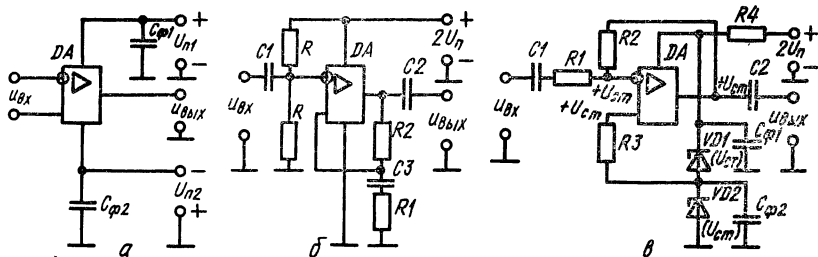


Рис. 5.9

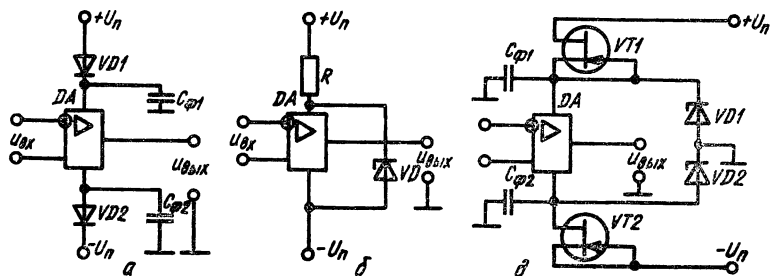


Рис. 5.10

Автоматическое смещение в усилительных каскадах на полевых МДП-транзисторах, у которых полярность напряжения на стоке и затворе одинакова, осуществить невозможно. В этом случае напряжение смещения на затвор U_{03} подается от источника стокового питания E_c через резисторные делители $R1$, $R2$ (рис. 5.8, б, в), как и в усилительных каскадах на биполярных транзисторах. При этом делитель должен быть весьма высокоомным, чтобы не снижать существенно входное сопротивление усилительного каскада. Такое же смещение можно осуществлять в полевых транзисторах с n - или p -каналом. Расчет элементов цепи смещения можно произвести по следующим формулам:

$$R_n \leq \frac{(0,1 \dots 0,3) E_c}{I_{0c}}; \quad R_c = \frac{(0,7 \dots 0,9) E_c - U_{0c}}{I_{0c}};$$

$$R_2 = \frac{U_{03} + R_n I_{0c}}{I_d} \approx \frac{(0,1 \dots 0,3) E_c + U_{03}}{I_d}; \quad R_1 = \frac{E_c - I_d R_2}{I_d} \approx$$

$$\approx \frac{(0,7 \dots 0,9) E_c - U_{03}}{I_d}; \quad I_d = (0,01 \dots 0,1) I_{0c}. \quad (5.36)$$

Для того чтобы делитель $R1$, $R2$ не снижал входное сопротивление усилителя, между средней точкой его и затвором включают резистор R_3 достаточно большого сопротивления (единицы, десятки, сотни мегаом); тогда $I_d \approx 0$ (рис. 5.8, в). В этом случае делитель можно выбрать низкоомным, а эквивалентное сопротивление затвора при этом будет

$$R_{3. экв} = R_3 + R_1 R_2 / (R_1 + R_2).$$

Питание операционных усилителей (ОУ), как правило, осуществляется от двух источников с одинаковыми постоянными напряжениями $U_{п1}$ и $U_{п2}$ (рис. 5.9, а).

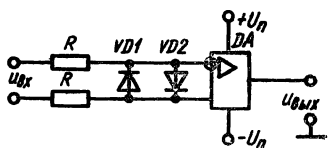


Рис. 5.11

Противоположные полюса источника питания соединены с землей. Для исключения паразитной гальванической обратной связи через источник питания между выводом цепи питания ОУ и землей включают фильтрующие конденсаторы $C_\phi = C_{\phi 1} = C_{\phi 2} = (0,01 \dots 0,1)$ мкФ.

В усилителях переменного тока на ОУ используют и несимметричное питание от общего источника с напряжением $2U_\Pi$ (рис. 5.9, б, в). В схеме рис. 5.9, в несимметричное питание осуществлено с помощью стабилитронов $VD1, VD2$ с напряжением стабилизации $U_{ст} = (2U_\Pi - U_{R4}) / 2$.

Для защиты ОУ от обратного включения в цепь источника питания включают диоды $VD1, VD2$ (рис. 5.10, а), а для защиты от перенапряжений по цепи источника питания в схему питания вводят стабилитроны (рис. 5.10, б, в). Защита от всплесков (превышения) напряжения входного сигнала осуществляется с помощью встречно-параллельного включения диодов $VD1, VD2$ на входе ОУ (рис. 5.11). Вместо встречно-параллельного включения диодов может применяться встречно-последовательное включение стабилитронов. Диоды $VD1, VD2$ открываются при превышении входным сигналом допустимого значения и входное напряжение ОУ ограничено прямым падением напряжения на каждом диоде.

ЗАДАЧИ И УПРАЖНЕНИЯ

5.1. Назовите области применения усилителей и признаки, по которым они классифицируются.

5.2. Изобразите типовые схемы одиночных каскадов на биполярных и полевых транзисторах. Поясните назначение каждого элемента схемы и приведите их расчетные параметры.

5.3. В каких классах преимущественно работают каскады усиления напряжения или тока, а также однотактные и двухтактные усилители мощности? Поясните режимы их работы с использованием динамической характеристики, указав возможные значения к.п.д. каскадов.

5.4. Что такое коэффициент частотных искажений?

5.5. Как определяются верхняя и нижняя граничные частоты полосы пропускания усилителя переменного тока?

5.6. Определите оптимальное значение сопротивления источника сигнала и минимальный коэффициент шума каскада ОЭ на транзисторе ГТ313 А, если $I_K = 5$ мА; $I_{K0} = 3$ мкА (при $t = 25^\circ \text{C}$); $h_{21Э} = 71$; $r_B = 40$ Ом; $r_E = 360$ Ом; $R_H = 600$ Ом.

5.7. Определите оптимальное значение сопротивления источника сигнала и минимальный коэффициент шума каскада ОИ на полевом транзисторе КП302А, если $s = 5$ мСм; $I_s = 1 \cdot 10^{-8}$ А; $r_s = 1 \cdot 10^8$ Ом; $R_H = 2$ кОм.

5.8. Определите коэффициент усиления транзисторного усилителя, если $U_{вых} = 12$ В; $U_{вх} = 0,4$ мВ.

5.9. Определите коэффициент частотных искажений, вносимых усилителем на нижней и верхней граничных частотах, если при коэффициенте усиления в области средних частот $K_{y0} = 70$ дБ усиление на нижней и верхней граничных частотах снижается на 5 дБ.

5.10. Определите сопротивление резисторов R_B и R_K в схеме 1, табл. 5.2, если усилитель собран на транзисторе КТ315Б с $h_{21Э \min} = 50$; выбранная рабочая точка имеет координаты $U_{0K} = 5$ В; $I_{0K} = 2$ мА; напряжение источника питания $E_K = 9$ В.

5.11. Определите сопротивления резисторов R_1 и R_2 усилителя напряжения в схеме 2, табл. 5.2, если усилитель собран на транзисторе КТ608А с $h_{21Э} = 50$; выбранная рабочая точка имеет координаты $U_{0K} = 10$ В; $I_{0K} = 500$ мА; $E_K = 12$ В; $U_{0Б} = 1$ В.

5.12. Определите сопротивления резисторов в усилителе на транзисторе КТ608А с отрицательной обратной связью по постоянному току (схема 4, табл. 5.2). Координаты рабочей точки $I_{0K} = 150$ мА; $I_{0Б} = 3,75 \cdot 10^{-3}$ А; $U_{0Б} = 0,9$ В; $E_K = 0,9$; $h_{21Э} = 40$.

5.13. Определите сопротивления резисторов в усилителе на транзисторе КТ608А с параллельной отрицательной связью по постоянному напряжению (схема 3, табл. 5.2). Координаты рабочей точки $I_{0K} = 150$ мА; $I_{0Б} = 3,75$ мА; $U_{0K} = 8$ В; $U_{0Б} = 0,9$ В; $E_K = 12$ В; $h_{21Э} = 40$.

5.14. Определите сопротивления резисторов в усилителе на транзисторе КТ608А с отрицательной обратной связью по постоянному току и напряжению (схема 5, табл. 5.2). Координаты рабочей точки: $I_{0K} = 150$ мА; $I_{0Б} = 3,75$ мА; $U_{0K} = 7$ В; $U_{0Б} = 0,9$ В; $E_K = 12$ В; $h_{21Э} = 40$.

5.15. Определите сопротивления резисторов в усилителе на транзисторе КП901А (рис. 5.8, в). Координаты рабочей точки: $I_{0с} = 0,75$ А; $U_{0зн} = +6$ В; $U_{0с} = +35$ В; $E_c = +60$ В.

5.16. Определите коэффициент передачи напряжения отрицательной обратной связи усилителя, если ее применение уменьшает коэффициент усиления усилителя с $K_y = 100$ до $K_{y.ос} = 40$.

5.17. Определите сопротивления резисторов R_c и R_n схемы рис. 5.8, а, если $E_c = 30$ В; $U_{0с} = 20$ В; $I_{0с} = 120$ мА; $U_{0з} = -4$ В.

5.18. Определите изменение коллекторного тока транзистора в усилительных каскадах, выполненных на транзисторе ГТ313А (табл. 5.2). Координаты рабочей точки: $U_{0K} = 5$ В; $U_{0Б} = 0,23$ В; $I_{0K} = 5$ мА; $I_{0Б} = 40$ мкА; $h_{21\min} = 20$; $h_{21\max} = 250$; $R_K = 1$ кОм; $h_{11} = 400$ Ом. Общее тепловое сопротивление транзистора $R_t = 0,43^\circ \text{C/мВт}$. Температура окружающей среды: $t_{a \min} = -10^\circ$; $t_{a \max} = +45^\circ \text{C}$.

5.19. Для каскада предварительного усиления по схеме ОЭ, выполненного на маломощном транзисторе (схема 1, табл. 5.2), постройте динамическую характеристику по постоянному и переменному току при следующих данных: $R_K = 1$ кОм; $E_K = 16$ В; $I_{0Б} = 0,5$ мА; $R_n = 10$ кОм.

5.20. Определите максимальное значение входного сигнала для усилительного каскада (схема 1, табл. 5.2), нагрузочная линия по переменному току которого такая же, как в задаче 5.19.

5.21. Постройте сквозную динамическую характеристику, используя результаты примеров 5.19 и 5.20. Сопротивление источника входного сигнала $R_{вх} = 500$ Ом.

5.22. Усилительный каскад собран по схеме с ОИ на полевом транзисторе с управляющим $p-n$ переходом. Определите коэффициент усиления по напряжению, если: а) $U_{зи} = -1$ В; б) $U_{зи} = -0,5$ В; в) $U_{зи} = 0$; $I_{с\text{ макс}} = 2$ мА; $s = 2$ мА/В; $R_c = 10$ кОм.

5.23. Определите напряжение смещения затвор — исток $U_{зи}$; крутизну транзистора в рабочей точке s ; сопротивление резистора $R_{и}$; сопротивление нагрузки R_c (схема рис. 5.8, а), если $U_{отс} = -2$ В; $I_{с\text{ макс}} = 1,8$ мА; $|K_{yU}| = 10$ и при напряжении источника питания $E_c = 20$ В ток стока $I_c = 1$ мА. Внутреннее сопротивление транзистора $R_{вн} = d U_{си/d I_c|_{U_{зи} = \text{const}}} \gg R_c$, а емкостное сопротивление конденсатора $C_{и}$ на рабочей частоте пренебрежимо мало.

5.24. Определите сопротивление резистора R_B (схема 1, табл. 5.2), коэффициенты усиления по напряжению K_{yU} , по току K_{yI} , по мощности K_{yP} , входное $R_{вх}$ и выходное $R_{вых}$ сопротивления усилительного каскада, если $E_K = 10$ В; $R_K = 1$ кОм; координаты рабочей точки $U_{0K} = 3,5$ В; $U_{0Б} = 350$ мВ; $I_{0Б} = 150$; $h_{21} = 56$; $h_{11} = 330$ Ом; $h_{22} = 62 \cdot 10^{-6}$ См; $h_{12} = 0$.

5.25. Определите коэффициент усиления усилителя по напряжению, если ток через нагрузочный резистор $R_K = 500$ Ом равен 10 мА, а входное напряжение $U_{вх} = 0,1$ В.

5.26. Определите э.д.с. источника входного сигнала, если входной ток и входное сопротивление усилителя соответственно равны 2 мА и 200 Ом. Внутреннее сопротивление источника составляет 50 Ом.

5.27. Определите входное сопротивление усилителя, если $E_{и} = 0,1$ В, ток во входной цепи $I_{вх} = 2$ мА и внутреннее сопротивление источника э.д.с. $R_{вн} = 10$ Ом.

5.28. Определите выходное напряжение и выходное сопротивление усилительного каскада (схема 1, табл. 5.2), если $E_{и} = 6$ мВ; его внутреннее сопротивление $R_{вн} = 200$ Ом; сопротивление $R_K = 2$ кОм; $R_B \gg h_{11}$; транзистор имеет параметры $h_{21} = 60$; $h_{11} = 1$ кОм; $h_{22} = 15 \cdot 10^{-5}$ См.

5.29. Определите емкость конденсатора $C_{э}$ усилительного каскада (схема 3, табл. 5.2), если $R_{э} = 2$ кОм, а самая низкая частота усиливаемого сигнала $f_{и} = 50$ Гц.

5.30. Определите коэффициент усиления усилительного каскада (рис. 5.8, а), если $R_c = 5$ кОм и $s = 2$ мА/В.

5.31. Определите коэффициенты усиления по напряжению K_{yU} и по току K_{yI} , входное $R_{вх}$ и выходное $R_{вых}$ сопротивления усилительного каскада с ОК на транзисторе, у которого $h_{11} = 330$ Ом, $h_{21} = 56$, $h_{22} = 62,5 \cdot 10^{-6}$ См, если $R_{э} = 1$ кОм.

5.32. Определите значения K_{yU} , K_{yI} , $R_{вх}$ и $R_{вых}$ эмиттерного повторителя на транзисторе, у которого $h_{11} = 650$ Ом, $h_{21} = 40$, $h_{22} = 1,5 \cdot 10^{-4}$ См, если $R_{э} = 2$ кОм.

5.33. Определите коэффициент гармоник каскада ОЭ, работающего в режиме $U_{0K} = 6$ В; $I_{0Б} = 95$ мкА; $I_{0К} = 15$ мА; сопротивление нагрузки $R_{и} = 400$ Ом; э.д.с. источника сигнала $E_{и} = 200$ мВ и его внутреннее сопротивление $R_{вн} = 550$ Ом.

5.34. Определите коэффициент гармоник каскада ОИ на поле-

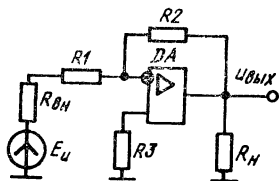


Рис. 5.12

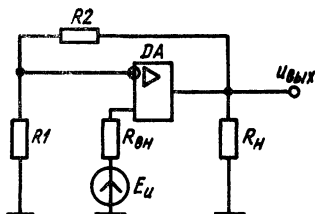


Рис. 5.13

ном транзисторе КП302Б, работающем в режиме $U_{oc} = 12$ В, $U_{из} = -1,5$ В; $I_{oc} = 11$ мА; $U_{см} = 1$ В на нагрузку с сопротивлением $R_H = 800$ Ом.

5.35. Рассчитайте элементы транзисторного каскада предварительного усиления (схема 4, табл. 5.2), нагруженного вторым усилительным каскадом (схема 2, табл. 5.2). Данные второго усилительного каскада: входное сопротивление $R_{вх2} = 500$ Ом; результирующее сопротивление плеч делителя $R_{12} = R_1 R_2 / (R_1 + R_2) = 2000$ Ом; амплитудное значение входного тока усиливаемого сигнала $I_{Бм2} = 0,2$ мА. Кроме того, задано: $f_H \dots f_B = 100 \dots 4000$ Гц; $M_{H2} = M_B = M_{H.3} = 1,12$; амплитуда входного тока первого каскада усиления $I_{Бм1} = 0,01$ мА; напряжение источника питания $E_K = 12,6$ В.

5.36. В каком из типовых каскадов (ОЭ, ОБ, ОК) можно получить: а) наибольшее входное сопротивление; б) наименьшее выходное сопротивление; в) наибольший коэффициент усиления по напряжению; г) наименьший коэффициент усиления по току; д) наибольший коэффициент усиления по мощности?

5.37. Определите, во сколько раз уменьшится коэффициент усиления по напряжению в схеме рис. 5.8, а, если убрать конденсатор большой емкости C_H , шунтирующий резистор R_H . Принять крутизну характеристики полевого транзистора $s = 5$ мА/В и $R_H = 500$ Ом.

5.38. Определите входное сопротивление схемы 4 табл. 5.2 при отсутствии конденсатора C_3 с учетом резисторов базового делителя и без их учета. Параметры транзистора: $h_{21э} = 100$; $r_{б1} = 100$ Ом; $r_{э} = 5$ Ом; сопротивления $R_1 = R_2 = 10$ кОм; $R_3 = 500$ Ом.

5.39. Определите выходное сопротивление в схеме 3 табл. 5.2, если $R_K = 1$ кОм; $R_B = 10$ кОм; $h_{21э} = 100$.

5.40. Определите сопротивления резисторов R_1 , R_2 , R_3 , входное и выходное сопротивления в инвертирующем операционном усилителе (рис. 5.12), если $K_U = 25$; $R_H = 25$ кОм; $R_{вн} = 50$ Ом, $U_{из} = \pm 15$ В; $E_{в} = 0,3$ В.

5.41. Определите сопротивления резисторов R_1 , R_2 , входное и выходное сопротивления в неинвертирующем операционном усилителе рис. 5.13, если $K_U = 25$; $R_H = 25$ кОм; $R_{вн} = 50$ Ом.

5.42. Определите значения K_{yU} , $R_{вх}$, $R_{вых}$ инвертирующего усилителя (рис. 5.12) с учетом неидеальных параметров ОУ, если

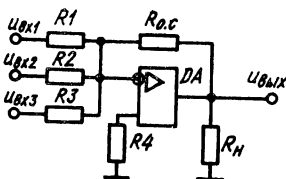


Рис. 5.14

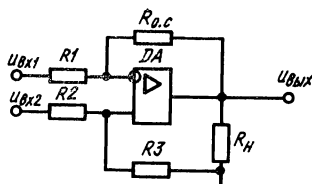


Рис. 5.15

$R_1 = 10 \text{ кОм}$; $R_2 = 1 \text{ МОм}$, а ОУ имеет параметры $K_{yU0} = 10^4$; $R_{вх \text{ ОУ}} = 300 \text{ кОм}$; $R_{вых \text{ ОУ}} = 700 \text{ Ом}$.

5.43. Оцените относительную статическую погрешность и дрейф, приведенный ко входу инвертирующего усилителя, если $\Delta T = 20^\circ\text{C}$ (от 20 до 40°C), и нестабильность источников питания $\pm 10\%$. Усилитель построен на основе ОУ типа К14ОУД1А с коэффициентом передачи $K_{yU} = 10$, работает на нагрузку $R_H = 5 \text{ кОм}$, входное сопротивление не менее 10 кОм , выходное сопротивление не более 100 Ом . Источник сигнала имеет $E_n = 0,2 \text{ В}$, а $R_{вн} = 1 \text{ кОм}$.

5.44. Найти напряжения ошибки на выходе усилителя (рис. 5.12) если температура изменилась на 40°C , а $R_1 = 10 \text{ кОм}$, $R_2 = 90 \text{ кОм}$; $R_3 = 9 \text{ кОм}$; дрейф напряжения смещения $\Delta U_{см}/\Delta T = 1 \text{ мВ}/^\circ\text{C}$, дрейф разностного входного тока $\Delta I_{Б0разн}/\Delta T = 1 \text{ нА}/^\circ\text{C}$.

5.45. Найти зависимость выходного напряжения сумматора на ОУ (рис. 5.14) от входного напряжения, если $R_1 = R$; $R_2 = 0,5R$; $R_3 = 2R$; $R_4 = 0,22R$; $R_{oc} = R$; $R_H = 10R$.

5.46. Как следует изменить схему включения сумматора на ОУ (рис. 5.14), чтобы $u_{вх}(t)$ и $u_{вых}(t)$ оказались синфазными.

5.47. Определите выходной ток усилителя на ОУ в схеме рис. 5.15, если $R_1 = R_2 = 10 \text{ кОм}$; $R_3 = R_{oc} = 50 \text{ кОм}$; $R_H = 5 \text{ кОм}$; $U_{вх2} - U_{вх1} = 1 \text{ В}$; $R_{вых \text{ ОУ}} = 0$, $K_{yU \text{ ОУ}} = \infty$.

5.48. Чему равно $U_{вых}$ в схеме разностного усилителя (рис. 5.15), если $U_{вх1} = 0,2 \text{ В}$; $U_{вх2} = -0,1 \text{ В}$; $R_{oc} = R_3 = 120 \text{ кОм}$, $R_1 = R_2 = 10 \text{ кОм}$.

5.49. Определите входные сопротивления $R_{вх.инв}$ и $R_{вх.неинв}$ схемы разностного усилителя (рис. 5.15), если $R_2 = R_1 = 10 \text{ кОм}$; $R_{oc} = R_3 = 100 \text{ кОм}$; $R_{вх \text{ ОУ}} = \infty$; $K_{yU \text{ ОУ}} = \infty$.

5.50. Что необходимо сделать со схемой неинвертирующего усилителя (рис. 5.13), чтобы превратить его в повторитель напряжения с коэффициентом усиления $K_{yU} = 1$?

5.51. Рассчитайте сопротивления резисторов R_1 , R_2 , R_3 так, чтобы обеспечить зависимость выходного напряжения $U_{вых} = -(2U_{вх1} + 3U_{вх2} + 5U_{вх3})$. Сопротивление резистора $R_{oc} = 150 \text{ кОм}$.

5.52. Определите сопротивления резисторов в схеме рис. 5.15, если $R_{вых \text{ ОУ}} = 1 \text{ кОм}$, $U_{вых} = 3(U_{вх2} - U_{вх1})$.

5.53. Определите резонансную частоту и коэффициент усиления на резонансной частоте избирательного усилителя (рис. 5.16), если $R_1 = 10 \text{ кОм}$; $R_2 = 50 \text{ кОм}$; $L = 10 \text{ мГн}$; $C = 1000 \text{ пФ}$. Операционный усилитель считать идеальным.

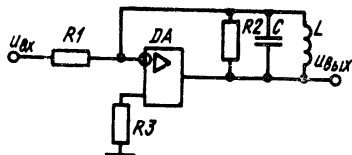


Рис. 5.16

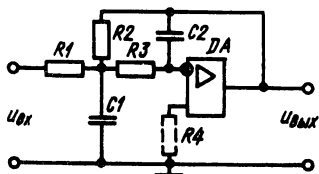


Рис. 5.17

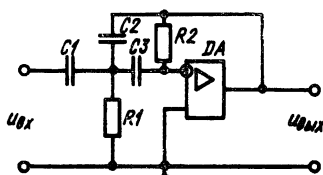


Рис. 5.18

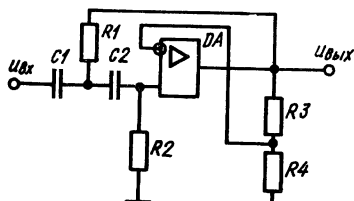


Рис. 5.19

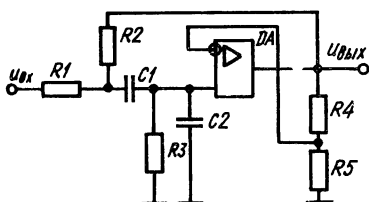


Рис. 5.20

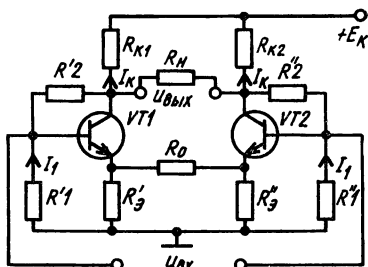


Рис. 5.21

5.54. Определите наибольший коэффициент усиления, резонансную частоту и полосу пропускания избирательного усилителя (рис. 5.16), если $R_2 = \infty$; $R_1 = 200$ Ом; $R_{вых} = 1$ кОм; $L = 10$ мГн; $R_L = 100$ Ом; $C = 632$ пФ.

5.55. Определите параметры фильтра нижних частот (рис. 5.17), если $f_0 = 10$ кГц, $K_0 \geq 10$; $n = -40$ дБ/дек, где f_0 — частота среза; K_0 — коэффициент передачи в полосе пропускания; n — наклон АЧХ в полосе ограничения [6].

5.56. Определите коэффициент передачи фильтра верхних частот (рис. 5.18) в полосе пропускания и частоту среза, если $R_1 = R_2 = 10$ кОм; $C_1 = 0,1$ мкФ; $C_2 = C_3 = 0,01$ мкФ [6].

5.57. Определите реальную полосу пропускания фильтра верхних частот (рис. 5.19), построенного на операционном усилителе типа 140УД6, если коэффициент передачи в полосе пропускания $K_0 = 20$ дБ, а частота среза $f_0 = 10$ кГц [6].

5.58. Определите параметры полосового фильтра (рис. 5.20), если $f_0 = 10$, $f_0 = 15$ кГц, $\Delta f = 0,5$ кГц [6].

5.59. Рассчитайте УПТ параллельного баланса (рис. 5.21), если допустимая величина дрейфа в нагрузке $\Delta I_{др} = 30$ мкА; со-

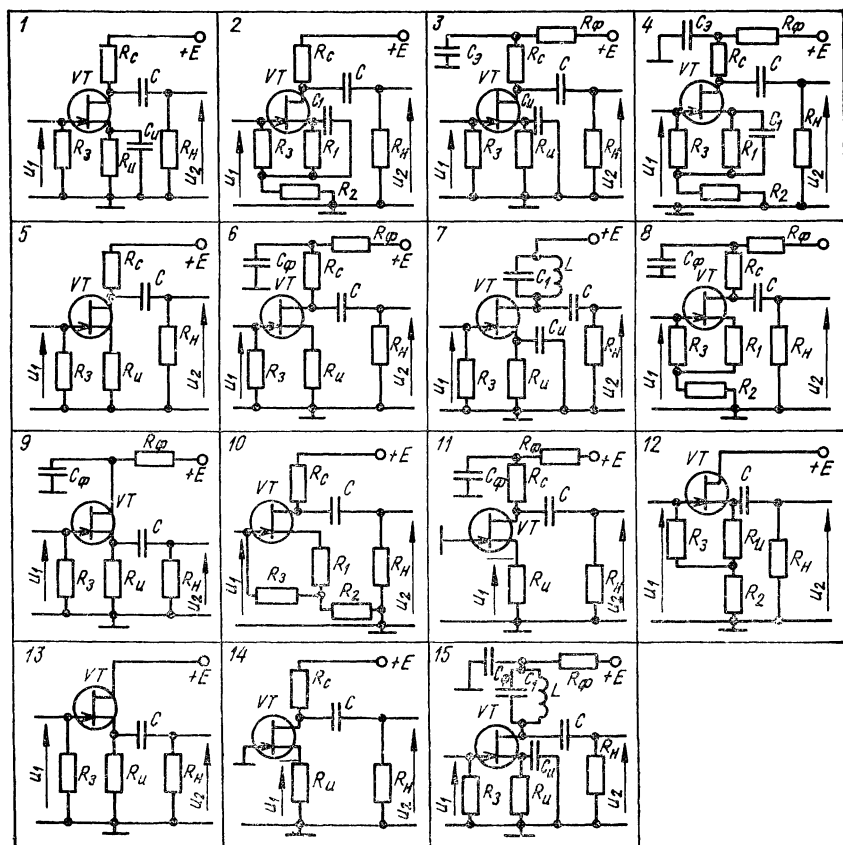
противление нагрузки $R_H = 5 \text{ кОм}$; напряжение источника питания $E_K = 24 \text{ В}$.

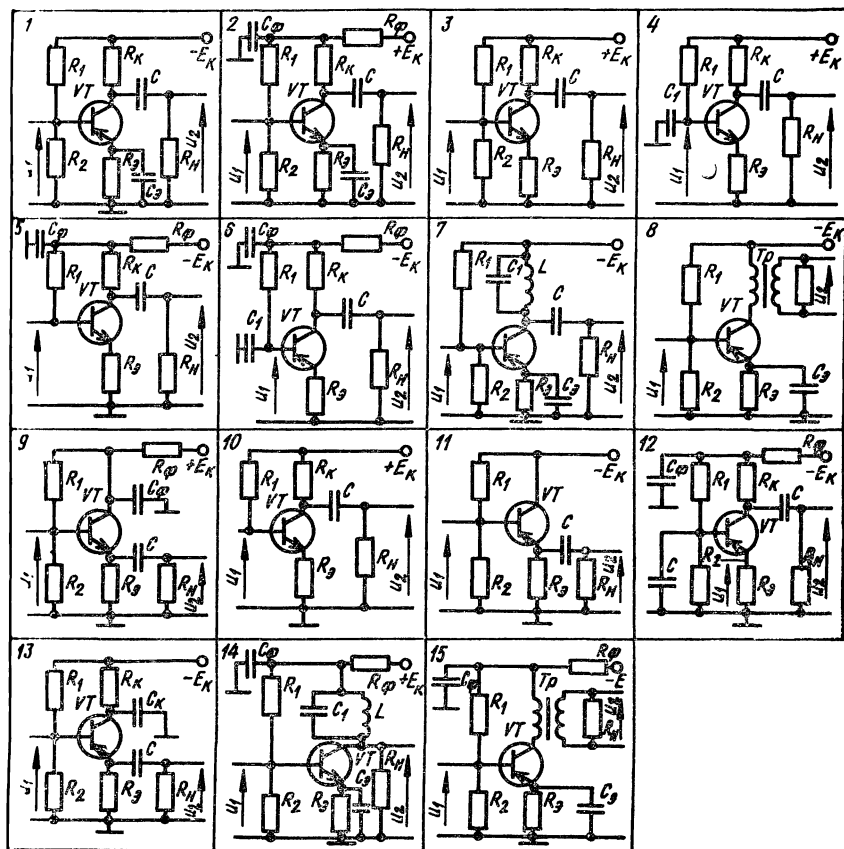
5.60. Рассчитайте транзисторный оконечный каскад усиления мощности в режиме A в диапазоне частот $100 \dots 5000 \text{ Гц}$, имеющий коэффициент гармоник $K_g \leq 5\%$, $M_{11} \leq 1,5 \text{ дБ}$. Каскад должен обеспечить в нагрузке усилителя ($R_H = 3 \text{ Ом}$), подключенной через выходной трансформатор, мощность $P_{\text{вых}} = 1 \text{ Вт}$. Температура окружающей среды лежит в диапазоне $T_{\text{окр min}} \dots T_{\text{окр max}} = 10 \dots 40^\circ \text{C}$. Напряжение источника питания $E_K = 16 \text{ В}$.

КОНТРОЛЬНЫЕ ЗАДАНИЯ

Задание 5.1. Для заданной, согласно варианту, схемы (табл. 5.3 и 5.4) определите статический и динамический режимы работы для области средних частот, используя графоаналитический метод расчета. Тип и конкретные численные значения элементов схемы необходимо выбрать самостоятельно.

Таблица 5.3





Задание 5.2. Для схемы, соответствующей заданию 5.1 и работающей в области средних частот, определите вторичные параметры (коэффициент передачи напряжения, входное и выходное сопротивления), к.п.д. схемы.

Методика выполнения задания

Пример 1. Определить напряжения, токи и мощности рассеяния на элементах схемы и параметры полевого транзистора КП102 в рабочей точке, соответствующей режиму покоя ($t = 0 - t_1$) в избирательном LC-усилителе (рис. 5.22), если известно: $E_c = -12$ В, $C_1 = 200$ пФ, $L = 590$ мкГн, $R_n = 3$ кОм, добротность катушки индуктивности $Q_L = 62$, $R_H = 10$ кОм, $R_3 = 330$ кОм.

Для схемы (рис. 5.22) составим уравнения выходного и входного контуров:

$$U_{\text{си}} = E_c - (R_L + R_n) I_c \approx E_c - R_n I_c, \quad (5.37)$$

$$U_{\text{зи}} = R_n I_c, \quad (5.38)$$

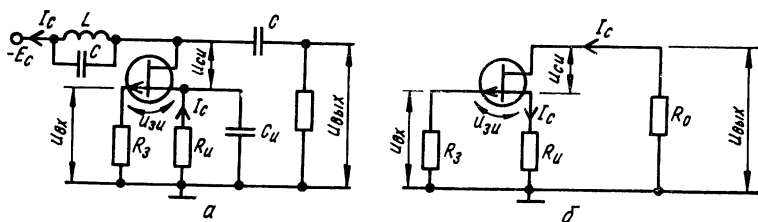


Рис. 5.22

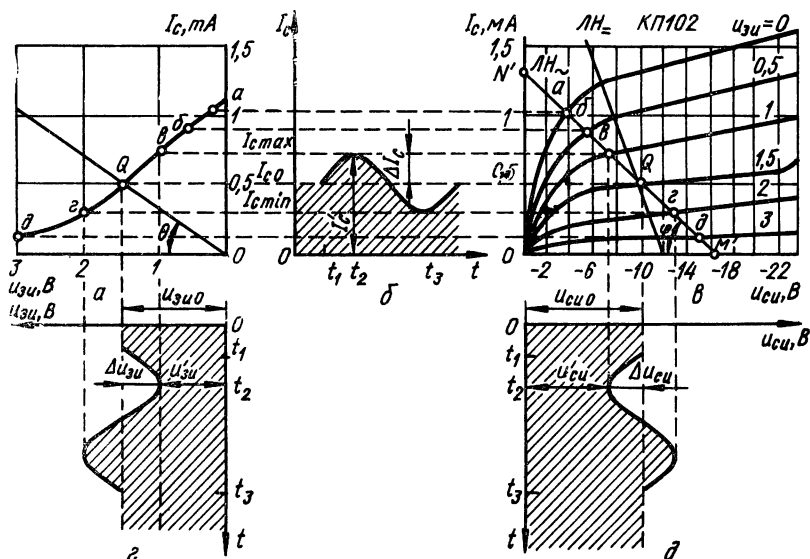


Рис. 5.23

где R_L — сопротивление катушки индуктивности L постоянному току. Практически $R_L \ll R_n$.

Определяем параметры полевого транзистора в рабочей точке Q (рис. 5.23):

внутреннее сопротивление

$$R_{вн} = \left. \frac{\Delta U_{си}}{\Delta I_c} \right|_{\text{при } U_{зи,0} = 1,5 \text{ В}} = \frac{12-8}{0,033} = 120 \text{ кОм};$$

крутизна тока стока

$$s = \left. \frac{\Delta I_c}{\Delta U_{зи}} \right|_{\text{при } U_{си,0} = 10 \text{ В}} = \frac{0,5-0,20}{2-1,5} = 0,6 \text{ мА/В};$$

статический коэффициент усиления

$$\mu = \frac{\Delta U_{си}}{\Delta U_{зи}} \text{ при } I_{c0} = 0,5 \text{ мА} = sR_i = 72.$$

Равенство $\mu = sR_i$ соблюдается при малых изменениях входного сигнала.

Мощности рассеяния на элементах схемы:

на стоке транзистора

$$P_{cн0} = U_{cн0} I_{c0} = 10 \cdot 0,5 \cdot 10^{-3} \text{ Вт} = 5 \text{ мВт};$$

на сопротивлении в цепи истока

$$P_{Rи} = I_{c0}^2 R_{и} = (0,5 \cdot 10^{-3})^2 \cdot 3 \cdot 10^3 = 0,75 \text{ мВт}.$$

Суммарная потребляемая мощность усилителем

$$P_0 = E_c I_{c0} \approx P_{cн0} + P_{Rи} = 5,75 \text{ мВ}.$$

Пример 2. Для схемы избирательного LC -усилителя на поле-ном транзисторе (см. рис. 5.22), работающего в области средних частот, определить графоаналитическим методом основные вторичные параметры: коэффициенты передачи — напряжения K_U , тока K_I , мощности K_P , входное $R_{вх}$ и выходное $R_{вых}$ сопротивления, к.п.д. схемы η , входной динамический диапазон усиления, если на входе схемы подключен генератор с напряжением $E_{и} = 1,25 \cdot \sin \omega t$ и внутренним сопротивлением $R_{вн} = 4 \text{ кОм}$.

Схема (см. рис. 5.22, а) в динамическом режиме преобразуется к виду рис. 5.22, б. Условимся напряжения, токи, соответствующие режиму возбуждения, обозначать со штрихами. Поскольку транзистор КП102 имеет канал p -типа, то очевидно, что потенциалы всех узлов относительно нулевого потенциала будут отрицательными.

Для схемы на рис. 5.22, б запишем уравнения соответственно выходного и входного контуров:

$$U_{cи} = U_{cи0} - (I'_c - I_{c0}) (R_0 + R_{и}); \quad (5.39)$$

$$U_{вх} = U'_{зи} - U_{зи0} + (I'_c - I_{c0}) R_{и}, \quad (5.40)$$

где $R_0 = \frac{R R_{и}}{R + R_{и}} = \frac{106 \cdot 10}{106 + 10} = 9 \text{ кОм}$ — сопротивление нагрузки переменному току в цепи стока транзистора;

$R = \sqrt{\frac{L}{C}} Q_L = \sqrt{\frac{590 \cdot 10^{-8}}{200 \cdot 10^{-12}}} \cdot 62 = 106 \text{ кОм}$ — активное сопротивление контура на резонансной частоте.

Можно строить линию нагрузки переменному току как прямую, проходящую через точку Q под углом

$$\varphi' = \arctg \frac{m_u}{m_i (R_0 + R_{и})} = 46^\circ 30'.$$

Наличие отрицательной обратной связи в схеме учитывается построением статико-динамических характеристик [3]. Однако расчет схем с обратной связью можно упростить, если пересчитать не все семейство статических выходных характеристик транзистора, а только координаты точек пересечения линии нагрузки переменному току со статическими выходными характеристиками — а, б, в, г, д (см. рис. 5.23, в).

Определим значение входного напряжения в указанных точках, используя уравнение (5.40):

a — если $U'_{зи} = 0$, то $I'_c = 1,1$ мА; $U_{вх} = 0 - (1,5) - (1,1 - 0,5) \times 3 = -4,3$ В;

б — если $U'_{зи} = 0,5$ В, то $I'_c = 1,0$ мА; $U_{вх} = 0,5 - (1,5) - (1 - 0,5) \times 3 = -2,5$ В;

в — если $U'_{зи} = 1$ В, то $I'_c = 0,75$ мА; $U_{вх} = 1,0 - (1,5) - (0,75 - 0,5) \times 3 = -1,25$ В;

г — если $U'_{зи} = U_{зи0} = +1,5$ В, то $I'_c = I_{c0} = 0,5$ мА, $U_{вх} = 0$;

д — если $U'_{зи} = +2$ В, то $I'_c = 0,3$ мА; $U_{вх} = 2 - (1,5) - (0,3 - 0,5) \times 3 = 1,1$ В;

е — если $U'_{зи} = +3$ В, то $I'_c = 0,1$ мА, $U_{вх} = 3 - (1,5) - (0,1 - 0,5) \times 3 = 2,7$ В.

Для заданной амплитуды входного сигнала ($-1,25$ В) на семействе выходных и управляющей характеристик (см. рис. 5.23, *а*, *в*) находим переменные составляющие тока стока I_c (см. рис. 5.23, *б*) и напряжения $U_{зи}$ и $U_{си}$ (см. рис. 5.23, *г*, *д*).

Вычисляем вторичные параметры схемы. Коэффициент передачи напряжения

$$K_V = \frac{\Delta U_c}{U_{вх}} = -\frac{\Delta I_c R_0}{U_{вхm}} = -\frac{(I_c - I_{c0}) R_0}{U_{вхm}} = \frac{(0,75 - 0,5) \cdot 9}{1,25} = -1,8.$$

Входное сопротивление схемы

$$R_{вх} = \frac{U_{вх}}{I'_{вх}} = \frac{U_{вх}}{U_{вх}/R_3} = 330 \text{ кОм.}$$

Полный коэффициент передачи напряжения (с учетом соотношения внутреннего сопротивления источника входного сигнала и выходного сопротивления LC-усилителя)

$$K_E = \frac{U_{вых}}{E_c} = \frac{R_{вх}}{R_{вх} + R_{и}} K_V = \frac{-330}{330 + 3} \cdot 1,8 = -1,78.$$

$$\begin{aligned} \text{Выходное сопротивление } R_{вых} &= \frac{R'_{вых} R_0}{R'_{вых} + R_0}, \text{ где } R'_{вых} = \frac{\Delta U_c}{\Delta I_c} = \\ &= \frac{9}{0,17} \text{ В/мА} = 53 \text{ кОм.} \end{aligned}$$

Задаемся приращением потенциала стока $\Delta U_c = U_c^Q - U_c^m = 10 - 1 = 9$ В (см. рис. 5.23, *в*) и определяем приращение тока $\Delta I_c = I_c^Q - I_c^m = 0,5 - 0,33 = 0,17$ мА, где U_c^Q , U_c^m и I_c^Q , I_c^m — потенциалы и ток стока соответственно в точках *Q* и *m* (см. рис. 5.23).

6. ГЕНЕРАТОРЫ ЭЛЕКТРИЧЕСКИХ СИГНАЛОВ

Теоретические сведения и расчетные соотношения

Для получения электрических сигналов различной формы используются генераторы гармонических колебаний и импульсов. В основе работы этих генераторов лежат усилительные элементы, охваченные цепью положительной обратной связи. При этом в генераторах гармонических колебаний усилительные элементы работают в активном (усилительном) режиме, а в импульсных генераторах характерными являются граничные режимы усиленного элемента (насыщение или отсечка), переход которых из одного состояния в другое происходит лавинообразно через промежуточный усиительный режим. Скорость этого перехода определяет длительность фронтов генерируемых импульсов и должна быть максимальной.

Гармонические колебания в генераторах поддерживаются частотно-избирательными четырехполюсниками: резонансными LC -контурами или другими резонирующими элементами (кварцевые или объемные резонаторы и т.п.), или с помощью фазирующих RC -цепей, включенных в цепь ПОС усилителей.

В импульсных генераторах, которые могут работать в двух режимах: автоколебательном или ждущем, ПОС создается с помощью RC -цепей или импульсных трансформаторов.

Генераторы гармонических колебаний. При охвате усилителя ПОС он самовозбуждается, так как коэффициенты усиления на определенных частотах достигают бесконечно большого значения (5.30). Такая схема работает в автоколебательном режиме и является автогенератором, если соблюдаются условия баланса амплитуд

$$K_U \beta \geq 1 \quad (6.1)$$

и условие баланса фаз

$$\varphi_K + \varphi_\beta = 2\pi n, \quad (6.2)$$

где $n = 0, 1, 2, 3, \dots$

Генераторы гармонических колебаний разделяются на LC -автогенераторы, RC -автогенераторы и кварцевые генераторы.

Основные типы LC -генераторов приведены на рис. 6.1. Они делятся на схемы с трансформаторной связью (рис. 6.1, а), индуктивной (рис. 6.1, б и в) и емкостной (рис. 6.1, г и д) трехточкой.

В схеме рис. 6.1, а используется индуктивная связь обмотки резонансного контура LC , являющегося нагрузкой однокаскадного усилителя по схеме с ОЭ, со второй обмоткой L_{oc} , включенной в цепь возбуждения усилителя (в цепь базы). Элементы $R1, R2$ предназначены для обеспечения необходимого режима по постоянному току. За счет конденсатора $C2$, реактивное сопротивление которого на частоте генерации незначительно, заземляется один конец базовой обмотки. Сопротивление контура на резонансной частоте носит чисто активный характер.

Для получения устойчивого автоколебательного процесса с частотой f_T необходимо выбирать транзистор, у которого

$$h_{21\beta} \geq (h_{11\beta} + r_{oc}) CR_K / M + M/L. \quad (6.3)$$

В схемах LC -автогенераторов рис. 6.1, б, в, г, д часть резонансного контура используется для получения обратной связи. Такие схемы получили название трехточечных.

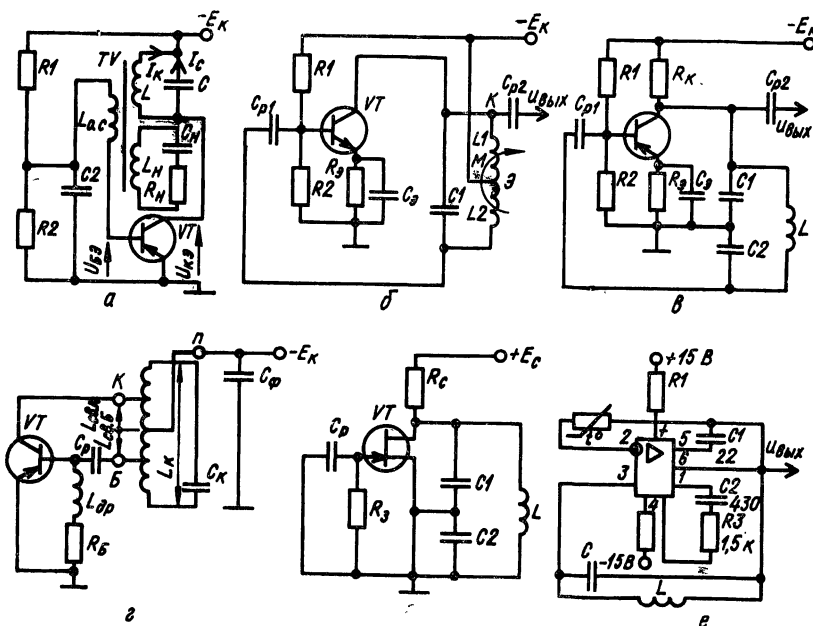


Рис. 6.1

В схемах рис. 6.1, б, в, известных под названием индуктивной трехточки, секционирована индуктивная ветвь колебательного контура, общая точка которого через нулевое сопротивление источника питания переменной составляющей тока присоединена к эмиттеру. Обратная связь между индуктивностями $L1$ и $L2$ (рис. 6.1, б) осуществляется за счет взаимной индуктивности M .

Режим по постоянному току и его термостабилизация осуществляются в трехточечных схемах за счет таких же элементов, что и в усилителях ($R1$, $R2$, $R3$, $C3$). Реактивное сопротивление конденсатора обратной связи $C3$ на частоте генерации пренебрежимо мало.

Частота генерируемых колебаний и критический коэффициент усиления определяются соответственно из выражений:

$$f_r \approx (1/2\pi) \sqrt{1/[C_1 (L_1 + L_2 + 2M)]}; \quad (6.4)$$

$$h_{21\Omega} \approx (L_2 + M)/(L_1 + M). \quad (6.5)$$

LC-автогенератор по схеме емкостной трехточки (рис. 6.1, в, д) содержит в емкостной ветви колебательного контура два конденсатора $C1$ и $C2$. Напряжение обратной связи с последнего поступает во входную цепь усилительного звена. При таком включении конденсаторов полярности мгновенных значений напряжений на их обкладках относительно общей точки противоположны.

Частота генерируемых колебаний и критический коэффициент усиления определяются соответственно из выражений:

$$f_r \approx (1/2\pi) \sqrt{1/[LC_1 C_2 / (C_1 + C_2)]}; \quad (6.6)$$

$$h_{21\Omega} \approx C_2/C_1. \quad (6.7)$$

Высокими техническими показателями обладают LC-автогенераторы гармонических колебаний, использующие в качестве усилительных звеньев

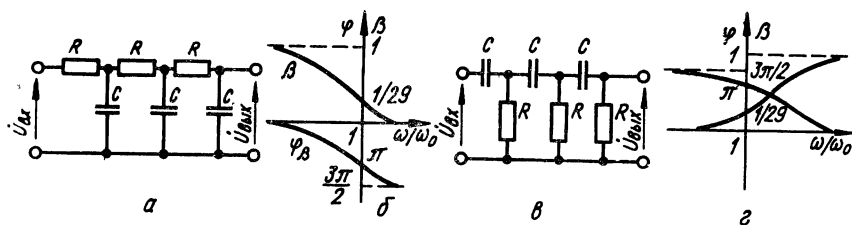


Рис. 6.2

ОУ. Большой коэффициент усиления ОУ позволяет, кроме положительной обратной связи, через частотно-избирательный резонансный контур вводить достаточно глубокие дополнительные отрицательные обратные связи, что существенно повышает стабильность частоты генерируемых колебаний. Кроме того, ОУ имеет большое входное и очень малое выходное сопротивление, что позволяет не учитывать их при расчете и проектировании конкретных схем LC -автогенераторов.

Один из типичных вариантов LC -автогенератора на ОУ типа 153УД1 показан на рис. 6.1, *е*. В этой схеме LC -контур включен в цепь ПОС между выходом (вывод 6) и неинвертирующим входом (вывод 3) ОУ. Включение в цепь отрицательной обратной связи между выходом и инвертирующим входом усилителя (вывод 2) терморезистора обеспечивает высокий уровень термостабилизации амплитуды и частоты генерируемых колебаний.

В RC -автогенераторах, в отличие от резонансной частоты ω_0 колебательного LC -контра, частоту ω_0 называют квазирезонансной.

Для того чтобы из всего возможного спектра частот RC -автогенератор генерировал лишь одну, условия самовозбуждения генератора (6.1), (6.2) должны быть выполнены на этой частоте. По принципу построения RC -автогенераторы подразделяются на автогенераторы с поворотом фазы сигнала в цепи ПОС на $\pm 180^\circ$ на квазирезонансной частоте ω_0 и автогенераторы без поворота фазы, у которых фазовый сдвиг сигнала в цепи ПОС на квазирезонансной частоте равен нулю.

RC -автогенераторы с поворотом фазы содержат усилитель, фаза выходного напряжения которого отличается от фазы входного на 180° . Поэтому выполнение условия баланса фаз возможно в том случае, когда цепь частотно-зависимой обратной связи (фазирующая цепочка) также обеспечит поворот фазы напряжения на частоте генерации на 180° .

В качестве фазирующих используют цепочки, состоящие из простейших Γ -образных RC -звеньев (обычно трех или четырех). Трехзвенная цепочка, так называемая C -параллель, показана на рис. 6.2, *а*, а R -параллель — на рис. 6.2, *в*. Частотные и фазовые характеристики цепочек C - и R -параллель приведены соответственно на рис. 6.2, *б* и 6.2, *г*.

Как видно из рис. 6.2, *б* и 6.2, *г*, на квазирезонансной частоте фазовый сдвиг φ_β между входным и выходным напряжениями для цепочки R -параллель равен $+180^\circ$, а для цепочки C -параллель — -180° .

На этой же частоте коэффициент передачи напряжения $\beta = \dot{U}_{\text{вых}} / \dot{U}_{\text{вх}}$ для обеих цепочек имеет вещественное значение β_0 и равен $1/29$. Таким образом, усилительный каскад со сдвигом фазы напряжения усилительного сигнала на 180° , в котором осуществлена ПОС с помощью трехзвенных цепочек R - или C -параллель, может генерировать гармонические колебания с частотой f_0 (для цепочки R -параллель $f_0 = \omega_0/2\pi = 1/(2\pi RC\sqrt{6})$, для цепочки C -параллель $f_0 \approx \omega_0/2\pi = \sqrt{6}/(2\pi RC)$), если его коэффициент усиления превышает 29, что соответствует также выполнению условия баланса амплитуд (неравенство (6.1)).

На рис. 6.3 приведены принципиальные схемы RC -автогенераторов на биполярных транзисторах с цепочками C -параллель (*а*, *б*) и R -параллель (*в*, *г*).

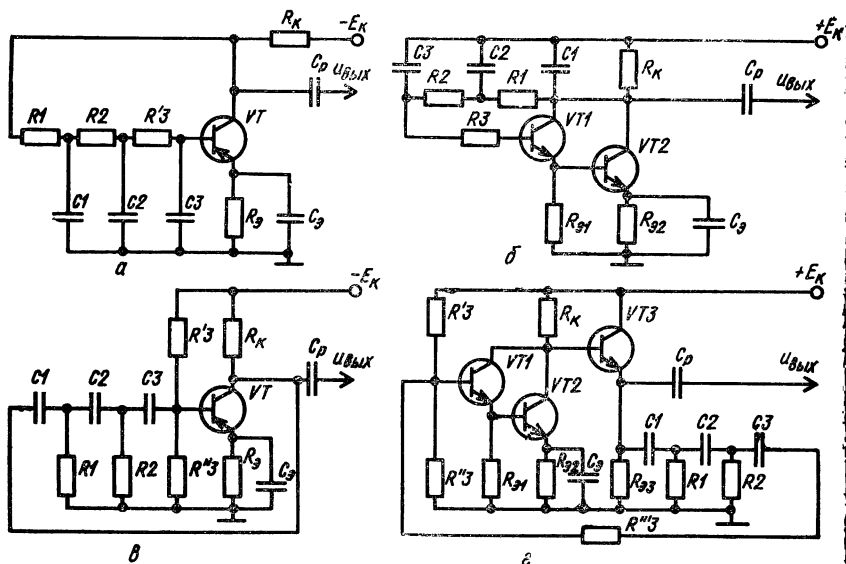


Рис. 6.3

Частота генерируемых колебаний и критический коэффициент усиления определяются соответственно из выражений:

для схем рис. 6.3, а, б

$$f_r = \frac{1}{2\pi RC} \sqrt{7 + \frac{3}{m}}; \quad (6.8)$$

$$h_{21\Omega, \text{кр}} = 21 + 32m + 3/m, \quad (6.9)$$

где $R = R_1 = R_2 = R_3 = mR_0$; $C = C_1/m = C_2 = C_3$; $R_3 = R'_3 = R_{\text{вх}}$; $m \approx [(1 + h_{21\Omega}) U_{0\text{К}} / \{3 (E_{\text{К}} - U_{0\text{К}})\}]$; для схем рис 6.3, в, г

$$f_r = \frac{1}{2\pi RC} \sqrt{\frac{1}{4m + 6}}; \quad (6.10)$$

$$h_{21\Omega, \text{кр}} = (23 + 29m + 4/m) R_3 / (R_3 + R_{\text{вх}}), \quad (6.11)$$

где $m = R_{\text{вых}} / (R_3 \parallel R_{\text{вх}}) = 2 \dots 5$; $R = R_1 = R_2 = R_3 \parallel R_{\text{вх}}$; $C = mC_1 = C_2 = C_3$

Зависимость критического коэффициента передачи по току от входного сопротивления усилительного каскада обуславливает необходимость применения транзисторов с $h_{21\Omega} > 45 \dots 60$, что может быть обеспечено далеко не каждым транзистором. Этот недостаток можно устранить применением составного включения транзисторов или дополнительного каскада по схеме с ОК, согласующего фазирующую цепочку с усилительным звеном (рис. 6.2 б, г). Однако наибольший эффект может быть получен при использовании в качестве усилительного звена ОУ.

На рис. 6.4, а, б показаны схемы RC-автогенераторов на ОУ с фазирующими цепочками C-параллель и R-параллель. Поскольку частотно-избирательная RC-цепь включена между выходом и инвертирующим входом ОУ, общий фазовый сдвиг в замкнутой петле равен 360° , что обеспечивает выполнение условия баланса фаз. В связи с избыточностью коэффициента усиления ОУ условие баланса амплитуд обеспечивается без затруднения. Большое входное и малое выходное сопротивления ОУ позволяют осуществить

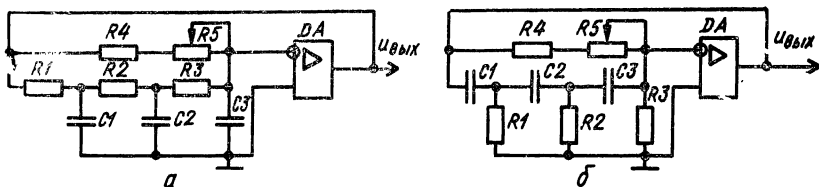


Рис. 6.4

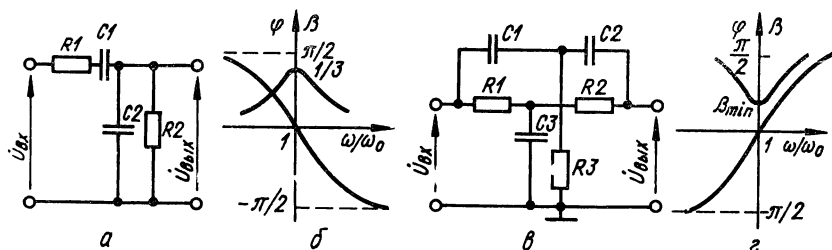


Рис. 6.5

режим практически идеального согласования фазирующей цепи с усилительным звеном. При этом частота генерации определяется выражениями

$$f_r = \sqrt{6}/(2\pi RC) \text{ — для схемы 6.4, а;} \quad (6.12)$$

$$f_r = 1/(2\pi RC \sqrt{6}) \text{ — для схемы рис. 6.4, б.} \quad (6.13)$$

RC-автогенераторы без поворота фазы используют в качестве частотно-зависимых элементов последовательно-параллельную RC-цепочку (мост Вина) (рис. 6.5, а), квазирезонансная частота и коэффициент передачи которого определяются выражениями

$$f_0 = 1/(2\pi RC); \quad (6.14)$$

$$\beta_0 = 1/3, \quad (6.15)$$

где $R = R_1 = R_2$, $C = C_1 = C_2$, а его АЧХ и ФЧХ приведены на рис. 6.5, б, или двойной T-образный мост (рис. 6.5, в), АЧХ и ФЧХ которого приведены на рис. 6.5, г.

Квазирезонансная частота и коэффициент передачи двойного T-образного моста определяются выражениями

$$f_0 = \sqrt{n}/(2\pi RC), \quad (6.16)$$

$$\beta_0 = (4n - 1)/[4n + (1/2n) + 1], \quad (6.17)$$

где $R = R_1 = R_2$; $C = C_1 = C_2$; $2C/C_3 = R/2R_3 = n$.

В зависимости от выбора значения n изменяются соотношения между элементами и качественные показатели. При $n = 2$ $C_1 = C_2 = C_3 = C$, $R_3 = 0,25 R$; при $n = 0,5$ $C_3 = 4 C$, $R_1 = R_2 = R_3$.

На рис. 6.6 приведены принципиальные схемы RC-автогенераторов на биполярных транзисторах, выполненных с мостом Вина (а) и двойным T-образным мостом (б). Включение эмиттерного повторителя на транзисторе VT3 исключает влияние входного сопротивления схемы с ОЭ на параметры фазирующей цепи, а следовательно на f_0 и β_0 .

При отсутствии эмиттерного повторителя из-за шунтирования резистора R_2 входным сопротивлением $R_{вх}$ схемы с ОЭ на транзисторе VT1, ко-

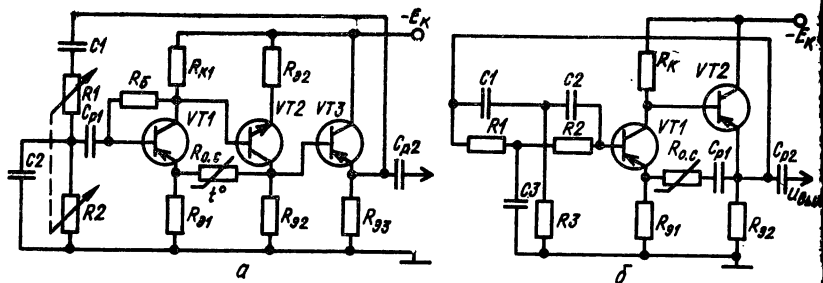


Рис. 6.6

торое невелико, частота квазирезонанса и значение коэффициента передачи определяются выражениями:

$$f_0 = f_r = 1/(2\pi \sqrt{R_1 [R_2 R_{BX} / (R_2 + R_{BX})] C_1 C_2}); \quad (6.18)$$

$$\beta_0 = 1/\{1 + [(R_1 R_2 + R_{BX}) / R_2 R_{BX}] + C_2 / C_1\}. \quad (6.19)$$

Из формул (6.18) и (6.19) следует, что квазирезонансная частота увеличивается, а коэффициент передачи напряжения при этом уменьшается.

В схеме рис. 6.6, б с двойным Т-образным мостом ПОС не зависит от частоты и реализуется с помощью элементов $R_{\Delta 1}$, $R_{\Delta 2}$, C_{p1} , R_{oc} . Так как транзистор $VT1$ с ОЭ сдвигает фазу входного сигнала на 180° , то избирательный 2Т-мост образует цепь ООС и общий фазовый сдвиг по замкнутой петле усилитель — 2Т-мост равен 180° . При этом на частоте квазирезонанса f_0 отрицательная связь отсутствует, т.е. $\varphi_B = 0$, $\varphi_K = 0$, а $\beta_0 = \min$.

На рис. 6.7, а показана схема автогенератора на ОУ с мостом Вина, который подключен между выходом и неинвертирующим входом ОУ, поэтому общий фазовый сдвиг по замкнутой петле равен нулю, что обеспечивает условие баланса фаз. Частотно-независимая ООС осуществляется с помощью двухполярных диодных ограничителей $VD1$, $VD2$, которые уменьшают значение сопротивления $R3$ при увеличении амплитуды выходного сигнала.

На рис. 6.7, б приведена схема генератора с 2Т-мостом, включенным между выходом и инвертирующим входом ОУ. На частоте квазирезонанса сдвиг фаз 2Т-мостом равен 0° .

Генераторы прямоугольных импульсов с RC-связями. Эти генераторы находят наиболее широкое применение и могут работать в автоколебательном или ждущем режимах. Они могут выполняться на дискретных элементах, логических интегральных микросхемах и операционных усилителях.

Наиболее распространенная схема транзисторного автоколебательного мультивибратора (МВ) приведена на рис. 6.8, а. В этой схеме в каждом из ква-

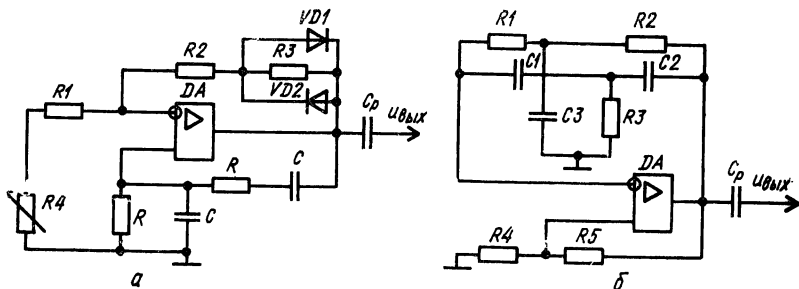


Рис. 6.7

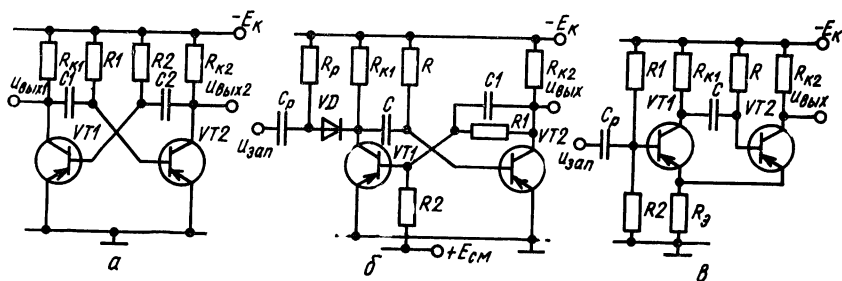


Рис. 6.8

пустойчивых состояний один транзистор открыт, а другой — закрыт. При этом конденсатор закрытого плеча заряжается через эмиттерный переход открытого транзистора (вспомогательный цикл), а конденсатор открытого плеча перезаряжается от исходного напряжения $\approx E_K$ к $-E_K$ через открытый транзистор и соответствующий резистор $R1$ или $R2$. Пороговым напряжением является напряжение отпирания транзистора, составляющее доли вольта, поэтому обычно принимают $U_{пор} \approx 0$. При достижении напряжения на конденсаторе (а значит, и на базе закрытого транзистора) $U_{пор}$ схема переключается и начинается новый цикл. На выходах $u_{вых1}$ и $u_{вых2}$ формируются прямоугольные импульсы с противоположными фазами и длительностями, определяемыми по формулам [16; 21]:

$$t_{н1} = R_2 C_2 \ln \frac{2E_K + I_{K0}(R_2 - R_{K2})}{E_K + I_{K0}R_2}, \quad (6.20)$$

$$t_{н2} = R_1 C_1 \ln \frac{2E_K + I_{K0}(R_2 - R_{K1})}{E_K + I_{K0}R_2}. \quad (6.21)$$

Если выполняются условия

$$E_K \gg I_{K0}R_1, \quad E_K \gg I_{K0}R_2, \quad (6.22)$$

будем иметь

$$t_{н1} \approx 0,7R_2C_2; \quad (6.23)$$

$$t_{н2} \approx 0,7R_1C_1. \quad (6.24)$$

Длительность отрицательного фронта выходного импульса при запираании транзистора из-за заряда конденсатора через коллекторное сопротивление равна

$$t_{\phi1}^- \approx 3R_{K1}C_1, \quad (6.25)$$

$$t_{\phi2}^- \approx 3R_{K2}C_2. \quad (6.26)$$

Длительность положительного фронта обычно принимают $t_{\phi}^+ \approx 3\tau_{\alpha}$. Условие насыщения открытого транзистора

$$R_{1,2} \leq \beta_{\min} R_{K1,2}, \quad (6.27)$$

и максимальная скважность импульсов

$$Q_{\max} = \frac{\beta_{\min}}{3} + 1. \quad (6.28)$$

Рассмотренная схема может быть преобразована в ждущий генератор (одновибратор) (рис. 6.8, б). Из-за положительного смещения от источника

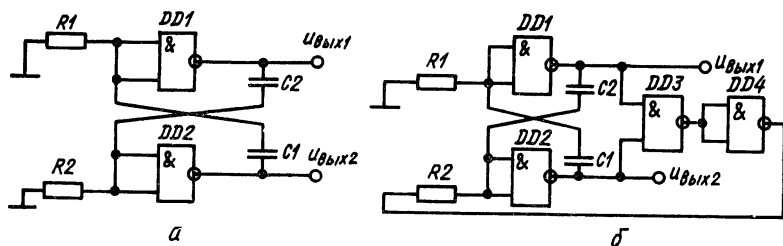


Рис. 6.9

$E_{см}$ через делитель $R1, R2$ на базу $VT1$ последний в ждущем режиме заперт (устойчивое состояние). При запираии $VT2$ по цепи ПОС открывается $VT1$.

Основные параметры рассчитываются аналогично схеме МВ. Время восстановления в исходное состояние составляет $t_{вос} \approx 3R_{K1}C$.

В схеме ждущего генератора (рис. 6.8, а) ПОС осуществляется через общее эмиттерное сопротивление $R_э$, а выходная цепь не связана с процессами перезаряда конденсатора, поэтому она имеет меньшую длительность t_{ϕ} и меньшую зависимость процессов переключения от нагрузки.

Расчет выходных параметров импульсов ведется по формулам [16, 21]

$$t_{н} \approx 0,7RC, \quad (6.29)$$

$$t_{вос} \approx (3 \dots 5) R_{K1}C. \quad (6.30)$$

Автоколебательный мультивибратор на логических элементах И-НЕ представлен на рис. 6.9, а. Схема представляет собой два усилителя, охваченных перекрестными ПОС через времязадающие RC -цепи. Скачок напряжения на выходе, например, первого логического элемента (ЛЭ) $DD1$ через конденсатор передается на вход второго ЛЭ $DD2$, устанавливая на его выходе ноль. При этом конденсатор $C1$ разряжается до нуля, восстанавливая свое исходное состояние, а $C2$ заряжается через резистор $R2$. При этом квазиустойчивое состояние схемы сохраняется до тех пор, пока уменьшающийся из-за заряда конденсатора $C2$ ток не приведет к уменьшению напряжения на входе $DD2$ до порогового значения. С этого момента схема переключается в другое квазиустойчивое состояние.

Длительность импульсов на выходах схемы определяется уравнениями [5, 16, 21]:

$$\begin{aligned} t_{н1} &= (R_2 + R_{вых}^1) C_2 \ln \frac{U_{вых}^1 - U_{вых}^0 + U_{R2}}{U_{пор}} \approx \\ &\approx (R_2 + R_{вых}^1) C_2 \ln \frac{U_{вых}^1}{U_{пор}}, \end{aligned} \quad (6.31)$$

$$\begin{aligned} t_{н2} &= (R_1 + R_{вых}^1) C_1 \ln \frac{U_{вых}^1 - U_{вых}^0 + U_{R1}}{U_{пор}} \approx \\ &\approx (R_1 + R_{вых}^1) C_1 \ln \frac{U_{вых}^1}{U_{пор}}, \end{aligned} \quad (6.32)$$

где $U_{вых}^1$ и $U_{вых}^0$ — напряжения логической единицы и логического нуля; U_{R1} и U_{R2} — падения напряжения на резисторах $R1$ и $R2$ от протекания входного тока $I_{вх}^0$ микросхемы при низком уровне входного сигнала; $R_{вых}^1$ — выходное сопротивление микросхемы при высоком уровне входного напряжения.

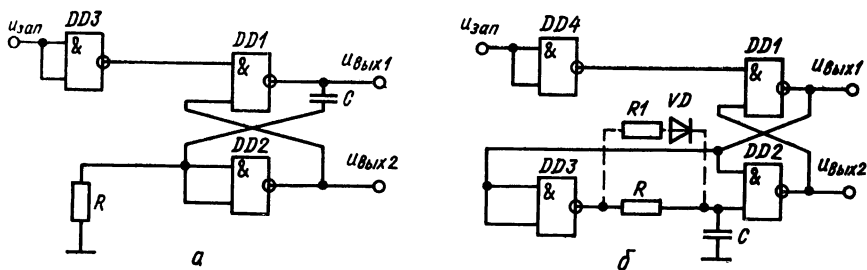


Рис. 6.10

Для исключения «жесткого» запуска мультивибратора, при котором оба ЛЭ могут иметь низкий уровень напряжения на выходе, в схему включаются элементы $DD3$ и $DD4$ (см. рис. 6.9, б). При этом если $u_{\text{вых}1} = u_{\text{вых}2} = U_{\text{вых}}^0$, на выходе $DD3$ устанавливается 1, на выходе $DD4$ — 0, который, передаваясь на вход $DD2$, устанавливает на его выходе $U_{\text{вых}}^1$, исключая тем самым начальное нерабочее состояние.

Подобно схемам на дискретных элементах автоколебательный МВ на ЛЭ может быть преобразован в схему ждущего МВ (рис. 6.10, а). В этой схеме при $u_{\text{зап}} = 0$, $u_{\text{вых}1} = U_{\text{вых}}^0$, $u_{\text{вых}2} = U_{\text{вых}}^1$ конденсатор практически разряжен. При поступлении короткого запускающего импульса элементы $DD3$ и $DD1$ переключаются, $u_{\text{вых}1} = U_{\text{вых}}^1$. Это напряжение через конденсатор C передается на вход $DD2$, также переключая его. Это состояние сохраняется до тех пор, пока падение напряжения на входе $DD2$ от тока заряда конденсатора не снизится до $U_{\text{пор}}$. После этого схема возвращается в исходное состояние, которое устанавливается после разряда конденсатора. Длительность выходного импульса при $R \gg R_{\text{вых}}^1$ [14]

$$t_{\text{и}} \approx RC \ln \frac{U_{\text{вых}}^1 - U_{\text{вых}}^0 + U_R}{U_{\text{пор}}} \approx RC \ln \frac{U_{\text{вых}}^1}{U_{\text{пор}}}, \quad (6.33)$$

где $U_R = I_{\text{вх}}^0 R$.

Более стабильно работают схемы ждущих МВ с элементами задержки, вынесенными из цепи ПОС (рис. 6.10, б). В исходном состоянии на выходе элемента $DD2$ — логическая единица, так как на его входе действуют взаимнопересекающиеся сигналы, на выходе $DD1$ — логический ноль, так как на его входе две единицы. Конденсатор C заряжен до напряжения $U_{\text{вых}}^1$. С приходом короткого положительного запускающего импульса опрокидывается элемент $DD4$, затем элементы $DD1$, $DD3$ и $DD2$. На выходе элемента $DD3$ устанавливается логический ноль, который после окончания запускающего импульса поддерживает схему в квазистойчивом состоянии. Конденсатор C разряжается через резистор R и выход открытого элемента $DD3$. Когда напряжение на нем уменьшится до порогового напряжения $DD2$, схема возвращается в исходное состояние, которое характеризуется восстановлением напряжения на конденсаторе C .

Длительность выходного импульса определяется приближенной формулой [16, 21]

$$t_{\text{и}} \approx (R + R_{\text{вых}}^0) C \ln \frac{U_{\text{вых}}^1}{U_{\text{пор}}}. \quad (6.34)$$

Схема автоколебательного МВ на ОУ представлена на рис. 6.11, а. Схема в исходном переходит из одного квазистойчивого состояния в другое при на-

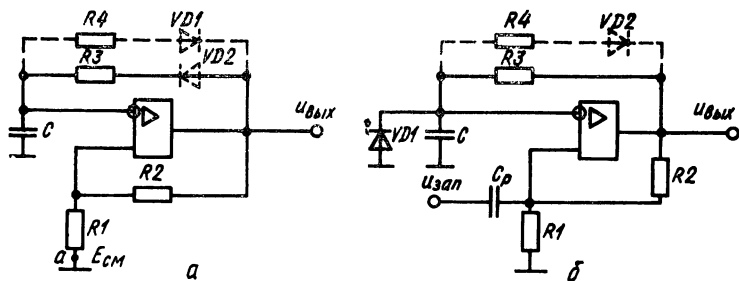


Рис. 6.11

пряжении на конденсаторе C

$$u_C = u_{\text{вых}} \frac{R_1}{R_1 + R_2} = u_{\text{вых}} \gamma.$$

Напряжение же $u_{\text{вых}}$ меняет свой знак при переключении схемы, принимая значения $U_{\text{вых max}}^+$ или $U_{\text{вых max}}^-$ и формируя тем самым новое значение порога схемы.

Длительность квазиустойчивых состояний для положительного и отрицательного выходных импульсов [5, 21]

$$t_n^+ = t_n^- \approx R_3 C \ln \left(1 + \frac{2R_1}{R_2} \right). \quad (6.35)$$

Для изменения частоты и скважности выходных импульсов можно подать в точку a напряжение $E_{\text{см}}$ или ввести асимметрию во времязадающую цепь (показано штрихами).

Аналогичный принцип может быть использован и для построения н ОУ ждущего МВ (рис. 6.11, б). В ждущем режиме $u_{\text{вых}} = U_{\text{вых max}}^-$ диод $VD1$ открыт и шунтирует конденсатор C . Напряжение на неинвертирующем входе определяется делителем на резисторах $R1, R2$:

$$U_{\text{см1}} = \frac{U_{\text{вых max}}^-}{R_1 + R_2} R_1 = U_{\text{вых max}}^- \gamma.$$

При подаче на вход положительного импульса выходное напряжение O инвертируется, принимая значение $U_{\text{вых max}}^+$, диод $VD1$ закрывается и начинается заряд конденсатора C через резистор R к напряжению $U_{\text{вых max}}^+$. Это продолжается до тех пор, пока напряжение на нем не достигнет напряжения на неинвертирующем входе, равного $U_{\text{см2}} = \gamma U_{\text{вых max}}^+$.

После этого схема возвращается в исходное состояние, определяемое перезарядом конденсатора от напряжения $U_{\text{см2}}$ до 0.

Длительность выходного импульса определяется уравнением (6.3) время восстановления

$$t_{\text{вос}} \approx R_3 C \ln \left(1 + \frac{R_1}{R_1 + R_2} \right). \quad (6.3)$$

Блокинг-генераторы. В этом типе генераторов прямоугольных импульсов ОС осуществляется при помощи импульсного трансформатора, связывающего выходную и входную цепи транзистора. Основная схема блокинг-генератора (БГ) в автоколебательном режиме представлена на рис. 6.1. Параметры импульсов, генерируемых этой схемой, определяются следующими соотношениями [24].

Длительность фронтов выходного импульса

$$t_{\phi} \approx 2,3n_B \left[\tau_{\alpha} \left(1 + \frac{R'_{\text{вх}}}{R'_H} \right) + R'_{\text{вх}} C \right], \quad (6.37)$$

где $n_B = \omega_B / \omega_K$ — коэффициент трансформации; ω_B , ω_K — число витков базовой и коллекторной обмоток; $R'_H = R_H / n_H^2$, $R'_{\text{вх}} = R_{\text{вх}} / n_B^2$ — сопротивления нагрузки и входное сопротивление транзистора, приведенные к коллекторной цепи; C_K — емкость коллекторного перехода.

Длительность вершины зависит от соотношения между постоянными времени τ_B транзистора и входной цепи $\tau_{\text{вх}} \approx (R_{\text{вых}} + R'_d) C_B$, где $R_{\text{вых}}$ — выходное сопротивление транзистора в режиме насыщения. Если $\tau_{\text{вх}} \gg \tau_B$, то

$$t_{\text{и}} = \frac{L_{\mu} \left(\frac{n_B \beta}{R_{\text{вх}}} - \frac{1}{R'_H} \right)}{\frac{L_{\mu}}{C_B} \frac{n_B \beta}{R_{\text{вх}}} + 1}. \quad (6.38)$$

Если $\tau_{\text{вх}} \ll \tau_B$, то

$$t_{\text{и}} \approx \frac{1 - \frac{\tau_B}{n_B \beta C_B R'_H}}{\frac{1}{\tau_B} + \frac{\tau_B}{n_B L_{\mu} C_B}}, \quad (6.39)$$

где L_{μ} — индуктивность намагничивания.

Длительность паузы

$$t_{\text{п}} = CR \ln \left(1 + \frac{U_{\text{сб max}}}{E_K + I_{K0} R} \right), \quad (6.40)$$

где $U_{\text{сб max}}$ — максимальное напряжение на конденсаторе в начале паузы.

Генераторы пилообразного напряжения (ГПН). Этот тип генераторов составляет особый класс импульсных генераторов, в которых усилительные элементы для стабилизации тока заряда конденсатора, обеспечивающей линейность нарастания напряжения на конденсаторе времязадающей цепи, работают в активном (усилительном) режиме, а состояние отсечки или насыщения характерно для стадии восстановления напряжения исходного состояния конденсатора.

Схема ГПН с параметрическим токостабилизирующим элементом на транзисторе $VT2$ приведена на рис. 6.13, а. Транзистор $VT1$ предназначен для восстановления напряжения на конденсаторе C после его линейного разряда через транзистор $VT2$.

Коэффициент нелинейности схемы [24]

$$\varepsilon = \frac{U_{\text{max}} R_{\text{Э}}}{U_{B2}} \left(\frac{1}{R_{\text{вых B2}}} + \frac{1}{R_{\text{и}}} \right), \quad (6.41)$$

где $U_{\text{max}} \approx U_{B2} t_{\text{и}} / (R_{\text{Э}} C)$ — амплитуда выходного напряжения; $R_{\text{вых B2}} \approx 1/h_{22B}$ — выходное сопротивление транзистора $VT2$, включенного по схеме с общей нагрузкой.

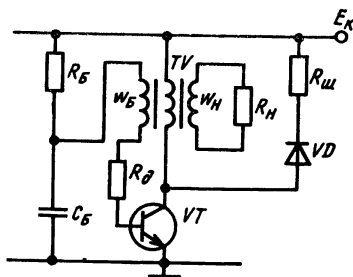


Рис. 6.12

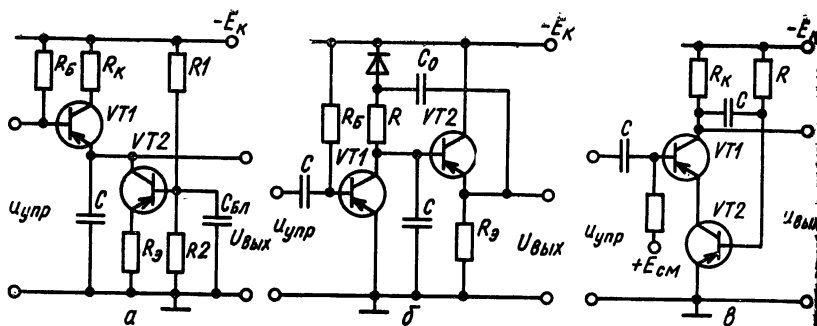


Рис. 6.13

Длительность выходного импульса t_p определяется длительностью входного, а время восстановления $t_{вос} = 3CR_K$.

Схема ГПН с ПОС представлена на рис. 6.13, б. Коэффициент нелинейности в ней равен [24]

$$\varepsilon = \frac{U_{\max}}{E_K} \left[(1 - k_U) + \frac{C}{C_0} + \frac{R}{R_{вх}} \right], \quad (6.4)$$

где $k_U = \frac{\beta R_3}{h_{11Э} + \beta R_3}$ — коэффициент усиления по напряжению эмиттерного повторителя; $R_{вх} \approx R_3$ — входное сопротивление эмиттерного повторителя.

Время восстановления исходного состояния

$$t_{вос} \approx \frac{U_{\max} CR_B}{\beta E_K} + 3C_0 R_0. \quad (6.4)$$

Схема ГПН с ООС представлена на рис. 6.13, а, где транзистор VT2 — токостабилизирующий, а VT1 — ключевой.

Коэффициент нелинейности этой схемы [24]

$$\varepsilon \approx \frac{U_{\max}}{E_K} \frac{R}{\beta E_K}, \quad (6.4)$$

а время восстановления $t_{вос} = 3CR_{K1}$.

Большой эффект для повышения качества работы ГПН дает применение ОУ (рис. 6.14). Наиболее простая схема ГПН с ООС (рис. 6.14, а)

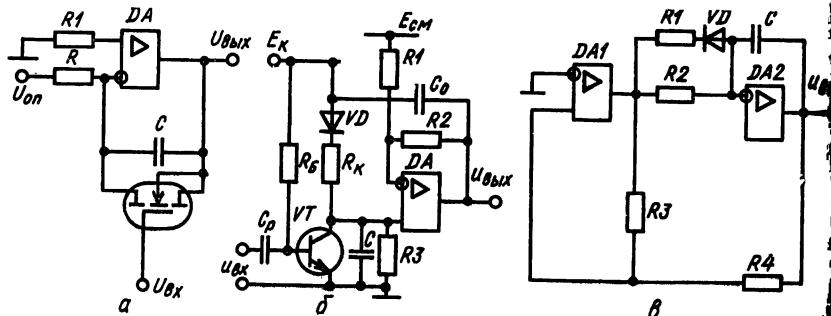


Рис. 6.14

где коэффициент нелинейности

$$\varepsilon \approx \frac{t_{и\text{ вх}}}{K_{ОУ}RC}, \quad (6.45)$$

и максимальная амплитуда выходного напряжения

$$U_{\max} = -\frac{U_{\text{вых max}}}{RC} t_{и\text{ вх}}. \quad (6.46)$$

В схеме рис. 6.14, б ОУ заменяет эмиттерный повторитель в схеме 6.13, б. Изменяя коэффициент усиления $K_{ОУ}$ с помощью резисторов $R1$ и $R2$, можно получить коэффициент нелинейности, близкий к нулю, если соблюдается соотношение [16]

$$\frac{R_2}{R_1} = \frac{C}{C_0} + \frac{R}{R_{\text{вх ОУ}}}. \quad (6.47)$$

Значение минимального ε определяется разбросом номиналов резисторов $R1$ и $R2$ и входного сопротивления $R_{\text{вх ОУ}}$.

Максимальная и минимальная амплитуды выходного напряжения [16]

$$U_{\max} = \frac{E_K}{R_K C} t_{и\text{ вх}}, \quad (6.48)$$

$$U_{\min} = -\frac{E_{\text{см}}}{R_2} R_1. \quad (6.49)$$

Время восстановления пилообразного напряжения

$$t_{\text{вос}} \approx \frac{t_{и}}{R_K \beta / R_B - 1}. \quad (6.50)$$

Схема автоколебательного ГПН с ООС приведена на рис. 6.14, в [16]. В ней ОУ $DA1$ работает как компаратор, а ОУ $DA2$ — как токостабилизирующий элемент, подобный схеме (рис. 6.14, а).

Максимальная амплитуда выходного сигнала в этой схеме

$$U_{\max} = \frac{2U_{\text{вых max}}}{R_3} R_4; \quad (6.51)$$

длительность рабочего хода

$$t_p = 2R_2 C \frac{R_4}{R_3 + R_4}; \quad (6.52)$$

длительность восстановления

$$t_{\text{вос}} = 2 \frac{R_1 R_2}{R_1 + R_2} C \frac{R_4}{R_3 + R_4}. \quad (6.53)$$

ЗАДАЧИ И УПРАЖНЕНИЯ

6.1. Что такое генератор электрических колебаний? Привести классификацию электронных генераторов.

6.2. Является ли наличие нелинейности обязательным свойством автоколебательной системы, способной генерировать устойчивые по амплитуде колебания?

6.3. Перечислите способы возбуждения электронных генераторов, приведите зависимость частоты колебаний от параметров

колебательного контура, условия резонанса токов и резонанса напряжений.

6.4. Начертить простейшие принципиальные схемы транзисторных автогенераторов гармонических колебаний с трансформаторной обратной связью, с индуктивной трехточкой, с емкостной трехточкой. Пояснить условия самовозбуждения, записать формулы, определяющие частоту электрических колебаний.

6.5. Привести схемы RC -автогенераторов с поворотом фазы и объяснить принцип действия, а также формулы для расчета частоты генерируемых колебаний и условия самовозбуждения генераторов.

6.6. Привести схемы RC -автогенераторов без поворота фазы и объяснить принцип действия, а также формулы для расчета частоты генерируемых колебаний и условия самовозбуждения генераторов.

6.7. Привести схему генераторов с трансформаторной обратной связью, указать условия его самовозбуждения и определить частоту генерируемых колебаний, если колебательный контур содержит элементы: $C = 2500$ пФ, $L = 1,0$ Гн.

6.8. Определить ток в параллельном колебательном LC -контуре и его добротность, если ток в неразветвленной цепи $I_p = 10$ мА, эквивалентное сопротивление LC -контура при резонансе $R_K = 10$ кОм, а его активное сопротивление $R_1 = 4$ Ом.

6.9. Определить эквивалентное резонансное сопротивление, емкость конденсатора параллельного колебательного LC -контура, частоту колебаний при резонансе f_r , длину волны λ электрических колебаний, если индуктивность контура $L = 0,2$ Гн, активное сопротивление $R = 10$ Ом; добротность контура $Q = 50$.

6.10. Определить частоту генерации LC -автогенератора, построенного по схеме рис. 6.1, в, при отсутствии нагрузки, а также максимальную нагрузку, при которой частота изменится не более чем на 5 %. Параметры элементов схемы: $R_1 = 10$ кОм; $R_2 = 2,7$ кОм; $R_K = 5$ кОм; $C_1 = 1000$ пФ; $C_2 = 100$ пФ; $L = 200$ мкГн; $x_{c3} = 0$. Транзистор имеет следующие параметры: $h_{213} = 40$; $h_{113} = 1300$ Ом; $h_{223} = 125$ мксм; $h_{12} \approx 0$.

6.11. Определить индуктивность контура LC -автогенератора, построенного по схеме рис. 6.1, д, если $f_r = 500$ кГц, а емкости конденсаторов $C_1 = C_2 = C = 500$ пФ.

6.12. Рассчитать элементы схемы RC -автогенератора на биполярных транзисторах с фазовращающей цепью со следующими данными: а) выходная частота $f_r = 1$ кГц; сопротивление нагрузки $R_n = 3$ кОм; выходное напряжение $u_{вых} = 4$ В; напряжение источника питания $E_K = 12$ В; б) $f_r = 10$ кГц; $u_{вых} = 3$ В; $R_n = 10$ кОм; $E_K = 10$ В; в) $f_r = 50$ кГц; $u_{вых} = 5$ В; $R_n = 20$ кОм; $E_K = 12$ В.

6.13. Рассчитать элементы фазосдвигающей цепочки, чтобы перевести однокаскадный усилитель (рис. 6.15, а) в генераторный режим с частотой колебаний $f_r = 12$ кГц. Параметры транзистора $h_{213} = 50$; $h_{113} = 1$ кОм; $h_{223} = 100$ мксм; $h_{12} \approx 0$. Сопротивления резисторов усилителя $R_K = 5$ кОм; $R_1 = 20$ кОм; $R_2 = 5$ кОм.

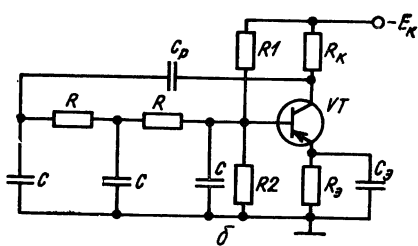
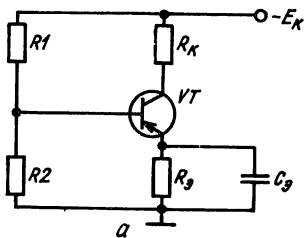


Рис. 6.15

6.14. Рассчитать транзисторный RC -автогенератор с фазировочной цепочкой R -параллель (рис. 6.16), если частота генерируемых колебаний $f_{\Gamma} = 3000$ Гц. Напряжение источника питания $E_{\kappa} = 12$ В.

6.15. Рассчитать RC -автогенератор с мостом Вина (рис. 6.7, а) с рабочей частотой $f_{\Gamma} = 1$ кГц и сопротивлением нагрузки $R_{\text{н}} = 2$ кОм.

6.16. Рассчитать RC -автогенератор с мостом Вина на биполярных транзисторах с $f_{\Gamma} = 10$ кГц, $u_{\text{вых}} = 5$ В, $R_{\text{н}} = 2,5$ кОм, $E_{\kappa} = 12$ В.

6.17. Рассчитать RC -автогенератор с мостом Вина на операционном усилителе с $f_1 = 25$ кГц, $u_{\text{вых}} = 3$ В; $R_{\text{н}} = 0,1$ мОм.

6.18. Рассчитать RC -автогенератор с частотно-зависимой отрицательной обратной связью с $f_{\Gamma} = 50$ кГц, $u_{\text{вых}} = 4$ В, $R_{\text{н}} = 5$ кОм, $C_{\text{н}} = 15$ пФ, $E_{\kappa} = 10$ В.

6.19. Как изменится частота генерируемых колебаний, если ОУ типа 14ОУД1 (схема рис. 6.7, а) ($K_{\text{у}} = 35 \cdot 10^3$, $R_{\text{вх}} \geq 0,3$ мОм, $R_{\text{вых}} \leq 100$ Ом) заменить на ОУ типа 14ОУД6 ($K_{\text{у}} = 70 \cdot 10^3$, $R_{\text{вх}} = 2$ мОм, $R_{\text{вых}} \leq 150$ Ом)?

6.20. Исходя из чего производится выбор сопротивлений резисторов $R1$ и $R2$ (рис. 6.7, а)?

6.21. Выбрать элементы RC -автогенератора с мостом Вина на биполярных транзисторах (рис. 6.6, а), если частота генерации изменяется от $f_{\Gamma \text{ min}}$ до $f_{\Gamma \text{ max}}$.

6.22. Автоколебательный мультивибратор (рис. 6.8, а) работает с частотой $f = 10^3$ Гц и скважностью $Q = 2$. Что надо сделать, чтобы при увеличении $\tau_1 = R_1 C_1$ в 1,5 раза частота работы не изменилась? Определите длительности импульсов $t_{\text{и1}}$ и $t_{\text{и2}}$ и скважность Q на обоих выходах мультивибратора: а) до и б) после увеличения τ_1 .

6.23. Длительность периода импульсов на выходе автоколебательного мультивибратора (рис. 6.8, а) $T_1 = 1$ мс, $Q = 2$. Определите частоту и скважность импульсов на выходе $u_{\text{вых1}}$, если постоянную времени $\tau_2 = R_2 C_2$ увеличить в 3 раза.

6.24. Определите постоянные времени $\tau_1 = R_1 C_1$ и $\tau_2 = R_2 C_2$ премадающих цепей мультивибратора (рис. 6.8, а), если скваж-

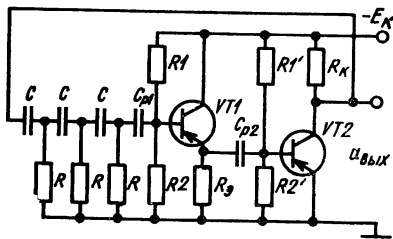


Рис. 6.16

ность импульсов на выходе $u_{\text{вых1}}$ $Q = 5$, длительность периода автоколебаний $T = 0,2$ мс.

6.25. Определите, как изменится частота работы мультивибратора (рис. 6.8, а), если общую точку резисторов R_1 и R_2 подключить к источнику напряжения $-E_0 = -E_K/2$, $R_1 = R_2 = R = 10$ кОм, $C_1 = C_2 = C = 0,1$ мкФ; $E_K = -12$ В, $\beta_{\min} = 50$. Найдите минимальное значение E_0 , при котором мультивибратор сохраняет работоспособность.

6.26. Определите максимальную скважность выходных импульсов в схеме мультивибратора (рис. 6.8, а) с диодной фиксацией коллекторных потенциалов при $E_\Phi = -4$ В, $E_K = -12$ В, тип транзистора ГТ321В ($\beta_{\min} = 40$), $R_1 = R_2$, $R_{K1} = R_{K2}$.

6.27. Автоколебательный мультивибратор по схеме (рис. 6.8, а) на n - p - n транзисторах имеет параметры $E_K = 15$ В, $R_{K1} = R_{K2} = 2$ кОм, $R_1 = R_2 = 20$ кОм, $C_1 = 5100$ пФ, $C_2 = 0,01$ мкФ, граничная частота транзисторов $f_\alpha = 1$ МГц, $\beta_{\min} = 30$, $I_{K01} = I_{K02} = 10$ мкА, $U_{\text{Бн}} = 0,8$ В, $U_{\text{пор}} = 0,6$ В. Определите период колебаний T , длительность импульса на коллекторе VT_2 , длительность фронтов t_Φ и t_Φ^- импульсов, снимаемых: а) с коллектора VT_1 ; б) с коллектора VT_2 .

6.28. Автоколебательный мультивибратор (рис. 6.8, а) имеет параметры $R_{K1} = R_{K2} = 1$ кОм, $C_1 = C_2 = 1000$ пФ, $\beta_{\min} = 30$. Определите сопротивления резисторов R_1 и R_2 для получения симметричных колебаний с частотой 50 кГц.

6.29. Определите, как изменится длительность импульса $t_{\text{им}}$ на коллекторе VT_2 в схеме рис. 6.8, а, если: а) увеличить C_1 ; б) увеличить C_2 ; в) уменьшить R_1 ; г) уменьшить R_2 .

6.30. Определите, как изменится длительность переднего фронта выходного импульса на выходе $u_{\text{вых2}}$ в схеме рис. 6.8, а, если: а) увеличить C_2 ; б) увеличить R_{K2} ; в) уменьшить R_1 ; г) увеличить R_2 ; д) увеличить R_{K1} .

6.31. Определите, как изменится длительность импульса на выходе ждущего мультивибратора рис. 6.8, б, если: а) уменьшить R_{K1} ; б) увеличить R_{K2} ; в) уменьшить R ; г) увеличить C ; д) уменьшить E_K ; е) увеличить $E_{\text{см}}$; ж) уменьшить R_2 ; з) увеличить R_1 ; и) уменьшить температуру окружающей среды; к) уменьшить сопротивление нагрузки?

6.32. В схеме ждущего мультивибратора (рис. 6.8, б) заданы следующие параметры: $R = 20$ кОм, $R_1 = 10$ кОм, $R_2 = 5$ кОм, $E_K = -20$ В, $E_{\text{см}} = 5$ В, $R_{K1} = R_{K2} = 2$ кОм, $\beta_{\min} = 50$, $I_{K0} \approx 0$. Какое минимальное сопротивление по току $R_{\text{н min1}}$ (параллельно R_{K1}) и по напряжению $R_{\text{н min2}}$ (параллельно транзистору VT_2) может быть включено в схему?

6.33. Ждущий мультивибратор (рис. 6.8, б) имеет параметры $E_K = -15$ В, $E_{\text{см}} = 0$, $R_{K1} = R_{K2} = 1$ кОм, $R_1 = 15$ кОм, $R_2 = \infty$, $R = 20$ кОм, $C = 0,01$ мкФ, $C_1 = 2200$ пФ, $U_{\text{пор}} = -0,6$ В, $I_{K0} = 10$ мкА, $U_{\text{Бн}} = 0,8$ В, $U_{\text{Кн}} = 0,2$ В, $\beta_{\min} = 30$, $f_\alpha = 2$ МГц. Проверьте выполнение условий насыщения и закрытого состояния транзисторов в ждущем режиме и определите

частоту и длительность выходных импульсов, если на вход схемы поступают положительные запускающие импульсы с частотой $f = 2 \text{ кГц}$.

6.34. Определите максимальную частоту запускающих импульсов ждущего мультивибратора (рис. 6.8, б) с параметрами, заданными в задаче 6.33.

6.35. Схема ждущего мультивибратора рис. 6.8, б имеет следующие параметры: $R_{K1} = R_{K2} = 2,5 \text{ кОм}$, $R = 30 \text{ кОм}$, $C = 0,01 \text{ мкФ}$, $C_1 = 340 \text{ пФ}$, $R_1 = 10 \text{ кОм}$, $R_2 = 5 \text{ кОм}$. Определите максимальную частоту и длительность выходных импульсов, если $I_{K0} \approx 0$.

6.36. Ждущий мультивибратор (рис. 6.8, в) запускается одиночным импульсом. Как изменится длительность выходного импульса, если увеличить: а) емкость C ; б) сопротивление R ; в) сопротивление R_{K2} ; г) сопротивление R_n на выходе; д) температуру окружающей среды?

6.37. Определите длительность стадии восстановления $t_{\text{вос}}$ в схеме рис. 6.8, а, если $R_{K1} = 2 \text{ кОм}$, $R_3 = 200 \text{ Ом}$, $C = 1500 \text{ пФ}$, $R_1 \gg R_3$, $R_{K2} \gg R_3$.

6.38. Как изменится максимальная амплитуда выходного напряжения в схеме (рис. 6.8, в), если увеличить: а) сопротивление $R1$; б) емкость C ; в) сопротивление R_3 ; г) сопротивление R_n ?

6.39. Определите период колебаний и длительность импульсов на выходах мультивибратора (рис. 6.9, а), если $C_1 = C_2 = 0,01 \text{ мкФ}$, $R_1 = R_2 = 1,5 \text{ кОм}$, $U^1 = 4 \text{ В}$, $U_{\text{пор}} = 1,5 \text{ В}$, $R_{\text{вых}}^1 = 50 \text{ Ом}$.

6.40. Как изменится период колебаний и длительность импульсов в задаче 6.39, если: а) увеличить $C2$ в два раза; б) увеличить $C1$ в два раза; в) уменьшить $R1$ до 500 Ом ; г) увеличить $R2$ до $2,5 \text{ кОм}$?

6.41. Объясните, почему в схеме рис. 6.9, а возможно отсутствие колебаний при наличии напряжения питания?

6.42. Определите максимальное значение сопротивления резисторов $R1$ и $R2$, при котором мультивибратор (рис. 6.9, а) теряет работоспособность. Элементы $DD1$ и $DD2$ выполнены в виде ТТЛ и имеют параметры: $U_{\text{пор}} = 1,4 \text{ В}$, $E_K = 5 \text{ В}$, $U_{\text{вых}}^0 = 0,7 \text{ В}$, $R_B = 1 \text{ кОм}$, где R_B — резистор в базовой цепи входного многоэмиттерного транзистора ТТЛ элемента.

6.43. Определите параметры $C1$ и $C2$ времязадающих цепей мультивибратора (рис. 6.9, а), выполненного на микросхемах серии 155 для получения на выходе импульсов с частотой $f = 5 \text{ кГц}$, скважностью $Q = 2$, если параметры логики: $U_{\text{вых}}^1 = 2,4 \text{ В}$, $U_{\text{вых}}^0 = 0,4 \text{ В}$, $R_{\text{вых}}^1 \approx 0,2 \text{ кОм}$, $R_1 = R_2 = 1,5 \text{ кОм}$.

6.44. Как отразится на работоспособности схемы рис. 6.9, а замена элементов И-НЕ на элементы ИЛИ-НЕ?

6.45. Как отразится на работоспособности схемы рис. 6.9, б замена элементов И-НЕ на элементы ИЛИ-НЕ?

6.46. Укажите, в каком исходном состоянии находятся логические элементы схемы ждущего МВ (рис. 6.10, а) и какое напряжение на конденсаторе C ?

6.47. Объясните, почему по окончании запускающего импульса схема рис. 6.10, *а* возвращается в исходное состояние не сразу, а по истечении определенного времени. От чего зависит это время?

6.48. Определите длительность и период колебаний на выходе элемента *DD2* ждущего МВ на микросхемах серии К155 (рис. 6.10, *а*), если период запускающих импульсов $T_{\text{зап}} = 150$ мкс, $t_{\text{изап}} = 2,5$ мкс, $U_{\text{вых}}^1 = 4,5$ В, $U_{\text{пор}} = 1,5$, $R_{\text{вых}}^1 = 80$ Ом, $R = 1,5$ кОм, $C = 0,01$ мкФ.

6.49. Как изменятся в задаче 6.48 период колебаний и длительность запускающих импульсов, если: а) увеличить C в 5 раз; б) уменьшить R в 2 раза; в) увеличить частоту входных импульсов в 10 раз; г) использовать микросхемы с $U_{\text{вых}}^1 = 9$ В, $U_{\text{пор}} = 2,5$.

6.50. На выходе ждущего МВ (рис. 6.10, *б*), выполненного на ТТЛ-инверторах с параметрами $U_{\text{вых}}^1 = 4,5$ В, $U_{\text{пор}} = 1,5$ В, $R_{\text{вых}}^1 = 50$ Ом, $R_{\text{вых}}^0 = 10$ Ом, $U_{\text{вых}}^0 = 0,2$ В, действует положительный импульс длительностью $t_{\text{зап}} = 1,5$ мкс и амплитудой $u_{\text{вх}} = 4,5$ В. Определите длительность формируемого на выходе импульса при $R = 1$ кОм, $C = 0,01$ мкФ.

6.51. Определите емкость конденсатора C в схеме ждущего МВ (рис. 6.10, *б*), выполненного на ТТЛ-инверторах с параметрами, заданными в задаче 6.50, для формирования импульса длительностью $t_{\text{и}} = 25$ мкс при $R = 0,5$ кОм.

6.52. Определите минимальное время восстановления схемы (рис. 6.10, *б*), если используются ТТЛ-инверторы с параметрами, заданными в задаче 6.50, $R = 0,5$ кОм, $C = 0,1$ мкФ, $R_1 = 50$ Ом, прямое сопротивление диода 10 Ом.

6.53. Определите период колебаний и длительность импульса в схеме рис. 6.11, *а*, если: $C = 0,02$ мкФ, $R_3 = 43$ кОм, $R_2 = 82$ кОм, $R_1 = 51$ кОм, $U_{\text{выхmax}}^+ = U_{\text{выхmax}}^-$, $E_{\text{см}} = 0$, $R_4 = \infty$, диоды *VD1* и *VD2* отсутствуют.

6.54. Определите длительность отрицательных $t_{\text{и1}}$ и положительных $t_{\text{и2}}$ импульсов на выходе автоколебательного МВ (рис. 6.11, *а*), скважность отрицательных импульсов и частоту, если навесные элементы схемы $R_3 = R_1 = 10$ кОм, $R_2 = 10$ кОм, $C = 27$ нФ, $R_4 = \infty$, диоды *VD1*, *VD2* отсутствуют, $E_{\text{см}} = 5$ В, тип операционного усилителя — К140УД7, его выходное напряжение $U_{\text{выхmax}} = \pm 10,5$ В.

6.55. Определите длительность отрицательных импульсов, их скважность и частоту для автоколебательного мультивибратора (рис. 6.11, *а*), выполненного на ОУ К140УД7, имеющем $U_{\text{выхmax}} = \pm 10,5$ В, с навесными элементами с параметрами $R_3 = R_1 = 0,1$ кОм, $R_2 = 10$ кОм, $C = 27$ нФ, $R_4 = \infty$, диоды *VD1* и *VD2* отсутствуют, $E_{\text{см}} = 0$.

6.56. Как изменятся частота, длительность отрицательных $t_{\text{и1}}$ и положительных $t_{\text{и2}}$ импульсов и скважность колебаний мультивибратора по задаче 6.53, если резистор R_3 зашунтировать цепью, состоящей из последовательного соединения диода *VD1* и резистора $R_4 = R_3$?

6.57. Определите длительность положительных импульсов, их

скважность и частоту для автоколебательного мультивибратора (рис. 6.11, а), выполненного на ОУ К140УД7, имеющем $U_{\text{вых max}} = \pm 10,5 \text{ В}$, с навесными элементами $C = 0,01 \text{ мкФ}$, $R_3 = 30 \text{ кОм}$, $R_4 = 62 \text{ кОм}$, $R_2 = 68 \text{ кОм}$, $R_1 = 33 \text{ кОм}$, $E_{\text{см}} = 0$. Диоды $VD3$ и $VD4$ считать идеальными.

6.58. Определите, как изменятся длительность положительных импульсов, их скважность и частота в схеме рис. 6.11, а, рассчитанной в задаче 6.57, если закоротить диоды: а) $VD1$, б) $VD2$.

6.59. Определите длительность выходного импульса, время восстановления и период колебаний для схемы ждущего МВ (рис. 6.11, б), выполненного на ОУ К140УД7, если $U_{\text{вых max}}^+ = U_{\text{вых max}}^-$, $C = 0,01 \text{ мкФ}$, $R_3 = 30 \text{ кОм}$, $R_2 = R_1 = 51 \text{ кОм}$, $R_4 = \infty$, период запускающих импульсов $T_{\text{зап}} = 500 \text{ мкс}$.

6.60. Как скажется на работе схемы ждущего мультивибратора (рис. 6.11, б) обрыв цепи диода $VD1$?

6.61. Какие изменения необходимо произвести в схеме рис. 6.11, б для того, чтобы получить на выходе импульсы отрицательной полярности?

6.62. Какое влияние на работу схемы (рис. 6.11, б) оказывает дополнительная цепь $R4$, $VD2$, подключенная параллельно сопротивлению $R3$?

6.63. Ждущий мультивибратор (рис. 6.11, б) предназначен для получения импульсов длительностью $t_n = 10 \text{ мкс}$ и выполнен на ОУ К544УД2 с выходным напряжением $U_{\text{вых max}} = \pm 10 \text{ В}$. Навесные параметры схемы $R_1 = R_3 = 10 \text{ кОм}$, $R_2 = 100 \text{ кОм}$, $R_4 = \infty$, $C = 11 \text{ нФ}$. Определите максимальную частоту запускающих импульсов f_{max} , при которой схема сохраняет работоспособность.

6.64. Какие изменения необходимо произвести в схеме ждущего МВ по задаче 6.71 для того, чтобы получить возможность повысить частоту запускающих импульсов до $f_{\text{max}} = 100 \text{ Гц}$?

6.65. Как изменится длительность выходного импульса блокинг-генератора (рис. 6.12), если: а) увеличить C_B ; б) увеличить R_B ; в) увеличить R_d ; д) уменьшить R_n ?

6.66. Как изменится частота выходных импульсов блокинг-генератора (рис. 6.12), если: а) уменьшить C_B ; б) уменьшить R_B ; в) уменьшить число витков обмотки w_B ; г) увеличить R_d ?

6.67. Блокинг-генератор (рис. 6.12) имеет следующие параметры: $E_K = 10 \text{ В}$, $R_n = 500 \text{ Ом}$, $R_B = 40 \text{ кОм}$, $R_d = 400 \text{ Ом}$, $R_{\text{вх}} = 100 \text{ Ом}$, $n_n = n_B = 1$, индуктивность коллекторной обмотки $L_\mu = 1 \text{ мГн}$, $C_B = 0,022 \text{ мкФ}$, транзистор имеет $\tau_B = 3 \text{ мкс}$, $C_K = 30 \text{ пФ}$, $\beta = 40$, $I_{K0} = 10 \text{ мкА}$. Определите длительность импульса t_n и период колебаний T .

6.68. Как изменятся в задаче 6.67 длительность выходного импульса t_n и период колебаний T , если: а) уменьшить R_n до 100 Ом ; б) увеличить C_B до $0,044 \text{ мкФ}$; в) уменьшить R_B до 20 кОм ?

6.69. В трансформаторе блокинг-генератора (рис. 6.12) появились короткозамкнутые витки. Как это скажется на работе блокинг-генератора?

6.70. Какую роль в схеме блокинг-генератора (рис. 6.12) играет сопротивление R_d и из каких соображений определяется его сопротивление?

6.71. Как скажется на работе блокинг-генератора (рис. 6.12) инверсное включение транзистора VT , т.е. если коллектор и эмиттер поменять местами?

6.72. Объясните назначение транзисторов $VT1$ и $VT2$ в схеме ГПН (рис. 6.13, а).

6.73. Как изменится максимальная амплитуда выходного напряжения в схеме ГПН (рис. 6.13, а), если: а) увеличить C ; б) уменьшить длительность входного импульса $t_{\text{вх}}$; в) увеличить R_3 ; г) уменьшить R_B ?

6.74. Как изменится коэффициент нелинейности в схеме ГПН (рис. 6.13, а), если: а) уменьшить C ; б) увеличить $t_{\text{вх}}$; в) увеличить R_3 ; г) увеличить напряжение на резисторе R_2 ?

6.75. Определите амплитуду $U_{\text{мах}}$, коэффициент нелинейности ε и время восстановления $t_{\text{вос}}$ в ГПН (рис. 6.13, а) с параметрами $E_K = 30$ В, $R_K = 1$ кОм, $R_B = 10$ кОм, $R_3 = 4,7$ кОм, $R_1 = 16$ кОм, $R_2 = 6,2$ кОм, $C = 0,033$ мкФ, длительность входных импульсов $t_{\text{вх}} = 200$ мкс, их частота $f_{\text{вх}} = 1$ кГц, $\beta = 30$, $R_n = \infty$, $h_{22Б} = 2$ мкСм.

6.76. Объясните назначение конденсатора C_0 в схеме ГПН (рис. 6.13, б). Как влияет значение емкости этого конденсатора на коэффициент нелинейности и длительность времени восстановления? Каким должно быть соотношение между емкостями конденсаторов C и C_0 ?

6.77. Объясните назначение диода VD в ГПН рис. 6.13,б и назовите требования, предъявляемые к этому диоду.

6.78. Определите максимальную амплитуду $U_{\text{мах}}$, длительность импульса $t_{\text{и}}$, время восстановления $t_{\text{вос}}$, коэффициент нелинейности и коэффициент использования напряжения в схеме ГПК рис. 6.13, б, выполненном на транзисторах МП41 с $\beta_{\text{min}} = 30$, если $R_B = 30$ кОм, $R_K = 3$ кОм, $R_3 = 4$ кОм, $R_n = 10$ кОм, $C = 0,05$ мкФ, $C_0 = 15$ мкФ, $E_K = -10$ В, $E_3 = 1,5$ В.

6.79. Как изменить коэффициент нелинейности в схеме ГПН (рис. 6.13, б), если: а) увеличить C_0 ; б) увеличить R_3 ; в) увеличить $t_{\text{вх}}$; г) применить транзистор с большим коэффициентом β ?

6.80. Объясните, на каком принципе основана линеаризация напряжения на конденсаторе C в схеме ГПН (рис. 6.13, в) и каким образом обеспечивается постоянство перезарядного тока этого конденсатора.

6.81. Как изменится коэффициент нелинейности в схеме ГПН (рис. 6.13, в), если: а) увеличить $t_{\text{вх}}$; б) увеличить R_{K1} ; в) уменьшить C ; г) применить транзистор с большим β ?

6.82. Определите амплитуду, коэффициент нелинейности и время восстановления выходного напряжения ГПН (рис. 6.13, в) с параметрами $E_K = 20$ В, $R = 20$ кОм, $C = 0,022$ мкФ, $t_{\text{вх}} = 100$ мкс, $R_{K1} = 2$ кОм, транзисторы МП41 с $\beta_{\text{min}} = 30$, $h_{22Б} = 2$ мкСм.

6.83. Определите, на сколько процентов может отличаться от

расчетной скоростью нарастания напряжения в ГПН (рис. 6.14, а), если емкость конденсатора C и сопротивление резистора R имеют 10 %-ные отклонения.

6.84. Будет ли существенно изменяться в ГПН (рис. 6.14, а) при изменении коэффициента усиления ОУ: а) скорость нарастания напряжения; б) коэффициент нелинейности; в) амплитуда выходного напряжения?

6.85. Какой знак должен иметь температурный коэффициент емкости времязадающего конденсатора C в ГПН на ОУ (рис. 6.14, а), чтобы осуществлять компенсацию изменения скорости нарастания напряжения, вызванного температурной нестабильностью сопротивления резистора R отрицательного знака?

6.86. Определите максимальную амплитуду и коэффициент нелинейности выходного напряжения для ГПН (рис. 6.14, а), если ОУ имеет параметры $U_{\text{выхmax}} = \pm 10$ В, $K = 10^3$, $R = 20$ кОм, $C = 0,01$ мкФ, $t_{\text{нвх}} = 100$ мкс.

6.87. Определите минимальный коэффициент нелинейности ГПН на ОУ (рис. 6.14, б), если: $K_E = 0,5$, $C/C_0 = R_2/R_1 = 0,2$, разброс параметров δ_R резисторов и δ_C конденсаторов составляет 10 %. Входное сопротивление ОУ $R_{\text{вх}} \approx \infty$, выходное $R_{\text{вых}} \approx 0$.

6.88. Определите минимальный и максимальный уровни выходного напряжения ГПН на ОУ (рис. 6.14, б), если постоянная времени заряда конденсатора $\tau_C = 40$ мкс, $E_{\text{см}} = 2$ В, $E_K = 15$ В. Коэффициент усиления ОУ с обратной связью $K_{\text{ос}} = 1,2$, длительность выходного импульса $t_{\text{и}} = 10$ мкс.

6.89. Определите длительность t_p рабочего хода линейнопадающего импульса и время восстановления $t_{\text{вос}}$ схемы при максимальной его амплитуде 4 В автоколебательного ГПН (рис. 6.14, в), выполненном на ОУ К544УД1Б, у которого $U_{\text{выхmax}} = \pm 10$ В, $R_{\text{мин}} = 2$ кОм, $R_1 = 5,3$ кОм, $R_2 = 50$ кОм, $C = 0,6$ мкФ, $R_3 = 500$ кОм, $R_4 = 100$ кОм.

КОНТРОЛЬНЫЕ ЗАДАНИЯ

Задание 6.1. Дан LC-автогенератор гармонических колебаний, построенный на биполярном транзисторе по схеме, указанной в табл. 6.1.

Выполнить:

1. Построение схемы генератора.
2. Выбрать напряжение источника питания, рассчитать элементные смещения.
3. Рассчитать элементы резонансного контура и сопротивления обмотки катушки индуктивности.
4. Из условий самовозбуждения определить величины элементов обратной связи.
5. Определить амплитуду стационарных колебаний.

Номер вариан- та	Тип схемы генератора	Частота f_{Γ}		$P_{\text{вых}}$ (Вт)
		а (кГц)	б (МГц)	
1	Индуктивная трехточка	200	1	0,15
2	Емкостная трехточка	400	2	0,13
3	С трансформаторной ОС	300	3	0,5
4	Индуктивная трехточка	500	4	0,14
5	Емкостная трехточка	700	5	0,17
6	С трансформаторной ОС	800	1	0,3
7	Индуктивная трехточка	600	2	0,17
8	Емкостная трехточка	550	3	0,14
9	С трансформаторной ОС	600	4	0,2
10	Индуктивная трехточка	800	5	0,17

Методика выполнения задания

Расчет одноконтурного LC-автогенератора состоит из расчета режима работы транзистора и расчета контура. В большинстве случаев рассчитывается критический режим работы генератора, характеризующийся наибольшей полезной мощностью при высоком к.п.д. Угол отсечки коллекторного тока в критическом режиме составляет $\theta = 90^\circ$.

1. Тип транзистора выбирается из условия, что при заданном значении $P_{\text{вых}}$ мощность P_K , которую должен отдать транзистор в контур, составляет $P_K = P_{\text{вых}}/\eta_K$, где $\eta_K = 0,5 \dots 0,8$ — к.п.д. контура (при повышенных требованиях к стабильности частоты к.п.д. контура выбирают в пределах $0,1 \dots 0,2$), при этом у выбранного транзистора $P_{K\text{max}} \geq P_K$; $t_{\text{max}} > f_{\Gamma}$.

2. Коэффициент использования коллекторного напряжения выбирают из соотношения

$$\xi = 1 - 2P_K / (E_K^2 s_K \alpha_{1K}),$$

где $s_K = \Delta I_K / \Delta U_{KЭ}$ — крутизна линии критического режима (рис. 6.17, а) выбранного транзистора; α_{1K} , α_{0K} — коэффициенты разложения импульса коллекторного тока для θ (рис. 6.17, б); $E_K = 6 \dots 12$ В — напряжение источника питания цепи коллектора.

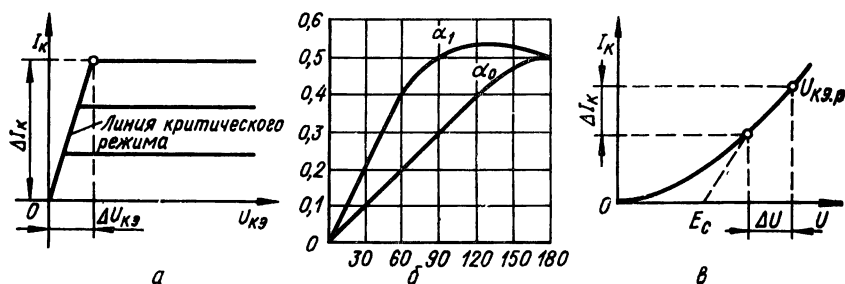


Рис. 6.17

3. Основные электрические параметры режима: амплитуда переменного напряжения на контуре $U_{мк} = \xi E_K$; амплитуда первой гармоники коллекторного тока $I_{K1m} = 2P_K/U_{мк}$; постоянная составляющая коллекторного тока $I_{K0} = \alpha_{0K} I_{K1m}/\alpha_{1K}$; максимальное значение импульса тока коллектора $I_{K. и max} = I_{K1m}/\alpha_{1K}$; мощность, расходуемая источником питания в цепи коллектора, $P_0 = I_{K0} E_K$; мощность, рассеиваемая на коллекторе, $P_{K. рас} = P_0 - P_K < P_{Kmax}$; эквивалентное резонансное сопротивление контура в цепи коллектора $R_{рез} = U_{мк}/I_{K1m}$; коэффициент передачи тока в схеме с ОБ на рабочей частоте $h_{21Б} (f_r) = h_{21Б}/\sqrt{1 + (f_r/f_{h21Б})^2}$, где $h_{21Б}$ — коэффициент передачи тока на низкой частоте; $f_{h21Б}$ — предельная частота коэффициента передачи тока биполярного транзистора выбранного типа; $h_{21Б} = h_{21Э}/(1 + h_{21Э})$, где $h_{21Э}$ — коэффициент передачи тока биполярного транзистора в режиме малого сигнала в схеме с ОЭ; амплитуда первой гармоники тока эмиттера $I_{Э1m} = I_{K1m}/h_{21Б} (f_r)$; амплитуда импульса тока эмиттера $I_{Э. и max} = I_{Э1m}/\alpha_{1Э}$, где $\alpha_{1Э}$, $\alpha_{0Э}$ — коэффициенты разложения импульса эмиттерного тока для угла отсечки $\theta_Э$ тока эмиттера (рис. 6.17, б), определяемого по формуле $\theta_Э = 90^\circ - f_r/f_{h21Б}$.

4. Амплитудное значение напряжения возбуждения на базе транзистора, необходимое для обеспечения импульса тока эмиттера $I_{Э. и max}$, определяют по формуле

$$U_{БЭm} = I_{Э. и max}/[(1 - \cos\theta_Э)s_0],$$

где $s_0 = \Delta I_K/\Delta U_{БЭ}$ при $U_{КЭ} = \text{const}$ — крутизна характеристики тока коллектора (рис. 6.15, в).

5. Напряжение смещения на базе, обеспечивающее угол отсечки тока эмиттера, определяется по формуле

$$U_{БЭ. см} = E_c + U_{БЭm} \cos \theta_Э,$$

где $E_c = \pm 0,1...0,3$ В — напряжение среза, которое определяется по спрямленным характеристикам $I_K = f(U_{БЭ})$ при $U_{КЭ} = \text{const}$ (рис. 6.15, в), знак при E_c определяется типом биполярного транзистора (плюс для $n-p-n$, минус для $p-n-p$).

6. Для выполнения условия баланса амплитуд необходимо, чтобы коэффициент обратной связи

$$K_{св} = U_{БЭm}/U_{мк} \geq K_{св min} = 1/(s_0 R_{рез}).$$

7. Сопротивление резисторов $R1$ и $R2$ (рис. 6.1, а, б, в) определяется по формулам:

$$R_2 = U_{БЭ. см}/I_d; R_1 = (E_K - U_{БЭ. см})/I_d,$$

где $I_d \approx 5 I_{Б0} = 5 I_{K0}/h_{21Э}$ — ток делителя; $I_{Б0}$ — постоянная составляющая тока базы транзистора.

Мощность, рассеиваемая на резисторах $R1$ и $R2$, соответственно равна $P_{R1} = I_d^2 R_1$; $P_{R2} = I_d^2 R_2$.

Для схемы рис. 6.2, г сопротивление резистора $R_B = U_{БЭm}/I_{Б0} = U_{БЭ} h_{21Э}/I_{K0}$.

8. Индуктивность дросселя $L_{др}$ в цепи базы транзистора (рис. 6.2, а) определяется из выражения $L_{др} = 36 \cdot 10^{-2} / (C_{БЭ} f_r^2)$, где $C_{БЭ}$ — емкость эмиттерного перехода транзистора.

9. Емкость разделительного C_p и блокировочного C_Φ конденсаторов $C_p = 10 \dots 20 C_{БЭ}$; $C_\Phi = 15 \cdot 10^3 / f_r$.

10. Элементы цепочки термокомпенсации (рис. 6.1, б) $R_\Sigma \approx U_\Sigma / I_{\Sigma 0}$; $C_\Sigma \gg (5 \dots 30) 10^3 / (f_r R_\Sigma)$, где $U_\Sigma \approx (0,7 \dots 1,5)$ В — падение напряжения на резисторе R_Σ ; $I_{\Sigma 0}$ — постоянный ток эмиттера ($I_{\Sigma 0} \approx I_{K0}$); C_Σ выражается в микрофарадах, если f_r в мегагерцах, R_Σ в килоомах.

11. Добротность нагруженного колебательного контура подсчитывается по формуле $Q' = Q (1 - \eta_k)$,

где Q — добротность ненагруженного контура; $Q = 80 \dots 120$ при $f_r = 0,3 \dots 3$ МГц; $Q = 100 \dots 140$ при $f_r = 3 \dots 6$ МГц; $Q = 150 \dots 200$ при $f_r = 6 \dots 15$ МГц; $Q = 200 \dots 300$ при $f_r = 15 \dots 30$ МГц; $Q = 200 \dots 300$ при $f_r \gg 30$ МГц.

12. Минимальная общая емкость контура

$$C_{k \min} \approx (1 \dots 2) \lambda_p \text{ (пФ)},$$

где $\lambda_p = c/f_r$ — рабочая длина волны колебаний; c — скорость света. В общую емкость входят емкость конденсатора C_k и вносимые (паразитные) емкости: выходная емкость транзистора, емкость катушки контура, емкость монтажа и др. Величина составляет десятки пикофард.

Емкость конденсатора контура $C_k \approx C_{k \min} - C_{вн}$. Эта формула дает ориентировочное значение емкости C_k , которое затем уточняется в процессе настройки.

13. Индуктивность контура $L_k = 0,282 \lambda_p^2 / C_{k \min}$, где L_k — в микрогенри; $C_{k \min}$ — в пикофарадах; λ_p — в метрах.

14. Волновое сопротивление Z_c и сопротивление потерь R_n контура $Z_c = 10 \sqrt{L_k / C_{k \min}}$, где Z_c — в омах; L_k — в микрогенри; $C_{k \min}$ — в пикофарадах; $R_n = Z_c / Q'$.

15. Сопротивление, вносимое в контур, $R_{вн} = R_k \eta_k / (1 - \eta_k)$.

16. Полное сопротивление контура $R_k = R_n + R_{вн}$.

П р и м е ч а н и е. При расчете LC-автогенератора по схеме рис. 6.2 а необходимо определить параметры трансформатора TV ($r_1, r_2, n, r_{oc}, L_k, L_n, L_{oc}, n_{oc}$): $r_1 = R_k (1 - \eta_{TV}) / 2$ — сопротивление первичной обмотки; η_{TV} — к. п. д. трансформатора, зависящий от мощности трансформатора (при $P_{TV} < 1$ Вт $\eta_{TV} = 0,7 \dots 0,82$; $P_{TV} = 1 \dots 10$ Вт $\eta_{TV} = 0,8 \dots 0,9$; $P_{TV} = 10 \dots 100$ Вт, $\eta_{TV} = 0,9 \dots 0,94$; $P_{TV} > 100$ Вт, $\eta_{TV} = 0,96 \dots 0,98$); $n \approx U_{вых} \sqrt{2} / U_{мк}$ — коэффициент трансформации; полагая $M = K_n L_k$, находим r_2 из выражения $R_k = r_1 + \omega_r^2 M^2 / (r_2 + R_n)$, где K_n — коэффициент связи между обмотками трансформатора: $K_n = 0,5 \dots 0,9$ при сильной связи; $K_n = 0,01 \dots 0,5$ при слабой связи. $C_n = 1 / (\omega_r^2 L_n)$, где $L_n = n^2 L_k$, $n_{oc} \approx U_{БЭм} / U_{мк}$; $L_{oc} = n_{oc}^2 L_k$; $M_{oc} = K_n n_{oc} M$.

17. Амплитуда колебательного тока в нагруженном контуре определяется выражением $I_{\text{мн.к}} = \sqrt{2P_{\text{к}}/R_{\text{к}}}$.

18. Определяем индуктивность L_2 (емкость конденсатора C_2) связи контура с базой транзистора

$$L_2 = K_{\text{св}} L_{\text{к}1}; \quad C_2 = C_{\text{к}} (1 + 1/K_{\text{св}}).$$

19. Находим индуктивность (емкость) связи контура с базой транзистора $L_1 = L_{\text{к}} - L_2$; $C_1 = C_{\text{к}} (1 + K_{\text{св}})$.

20. Емкость конденсатора C_2 (рис. 6.1, а) выбираем из условия, чтобы на частоте генерации его сопротивление составляло 0,05 от R_2 :

$$C_2 = 20/(\omega_r R_2).$$

21. Для схемы рис. 6.1, а проверяем условие амплитуды

$$\beta \geq \frac{h_{113} R_{\text{к}} C_{\text{к}}}{M_{\text{ос}}} + \frac{M_{\text{ос}}}{L_{\text{к}}}.$$

Задание 6.2. Дан RC -автогенератор гармонических колебаний, построенный на операционном усилителе К140УД7 по схеме, указанной в табл. 6.2.

Используя справочные данные усилителя K , $U_{\text{вых}}^+$, $U_{\text{вых}}^-$, $R_{\text{вх}}$, $R_{\text{вых}}$ и данные табл. 6.2, необходимо:

1. Построить схему генератора.
2. Рассчитать элементы схемы генератора.

Таблица 6.2

Номер варианта	Тип генератора	Частота f_r		$U_{\text{вых}}$ (В)
		а (кГц)	б (кГц)	
1	С фазосдвигающей RC -цепью	0,1	0,2	2
2	С фазосдвигающей CR -цепью	0,4	0,6	4
3	С мостом Вина	0,8	1,0	6
4	С двойным T -мостом	1,2	1,5	8
5	С фазосдвигающей RC -цепью	2,0	2,5	3
6	С фазосдвигающей CR -цепью	3,0	4,0	5
7	С мостом Вина	5,0	7,0	7
8	С двойным T -мостом	8,0	10,0	4
9	С фазосдвигающей CR -цепью	10	15	6
10	С мостом Вина	20	30	5

Методика выполнения задания

Расчет RC -автогенераторов на ОУ с фазовращающими цепочками. Операционные усилители позволяют сравнительно просто строить RC -автогенераторы с фазовращательными цепочками или мостового типа.

1. При расчете RC -автогенераторов с фазовращательными цепочками принимают: $R_1 = R_2 = R_3 = R$; $C_1 = C_2 = C_3 = C$ (рис. 6.4, а, б).

2. Для получения высокой стабильности частоты и уменьшения влияния паразитных емкостей усилителя и монтажа принимаем $C > (200 \dots 300)$ пФ.

3. В зависимости от вида фазовращающей цепочки сопротивление резистора R :

$R = 1/(2\pi f_r \sqrt{6} C)$ — для трехзвенной цепочки R -параллель;

$R = \sqrt{6}/(2\pi f_r C)$ — для трехзвенной цепочки C -параллель.

4. Коэффициент отрицательной обратной связи определяют из условия самовозбуждения генератора

$$\beta \approx 1/[(1,6 \dots 2) K_y U_{кр}],$$

где $K_y U_{кр} \geq 29$ для генератора с трехзвенной цепочкой.

5. Общее сопротивление в цепи отрицательной обратной связи

$$R_{oc} = R(1 - \beta)/\beta.$$

6. Принимаем $R_4 = (0,1 \dots 0,3) R_{oc}$ и вычисляем величину сопротивления потенциометра R_5

$$R_5 = R_{oc} - R_4.$$

С помощью резисторов R_4 , R_5 регулируется коэффициент передачи ОУ, обеспечивающий устойчивое самовозбуждение с определенной амплитудой и формой выходного сигнала.

Расчет RC-автогенераторов с мостовыми схемами.

Расчет схемы рис. 6.7, а.

1. Сопротивление резистора R и емкость конденсатора C : $R_1 = R_2 = R$; $C_1 = C_2 = C$; $C > 500$ пФ; $R = 0,159/(C f_r)$. Если получаем $R > 50$ кОм, то выбираем новое значение емкости C и производим расчет заново.

2. Максимальное сопротивление потенциометра $R_4 = 0,45 R$.

3. Сопротивления резисторов цепи отрицательной обратной связи $R_1 = 1,3 R$; $R_2 = 2 R$; $R_3 = R$.

Емкость разделительного конденсатора C_p определяем из условия минимального падения напряжения $C_p = 0,3/(f_r R_n)$, где f_r (кГц), R_n (кОм), C_p (мкФ).

5. Выбор диодов $VD1$, $VD2$ производят из условия $r_d \geq 10 R_3$, где r_d — дифференциальное сопротивление диода.

Расчет схемы 6.7, б.

1. Задаемся коэффициентом $n = 0,5$ ($n = 0,5 \dots 2$).

2. Сопротивление $R_1 = R_2 = R \approx \sqrt{R_{вх} R_{вых}}$, где $R_{вх}$, $R_{вых}$ — соответственно входное и выходное сопротивления ОУ.

3. Сопротивление $R_3 = R/(2n) = R$.

4. Емкость конденсатора $C_1 = C_2 = C = \sqrt{n}/(2\pi f_r R)$.

5. Емкость конденсатора $C_3 = 2\bar{C}/n = 4C$.

6. Коэффициент передачи моста из (6.17) на частоте генерации

$$\beta_0 = (4n - 1)/[2n + (1/2n) + 1] = 1/4.$$

7. Коэффициент усиления неинвертирующего усилителя, обеспечивающий условие самовозбуждения (6.1),

$$K_{yU} = \frac{1}{\beta_0} = 4.$$

8. Сопротивление резистора R_4 выбирается равным (1...10) кОм.

9. Сопротивление резистора $R_5 = R_4(K_{yU} - 1)$.

7. ЦИФРОВЫЕ КОМБИНАЦИОННЫЕ УСТРОЙСТВА

Теоретические сведения и расчетные соотношения

Устройства, оперирующие с двоичной (дискретной) информацией, подразделяются на два класса: комбинационные и последовательностные (временные).

Комбинационные устройства характеризуются отсутствием памяти. Сигналы на их выходах в любой момент времени однозначно определяются сочетанием сигналов на входах и не зависят от предыдущих состояний. Схемными признаками таких устройств служит отсутствие цепей обратной связи, т.е. замкнутых петель, для прохождения сигналов с выходов на входы. Комбинационные устройства характеризуются большим разнообразием, однако среди них можно выделить ряд типовых, наиболее часто встречающихся на практике. К ним относятся сумматоры, дешифраторы, шифраторы, преобразователи кодов, мультиплексоры, демультиплексоры, схемы сравнения кодов и другие.

Сумматоры. Сумматоры представляют собой функциональные цифровые устройства, выполняющие операцию сложения чисел. В цифровой технике суммирование осуществляется в двоичном или, реже, двоично-десятичном коде. По характеру действия сумматоры подразделяются на комбинационные (не имеющие элементов памяти) и накопительные (сохраняющие результаты вычислений). В свою очередь, каждый из сумматоров, оперирующий с многоразрядными числами, в зависимости от способа их сложения может быть отнесен к последовательному или параллельному типу.

Сложение многоразрядных чисел в последовательных сумматорах осуществляется поразрядно, последовательно во времени, а в сумматорах параллельного типа — одновременно.

Как последовательные, так и параллельные сумматоры строятся на основе одноразрядных суммирующих схем.

Процедура сложения двух n -разрядных чисел иллюстрируется рис. 7.1. Сложение выполняется в каждом разряде отдельно, но с учетом результата сложения предшествующего разряда. Так, сложение цифр A_1 и B_1 младшего разряда дает бит суммы S_1 и бит переноса P_1 . В следующем (втором) разряде происходит сложение цифр P_1 , A_2 и B_2 , которое формирует сумму S_2 и перенос P_2 . Операция длится, пока не будет сложена каждая пара цифр во всех разрядах. Результатом сложения будет число $S = P_n S_n \dots S_1$, где P_n и S_i отображают 1 или 0, полученные в результате поразрядного сложения.

Из рассмотренного принципа сложения следует, что для построения n -разрядного сумматора необходимо иметь два типа одноразрядных схем, называемых полусумматором и полным сумматором, или просто сумматором. Полусумматор имеет два входа A и B для двух слагаемых и два выхода: S (сумма) и P (перенос). Обозначением полусумматора служат буквы HS (halfsum — полусумма). Он не учитывает результата переноса из предыдущего разряда, поэтому может использоваться только в первом разряде n -разрядного сумматора. Полусумматоры применяются также для построения полного сумматора [14].

Полный сумматор имеет три входа: слагаемых i -го разряда A_i и B_i и переноса из $(i-1)$ -го разряда P_{i-1} .

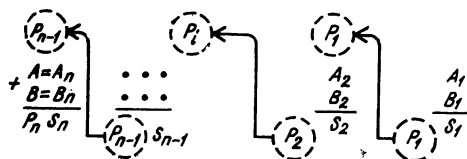


Рис. 7.1

Таблица 7.1

Номер порядка выб	Входы			Выходы	
	A_i	B_i	P_{i-1}	P_i	S_i
0	0	0	0	0	0
1	0	0	1	0	1
2	0	1	0	0	1
3	0	1	1	1	0
4	1	0	0	0	1
5	1	0	1	1	0
6	1	1	0	1	0
7	1	1	1	1	1

Описание работы полусумматора и полного сумматора осуществляется с помощью таблиц истинности (соответствия), которые составляются в соответствии с принципом работы этих схем для сумматора (табл. 7.1).

Схема последовательного многоразрядного сумматора приведена на рис. 7.2, а. При последовательном вводе используется один, общий для всех разрядов полный сумматор с дополнительной цепью задержки. Оба слагаемых кодируются последовательно импульсов, которые синхронно вводятся в сумматор через входы A и B , начиная с младших разрядов. Цепь задержки обеспечивает хранение импульса переноса P_i на время одного такта, т. е. до прихода пары слагаемых следующего разряда, с которыми он будет просуммирован. Достоинство последовательных сумматоров — малые аппаратные затраты. Недостаток — сравнительно низкое быстродействие, так как одновременно суммируется лишь пара слагаемых.

Схема параллельного n -разрядного сумматора с последовательным переносом приведена на рис. 7.2, б. Она собрана на одноразрядных сумматорах, первый из которых работает в режиме полусумматора, для чего на его входе переноса P_i установлен потенциал U^0 . Слагаемые A_i и B_i складываются во всех разрядах одновременно, а перенос P поступает с окончанием операции сложения в предыдущем разряде.

Быстродействие таких сумматоров ограничивается задержкой переноса t_n каждого разряда. Суммарное время задержки переноса $t_{n\Sigma} = nt_n$, так как формирование сигнала переноса на выходе старшего разряда не может произойти до тех пор, пока сигнал переноса младшего разряда не распространится последовательно по всей системе.

Быстродействие таких сумматоров ограничивается задержкой переноса t_n каждого разряда. Суммарное время задержки переноса $t_{n\Sigma} = nt_n$, так как формирование сигнала переноса на выходе старшего разряда не может произойти до тех пор, пока сигнал переноса младшего разряда не распространится последовательно по всей системе.

Время переноса существенно уменьшается в схемах с параллельным (ускоренным) переносом, принцип которого заключается в том, что для каждого двоичного разряда дополнительно формируются два сигнала: образования переноса G и распространения переноса H , соответственно равные:

$$G_i = A_i B_i, \quad H_i = A_i + B_i.$$

Если $G_i = 1$, т. е. $A_i = B_i = 1$, в i -м разряде формируется сигнал переноса P_i в следующий высший разряд независимо от формирования функций суммы в предыдущих разрядах. Если хотя бы одно из слагаемых A_i или B_i равно 1 (т. е. $H_i = 1$), то перенос в следующий разряд произойдет при наличии сигнала переноса из предыдущего разряда. Если функции распространения переноса в двух соседних разрядах равны 1, т. е. $H_i = H_{i+1} = 1$, и при этом существует сигнал переноса P_{i-1} из предыдущего разряда, то перенос производится непосредственно в разряд с номером $i+2$.

Процесс и схема формирования ускоренного переноса описываются уравнением

$$P_i = G_i + H_i G_{i-1} + H_i H_{i-1} G_{i-2} + \dots + H_i H_{i-1} \dots H_2 H_1 P_0.$$

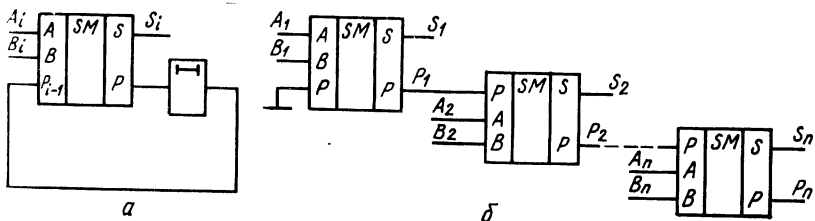


Рис. 7.2

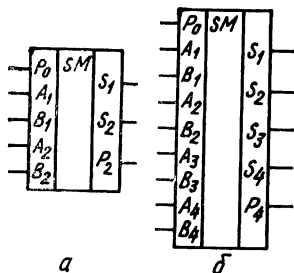


Рис. 7.3

Сумматоры входят в номенклатуру нескольких серий микросхем ТТЛ и КМОП. Условные обозначения микросхем К155ИМ2 и К155ИМ3 приведены на рис. 7.3, а и б.

При последовательном соединении микросхем с целью наращивания разрядности выход переноса непосредственно соединяют со входом переноса микросхем, принадлежащих более высокому разряду.

Дешифраторы. Дешифратор (декодер) — это комбинационное устройство с несколькими входами и выходами, у которого определенным комбинациям входных сигналов соответствует активное состояние одного из выходов. Дешифраторы преобразуют двоичный и двоично-десятичный коды в унитарный код, т. е. код двоичного n -разрядного числа, представленного 2^n разрядами, только один из разрядов которого равен 1.

Дешифраторы могут быть полными и неполными. У полного дешифратора n входов соответствует 2^n выходов. У неполного дешифратора число выходов $m < 2^n$.

Известны три основные структуры дешифраторов: матричная (линейная), каскадная и пирамидальная.

Матричные (линейные) дешифраторы состоят из 2^n логических схем совпадения, каждая из которых имеет n входов. На входы этих логических элементов подаются все возможные комбинации прямых и инверсных разрядов дешифрируемого числа X . Пример матричного дешифратора 3×8 приведен на рис. 7.4, а, а его условное обозначение — на рис. 7.4, б.

Матричные дешифраторы имеют самое высокое быстродействие. Время задержки появления сигнала на выходе в дешифраторах с n -входными логическими элементами составляет время задержки одного элемента ($t_{\Sigma} = t_a$), но их недостаток — большое число входов логических элементов с ростом разрядности. Этот недостаток менее существен при использовании диодной логики. Пример схемы дешифратора 3×8 , выполненного на диодной логике, приведен на рис. 7.5. Для того чтобы такой дешифратор обладал свойством наращиваемости для увеличения разрядности входного числа, он должен строиться из одинаковых схем (на рис. 7.5 обведены пунктирной линией). Так, матричный дешифратор 2×4 может быть построен на основе двух таких схем, дешифратор 3×8 — на основе трех схем, дешифратор 4×16 — на основе 8 схем, дешифратор 5×32 — на основе 20 схем и т. д.

При каскадном построении дешифраторов входное число разбивается на несколько подчисел, количество которых может находиться в диапазоне от $\left\lceil \frac{n}{2} \right\rceil$ до $\left\lfloor \frac{n}{2} \right\rfloor$. При нечетном значении n количество подчисел округляется в сторону ближайшего большего целого числа. Для каждого подчисла формируются все его минтермы путем построения отдельных матричных дешифра-

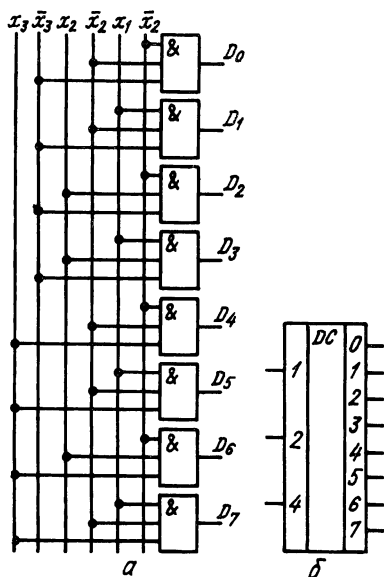


Рис. 7.4

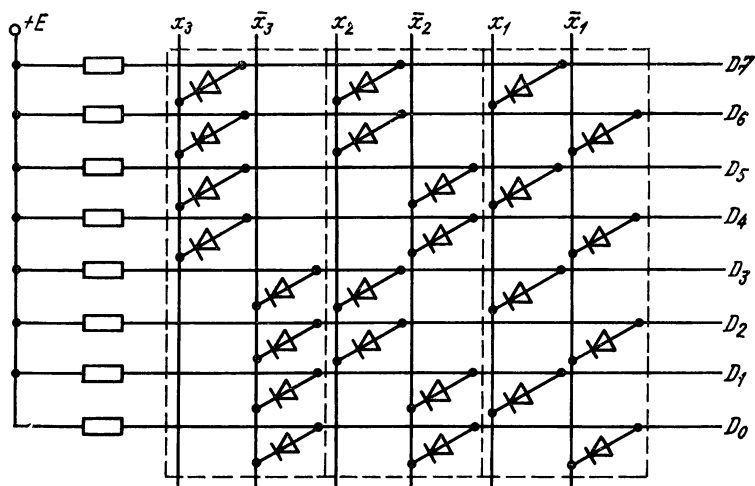


Рис. 7.5

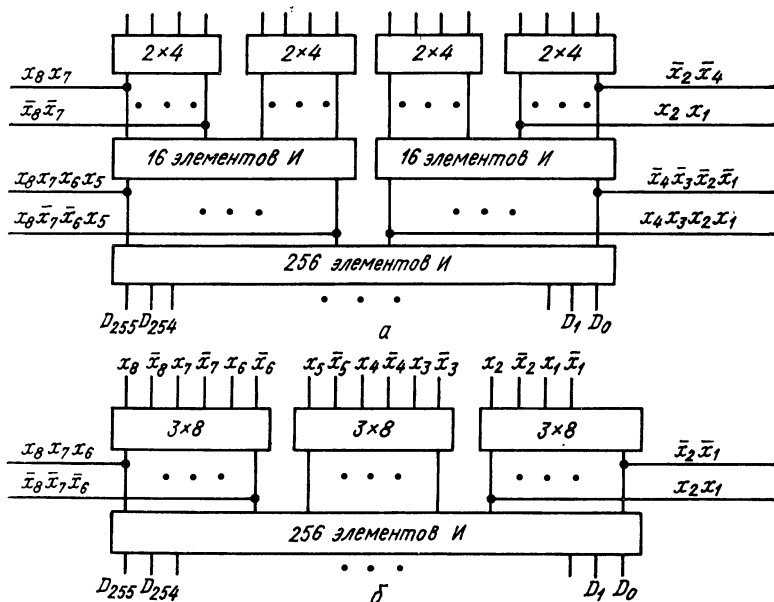


Рис. 7.6

торов. Все дешифраторы подчисел составляют первый каскад дешифратора. В каждом последующем каскаде образуют конъюнкции минтермов из предыдущего каскада. В зависимости от n и числа входов логических элементов каскадный дешифратор можно выполнять в различных вариантах, отличающихся числом каскадов, числом матричных дешифраторов и т. п. Примеры каскадного дешифратора на двух- и трехвходовых элементах при $n = 8$ приведены на рис. 7.6, а и б [16].

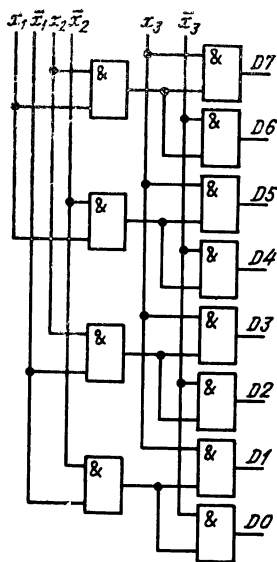


Рис. 7.7

равно $n - 1$, а суммарное время задержки сигнала $t_{3\Sigma} = t_3(n - 1)$.

В интегральной схемотехнике особый интерес представляют методы синтеза дешифраторов на одноконтурных модулях. Для реализации дешифратора на n входов из набора одноконтурных модулей строится многокаскадная схема. Принцип ее построения поясняется рис. 7.8. К управляющим входам каждого из модулей $M_1, M_2, \dots, M_{2^n-1}$ подключено по одному выходу от каждого дешифратора DC_1, DC_2, \dots, DC_r , где s — число информационных входов модуля, r — число управляющих входов модуля.

Дешифраторы можно использовать для реализации логических функций согласно заданной таблице истинности. Пусть, например, функция $F(x_1, x_2, x_3)$ задана единичными значениями на номерах наборов 1, 2, 4, 5, 7 и нулевыми на наборах 0, 3 и 6. Совершенная дизъюнктивная форма этой функции имеет вид

$$F = m_1 + m_2 + m_4 + m_5 + m_7, \quad (7.1)$$

где m_i — конституента единицы i -го набора.

Совершенная конъюнктивная форма функции

$$\bar{F} = \bar{m}_0 \bar{m}_3 \bar{m}_6. \quad (7.2)$$

Для построения схемы достаточно иметь дешифратор 3×7 и соединить его прямые выходы согласно уравнению (7.1) (рис. 7.9, а) или инверсные выходы согласно уравнению (7.2) (рис. 7.9, б).

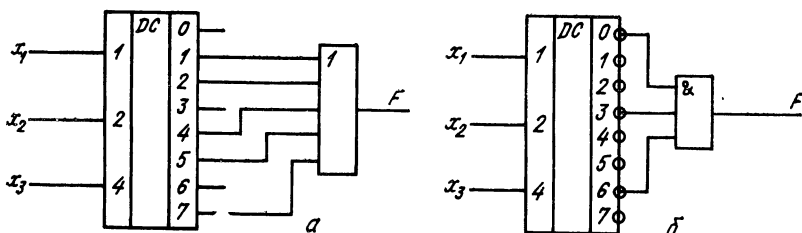


Рис. 7.9

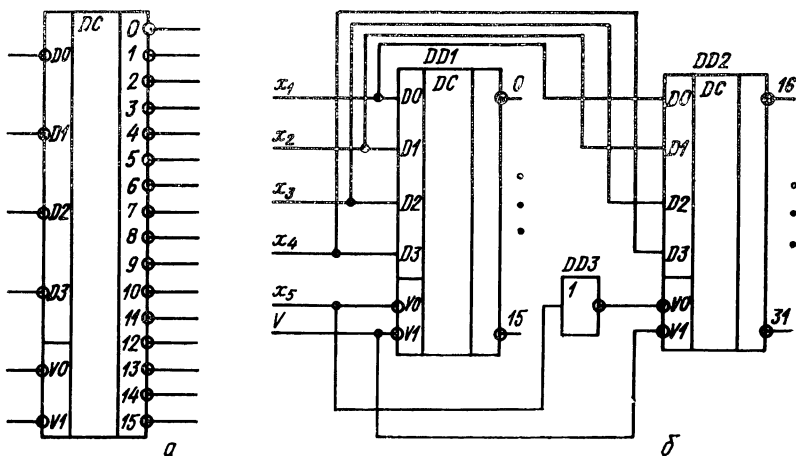


Рис. 7.10

Дешифраторы входят в виде функциональных узлов в состав нескольких серий ТТЛ и КМОП. В качестве примера на рис.7.10, а приведено условное обозначение микросхемы дешифратора 4×16 типа К155ИДЗ. Микросхема имеет четыре адресных входа $D0...D3$, два разрешающих входа и 16 выходов, пронумерованных от 0 до 15. Если на обоих разрешающих входах поддерживается уровень $VO = V1 = 0$, микросхема работает как дешифратор. Потенциал U^1 на любом из разрешающих входов установит уровень U^1 на всех выходах независимо от состояния входов. Для наращивания разрядности (например, получения дешифратора 5×32) шины младших четырех разрядов соединяют с входами $D0...D4$ обеих микросхем, а сигналы старшего разряда подают в прямом виде на один из разрешающих входов первой микросхемы, в инверсном — на разрешающий вход второй. Вторые разрешающие входы заземляются.

Шифраторы. Шифратор называется комбинационное устройство, преобразующее унитарный код, подаваемый на входные шины, в соответствующий код на выходных шинах. Таким образом, шифраторы выполняют функцию, обратную функции, выполняемой дешифратором. Если с выходных шин шифратора снимается n -разрядный код, то максимальное число входных шин определяется числом возможных кодовых комбинаций и составляет 2^n .

Рассмотрим в качестве примера синтез шифратора с пятью входами, преобразующего унитарный код в двоичный. Фрагмент таблицы истинности этого шифратора приведен в виде табл. 7.2. На остальных наборах входных переменных выходные функции имеют безразличные значения. Уравнения, описывающие функции F_1 , F_2 и F_3 , наиболее удобно представить в следующем виде:

$$F_1 = x_5 + x_3 + x_1; \quad F_2 = x_4 + x_3; \quad F_3 = x_2 + x_1. \quad (7.3)$$

Наиболее просто шифраторы реализуются на диодной логике. Так, для приведенного примера диодный шифратор должен иметь пять входных и три выходных шины, причем каждая входная шина соединяется через диоды с выходными в соответствии с уравнениями (7.3) (см.рис.7.11) или непосредственно по таблице истинности (табл. 7.2).

Если шифраторы, разрабатываемые на отдельных логических элементах, преобразуют унитарный входной код практически в любой выходной параллельный код соответствующей разрядности, то шифраторы, выполненные в виде микросхем, как правило, преобразуют сигнал, поданный только на один вход (например, 9), в выходной параллельный двоичный код (в данном случае 1001).

Таблица 7.2

Входы					Выходы		
x_1	x_2	x_3	x_4	x_5	F_3	F_2	F_1
0	0	0	0	1	0	0	1
0	0	0	1	0	0	1	0
0	0	1	0	0	0	1	1
0	1	0	0	0	1	0	0
1	0	0	0	0	1	0	1

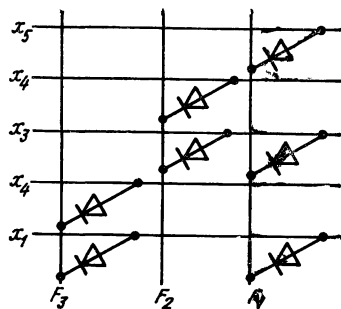


Рис. 7.11

В микросхемах шифраторов для того, чтобы он откликнулся на сигнал только одного входа, его схему делают приоритетной. Тогда выходной код должен соответствовать номеру «старшего» входа, получившего сигнал. Предположим, что активные уровни поступили на входы с номерами 3, 4 и 9. Старший по номеру вход здесь 9, он обладает приоритетом, поэтому выходной код шифратора 1001.

Преобразователи кодов (ПК). Предназначены для преобразования одного параллельного кода в другой. Они используются для шифрации и дешифрации цифровой информации и могут иметь n входов и k выходов. Соотношения между числами n и k могут быть любыми: $n = k$, $n < k$ и $n > k$.

По назначению ПК можно разделить на два типа: с невесовым и с весовым преобразованием кодов. В преобразователях первого типа отсутствует численная взаимосвязь входного и выходного кодов, а имеет место символическая взаимосвязь, например преобразование двоично-десятичного кода в код семисегментного индикатора десятичных цифр. Преобразователи второго типа используются, как правило, для преобразования числовой информации, тогда между числами входного и выходного кодов имеет место заданная математическая взаимосвязь.

Преобразование n -элементного кода в k -элементный можно осуществить с предварительной дешифрацией первого кода и без нее. В первом случае сначала дешифрируется n -элементный код и на каждой из 2^n выходных шин получается сигнал, соответствующий одной из входных кодовых комбинаций. Затем каждый из выходных сигналов кодируется в k -элементном коде при помощи шифратора.

Рассмотрим в качестве примера преобразование трехэлементного кода в пятиэлементный согласно табл. 7.3. Схема, реализующая такой ПК, показана на рис. 7.12. В качестве дешифратора используется полный дешифратор 3×8 , а в качестве шифратора — диодный матричный шифратор.

Во втором случае при построении ПК без предварительной дешифрации входного кода достаточно в соответствии с заданными условиями преобразования составить структурные формулы для каждого из элементов того кода, в котором следует преобразовать заданный код, и затем составить схему ПК.

ПК с невесовым преобразованием кодов, как правило, описываются таблицами истинности, однозначно определяющими входной и выходной коды.

ПК с весовым преобразованием достаточно часто используются для численного преобразования одной непрерывной функции в другую (например, $\sin \alpha$ в $\cos \alpha$) путем их дискретизации, определения входных и выходных кодов каждой функции в одни и те же моменты дискретизации, и уже на основании этих кодов строится схема ПК. В этих случаях разрядность кода определяет точность преобразования, так как с ее увеличением увеличивается точность аппроксимации непрерывной функции ее дискретным эквивалентом.

Мультиплексоры. Мультиплексором называется комбинационное устройство, предназначенное для коммутации в желаемом порядке сигналов с не-

Таблица 7.3

Трёхэлементный код			Пятиэлементный код				
x_1	x_2	x_3	y_1	y_2	y_3	y_4	y_5
0	0	0	0	1	0	1	0
0	0	1	0	1	1	0	0
0	1	0	0	0	0	1	0
0	1	1	1	0	0	1	0
1	0	0	0	0	0	0	1
1	0	1	1	1	1	0	0
1	1	0	1	0	0	1	1
1	1	1	0	0	0	0	1

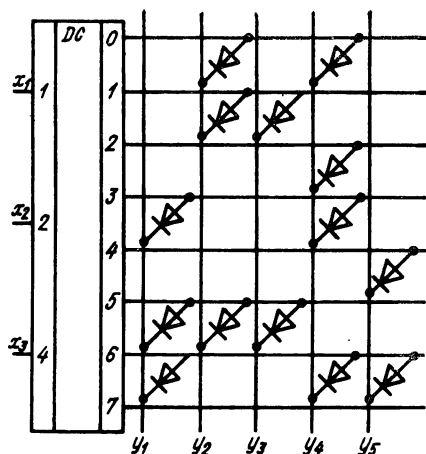


Рис. 7.12

скольких входных шин на одну выходную. С помощью мультиплексора осуществляется временное разделение информации, поступающей по разным каналам. Его можно уподобить бесконтактному многопозиционному переключателю.

Входы мультиплексора делятся на информационные, адресные и разрешающие (стробирующие). На информационные входы подается информация, передаваемая на выход мультиплексора. Адресные входы помогают выбрать нужный информационный вход, а на разрешающий вход подается стробирующий сигнал, разрешающий подключение выбранного входа на один общий (реже два взаимноинверсных) выход. Разрешающий вход, как правило, один, а число информационных и адресных входов взаимосвязано. Если число адресных входов n , то с их помощью можно коммутировать 2^n каналов, т.е. число информационных входов 2^n .

Наличие разрешающего входа позволяет синхронизировать работу мультиплексора с работой других узлов, а также наращивать его разрядность.

Работа мультиплексора описывается следующим логическим уравнением:

$$F = V \bigvee_{i=0}^{2^n-1} D_i m_i, \quad (7.4)$$

где D_i — входные информационные сигналы мультиплексора; m_i — минтермы, образованные переменными адресных шин; V — стробирующий сигнал.

Из этого уравнения следует, что структура мультиплексора состоит из 2^n схем совпадения, каждая из которых имеет n адресных, один информационный и один стробирующий входы, и одной схемы ИЛИ с n входами, суммирующей все выходные сигналы схем совпадения. Выход схемы ИЛИ является выходом мультиплексора. Пример схемы мультиплексора с четырьмя информационными входами «четыре линии к одной» (4×1) приведен на рис. 7.13, а, а условные обозначения микросхем мультиплексоров К155КП7, К155КП1 и К155КП5 — на рис. 7.13, б, в, г.

Мультиплексоры КМОП строятся на основе дешифраторов и двунаправленных вентильных ключей. Поскольку ключи КМОП могут проводить ток в двух направлениях, мультиплексоры на них могут быть использованы и в обратном режиме в качестве демультиплексоров — устройств, коммутирующих сигналы от одной шины к нескольким. Общий ввод информационных сигналов используется как выходной для мультиплексора или как вход-

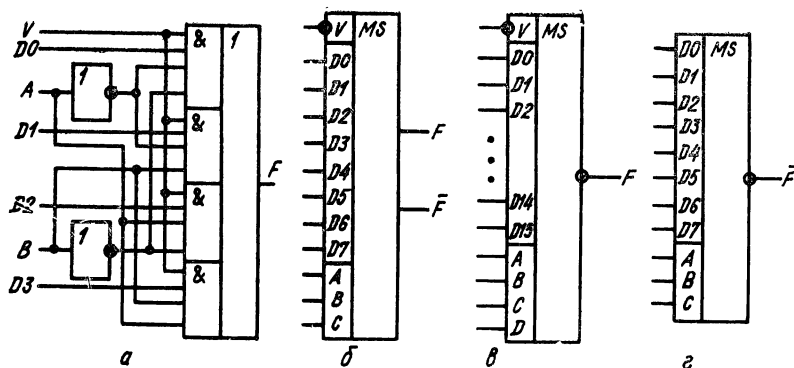


Рис. 7.13

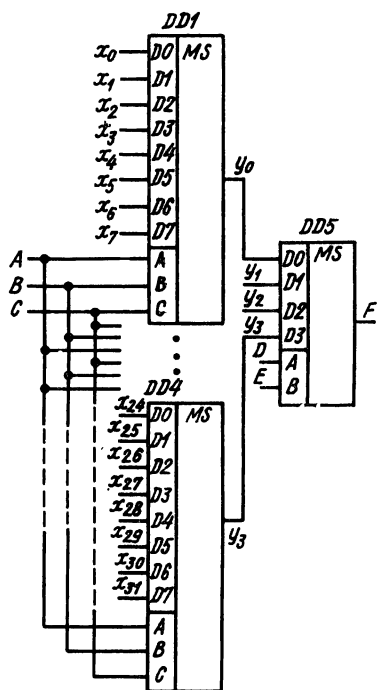


Рис. 7.14

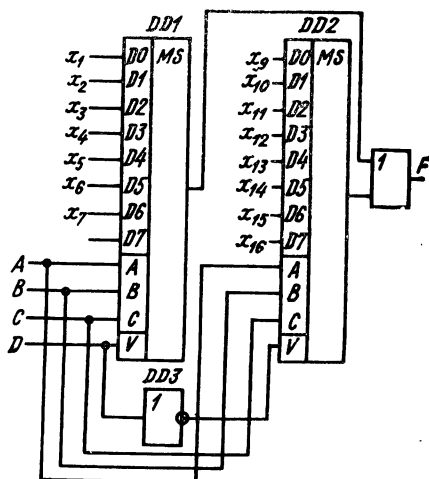


Рис. 7.15

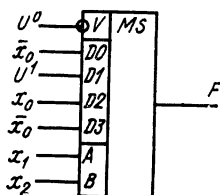


Рис. 7.16

ной для демультиплексора. Эти устройства нередко называют мультиплекс-сор-демультиплексорами, коммутаторами, селекторами.

Мультиплексоры, выпускаемые в виде отдельных микросхем, имеют ограниченное число информационных входов (не более 16). Для увеличения числа входов мультиплексоры наращивают объединением нескольких мультиплексоров в пирамидальную (древовидную) или параллельную системы.

Пирамидальные мультиплексоры строятся по каскадному принципу. Число каскадов определяется требуемым числом входов и числом входов

реальных микросхем и может быть 2, реже 3 и более. На адресные входы мультиплексоров первого каскада подаются младшие разряды кода адреса. Выходы мультиплексоров первого каскада подаются на информационные входы микросхем второго каскада. На адресные входы этих микросхем подключаются следующие по старшинству разряды кода адреса и т. д. В последнем k -м каскаде оказывается одна микросхема мультиплексора, на информационные входы которой подключаются входы всех мультиплексоров $(k-1)$ -го каскада, а на адресные — старшие разряды кода адреса. При наличии стробирующих входов все они объединяются общей шиной. Пример пирамидальной структуры приведен на рис. 7.14 [7]. Недостатками пирамидальных структур являются повышенный расход микросхем и снижение быстродействия.

Если микросхема мультиплексора имеет разрешающий вход, то за счет его использования как информационного можно нарастить разрядность, включая отдельные микросхемы параллельно.

В этом случае разрешающие входы всех мультиплексоров подключаются к выходам дешифратора, на входы которого подаются старшие разряды кода адреса. Адресные шины младших разрядов объединяются через схему ИЛИ. Пример объединения двух мультиплексоров 8×1 в один 16×1 приведен на рис. 7.15. Для этой схемы достаточен дешифратор 1×2 , который реализуется на инверторе.

Быстродействие таких мультиплексоров существенно выше и не зависит от разрядности. Время задержки входного сигнала t_{32} практически равно времени задержки одного корпуса, т. е. $t_{32} \approx t_3$.

Мультиплексоры могут использоваться не только как коммутаторы, но и для других цепей. Одна из перспективных областей их использования — реализация комбинационных, а в ряде случаев и последовательностных логических схем. На мультиплексорах можно реализовать любую логическую функцию, содержащую до $n+1$ переменных, где n — число адресных входов. Рассмотрим, например, логическую функцию F трех переменных, заданную табл. 7.4. Если переменные x_1 и x_2 взять в качестве адресных сигналов, то значение функции F зависит от значения сигналов, установленных на соответствующих информационным входах мультиплексора. При $x_1 = x_2 = 0$ из табл. 7.3 видно, что $F = \bar{x}_0$. При $x_1 = 1, x_2 = 0$ независимо от значения x_0 $F = 1$. При $x_1 = 0, x_2 = 1$ $F = x_0$, при $x_1 = x_2 = 1$ $F = \bar{x}_0$.

Таким образом, если на информационные входы подать информацию $D_0 = \bar{x}_0, D_1 = 1, D_2 = x_0, D_3 = \bar{x}_0$, то такая схема реализует искомую функцию (рис. 7.16).

Демультимплексоры. Демультимплексоры в функциональном отношении противоположны мультиплексорам. В них сигналы с одного информационного входа распределяются в необходимой последовательности по нескольким выходам соответствующим кодам на адресных входах. При n адресных входах демультимплексор может иметь до 2^n выходов.

Принцип работы демультимплексора поясняет рис. 7.17, а, где x — информационный, A — адресный входы. В зависимости от сигнала A по адресному входу открыт верхний или нижний логический элемент И и через него сигнал x подключается либо к выходу F_0 , либо к выходу F_1 . Как и мультиплек-

Таблица 7.4

Номер разрядный	x_2	x_1	x_0	F	Уравнение выхода
0	0	0	0	1	$F = \bar{x}_0$
1	0	0	1	0	
2	0	1	0	1	$F = 1$
3	0	1	1	1	
4	1	0	0	0	$F = x_0$
5	1	0	1	1	
6	1	1	0	1	$F = \bar{x}_0$
7	1	1	1	0	

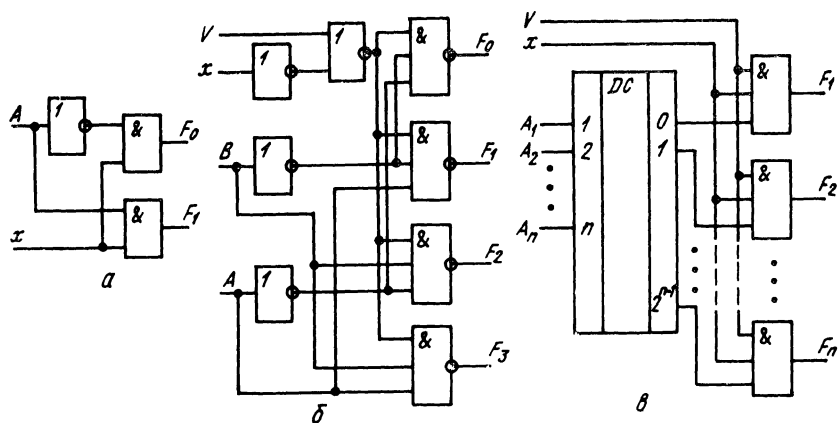


Рис. 7.17

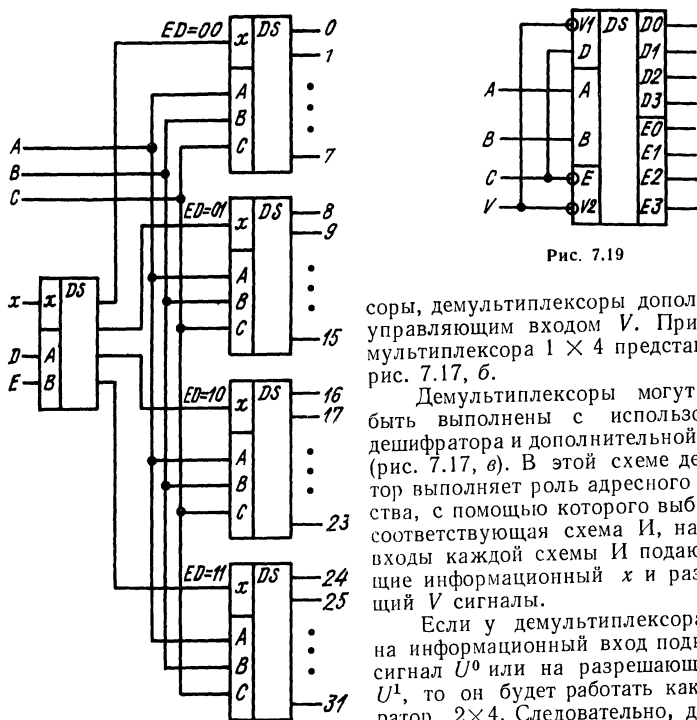


Рис. 7.18

Рис. 7.19

схемы, демультиплексоры дополняются управляющим входом V . Пример демультиплексора 1×4 представлен на рис. 7.17, б.

Демультиплексоры могут также быть выполнены с использованием дешифратора и дополнительной логики (рис. 7.17, в). В этой схеме дешифратор выполняет роль адресного устройства, с помощью которого выбирается соответствующая схема И, на другие входы каждой схемы И подаются общие информационный x и разрешающий V сигналы.

Если у демультиплексора 1×4 на информационный вход подключить сигнал U^0 или на разрешающий вход U^1 , то он будет работать как дешифратор 2×4 . Следовательно, дешифратор можно рассматривать как обращенный по входам демультиплексор,

у которого адресные входы стали информационными, а информационный вход — разрешающим.

Наращивание разрядности демультиплексора принципиально не отличается от аналогичной задачи у мультиплексоров. Так, в пирамидальной (каскадной) схеме наращивание производится ступенями, причем каждая последующая ступень имеет больше элементов, чем предыдущая, а число эле-

ментов последующей ступени определяется числом информационных выходов предыдущей ступени. Пример составления демультиплексора 1×32 из демультиплексора 1×4 и четырех 1×8 показан на рис. 7.18 [7].

На рис. 7.19 показано условное обозначение микросхемы К155ИД4, которая может выполнять роль как демультиплексора, так и дешифратора. Если входы A , B и C использовать как адресные, а информацию подавать на вход V , схема работает как демультиплексор 1×8 . При заземленном входе V она работает как дешифратор состояния трех входов A , B , C на восемь выходов (от D_0 до E_3).

ЗАДАЧИ И УПРАЖНЕНИЯ

7.1. Сложите в двоичном коде числа: а) 0101 и 0111; б) 0110 и 1010; в) 1101 и 1010. Сколько разрядов n должен иметь сумматор для сложения этих чисел?

7.2. Сложите в двоичном коде числа: а) 101 и 11011; б) 11 и 101; в) 110000 и 110; г) 00011 и 10. Сколько разрядов должен иметь сумматор в каждом отдельном случае?

7.3. Объясните, что такое полусумматор и сумматор и чем они отличаются.

7.4. Сколько одноразрядных сумматоров и полусумматоров необходимо иметь для сложения: а) двух трехразрядных чисел; б) двух одноразрядных чисел; в) двух пятиразрядных чисел; г) одного двухразрядного и одного трехразрядного; д) одного трехразрядного и одного восьмиразрядного?

7.5. На рис. 7.3, а представлено условное изображение микросхемы сумматора К155ИМ2. Объясните, сколько разрядов имеет этот сумматор и укажите назначение его входов и выходов.

7.6. На рис. 7.3, б показано условное изображение микросхемы сумматора К155ИМ3. Объясните, сколько разрядов имеет этот сумматор и укажите назначение его входов и выходов?

7.7. Можно ли взаимно менять входы внутри одного разряда сумматора?

7.8. Каким образом следует соединять микросхемы сумматоров с целью наращивания разрядности?

7.9. Нарисуйте схему сумматора для сложения двух четырехразрядных чисел на микросхеме К155ИМ2. На какие входы микросхем такого сумматора подаются младшие разряды суммируемых чисел, а на какие — старшие?

7.10. Нарисуйте схему сумматора для сложения одного трехразрядного и одного шестиразрядного двоичных чисел на микросхемах К155ИМ3. На какие входы получившейся схемы сумматора подаются складываемые числа?

7.11. Сколько схем полных одноразрядных сумматоров необходимо для построения последовательного сумматора двух шестиразрядных чисел?

7.12. Полный цикл суммирования двух одноразрядных чисел в последовательном сумматоре составляет 2 мкс. Какое максимальное время необходимо для суммирования двух восьмиразрядных чисел?

7.13. Время формирования переноса в одном разряде параллельного сумматора с последовательным переносом составляет 0,5 мкс. Какое максимальное время необходимо для суммирования одного трехразрядного и одного восьмиразрядного чисел?

7.14. Объясните принцип формирования ускоренного (сквозного) переноса в параллельных сумматорах с параллельным переносом.

7.15. Для чего необходим элемент задержки в цепи сигнала переноса в последовательном сумматоре?

7.16. Полный цикл суммирования двух одноразрядных чисел в последовательном сумматоре составляет 1,5 мкс. Такое максимальное время необходимо для суммирования одноразрядного и десятиразрядного чисел?

7.17. Время суммирования в одном разряде последовательного сумматора составляет 0,2 мкс, время задержки сигнала переноса равно 0,5 мкс. Какое будет: а) время полного цикла суммирования одного разряда; б) максимальное время суммирования трехразрядного и восьмиразрядного чисел?

7.18. Как из полного одноразрядного сумматора получить полусумматор?

7.19. Составьте таблицу истинности полусумматора.

7.20. Какие значения суммы S_i и переноса P_i будут на выходе одноразрядного полного сумматора, если значения входов A_i и B_i и переноса P_{i-1} принимают следующие значения: а) $A_i = 0$; $B_i = 1$; $P_{i-1} = 0$; б) $A_i = 1$; $B_i = 0$; $P_i = 1$; в) $A_i = 1$, $B_i = 1$, $P_{i-1} = 0$?

7.21. Какая комбинационная схема называется дешифратором и в чем ее отличие от других комбинационных схем?

7.22. Какие схемы построения дешифраторов Вы знаете и в чем их особенности?

7.23. Для какого из типов дешифраторов (матричных, каскадных или пирамидальных) требуются логические элементы с минимальным коэффициентом объединения?

7.24. Какого типа дешифраторы (матричные, каскадные или пирамидальные) целесообразно строить при разрядности входного числа, превышающего коэффициент объединения логических элементов, на которых разрабатывается дешифратор?

7.25. Сколько двухвходовых логических элементов необходимо иметь для построения матричного дешифратора при разрядности входного числа $n = 3$?

7.26. Какое минимальное число логических элементов типа ИЛИ-НЕ требуется для построения дешифратора при разрядности входного числа $n = 5$ в случае, когда это число представлено только прямыми значениями переменных?

7.27. Какая структура дешифратора (матричная, каскадная или пирамидальная) требуется при построении минимального количества логических элементов?

7.28. Какого типа элементов (И-НЕ или ИЛИ-НЕ) требуется меньше для построения дешифратора с прямыми выходами?

7.29. Дешифратор какого типа (матричный, каскадный или пирамидальный) имеет наибольшее быстродействие?

7.30. Модульный дешифратор имеет 3 информационных входа и один управляющий. Сколько таких модулей необходимо для построения дешифратора с разрядностью входного числа $n = 4$?

7.31. Определите задержку сигналов $t_{3\Sigma}$ на выходе пирамидального дешифратора на 8 входов, если время задержки сигнала одним логическим элементом $t_3 = 1$ мкс.

7.32. Определите задержку сигналов $t_{3\Sigma}$, вносимую каскадным дешифратором, построенным на двухвходовых логических элементах, при разрядности входного числа $n = 5$.

7.33. Сколько схем совпадения содержится в одной декаде матричного дешифратора двоично-десятичного кода?

7.34. Сколько диодов содержится в одной декаде матричного дешифратора двоично-десятичного кода, выполненного на диодной логике?

7.35. Сколько диодов должно содержаться в матричном дешифраторе восьмиразрядного двоичного кода?

7.36. Нарисуйте на основе дешифратора с прямыми выходами схемы для реализации логических функций, заданных полным набором их выходных значений: а) $F(x_1, x_2, x_3) = 01011100$; б) $F(x_1, x_2, x_3) = 11010011$; в) $F(x_1, x_2, x_3) = 00101100$; г) $F(x_1, x_2, x_3) = 01011000$.

7.37. Нарисуйте на основе дешифратора с инверсными выходами схему для реализации логической функции трех переменных с двумя выходами F_1 и F_2 , заданных совершенной дизъюнктивной формой:

$$F_1 = x_3 x_2 \bar{x}_1 + \bar{x}_3 x_2 x_1 + x_3 \bar{x}_2 \bar{x}_1, \\ F_2 = \bar{x}_3 \bar{x}_2 x_1 + x_3 \bar{x}_2 x_1 + \bar{x}_3 x_2 x_1 + x_3 x_2 x_1.$$

7.38. Нарисуйте на основе дешифратора с прямыми выходами схему для реализации логической функции трех переменных с четырьмя выходами, заданной полным набором их выходных значений: $F_1(x_1, x_2, x_3) = 00100010$, $F_2(x_1, x_2, x_3) = 10100001$, $F_3(x_1, x_2, x_3) = 01000001$, $F_4(x_1, x_2, x_3) = 00001100$.

7.39. На рис. 7.10, а представлено условное изображение микросхемы дешифратора К155ИД3. Объясните, для чего служит эта микросхема, каковы разрядность входного числа и назначение входов и выходов микросхемы.

7.40. На вход микросхемы К155ИД3 (рис. 7.10, а) поступает трехразрядное число в двоичном коде. К каким входам микросхемы его следует подключать и с каких выходов можно будет снять выходной сигнал?

7.41. Можно ли использовать микросхему дешифратора К155ИД3 (рис. 7.10, а) как два независимых дешифратора двухразрядных двоичных чисел, подавая их соответственно на входы $D0, D1$ и $D2, D3$?

7.42. Сколько корпусов N микросхем К155ИД3 необходимо для дешифрации пятиразрядного двоичного числа?

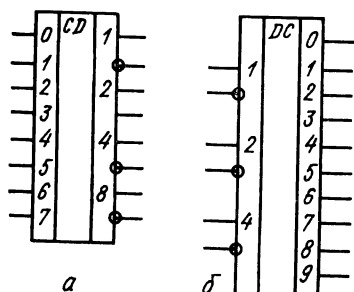


Рис. 7.20

Таблица 7.5

Входы					Выходы		
x_1	x_2	x_3	x_4	x_5	F_1	F_2	F_3
0	0	0	0	1	1	1	0
0	0	0	1	0	0	1	1
0	0	1	0	0	1	0	0
0	1	0	0	0	0	1	0
1	0	0	0	0	0	0	1

7.43. Нарисуйте схему дешифратора для дешифрации пятиразрядного двоичного числа, выполненного на микросхеме К155ИД3.

7.44. Какое комбинационное устройство называется шифратором, что общего и чем отличаются шифратор и дешифратор?

7.45. Сколько выходных шин n должен иметь шифратор, если число входных шин m : а) $m = 3$; б) $m = 5$; в) $m = 7$; г) $m = 12$; д) $m = 24$; е) $m = 32$.

7.46. Сколько входных шин m может иметь шифратор, если число выходных шин n равно: а) $n = 2$; б) $n = 3$; в) $n = 4$; г) $n = 5$?

7.47. Сколько комбинаций N кода выходного числа может быть на выходе шифратора, если число входных шин m равно: а) $m = 5$; б) $m = 17$; в) $m = 24$?

7.48. Шифратор задан таблицей истинности (табл. 7.5). Запишите уравнения для его выходов и реализуйте схему на двухвходовых элементах И-НЕ.

7.49. Нарисуйте схему шифратора, заданного табл. 7.5, на диодной логике.

7.50. Сколько диодов необходимо для реализации шифратора, заданного таблицей истинности (табл. 7.5)?

7.51. Сколько диодов необходимо для реализации шифратора с числом входов $m = 8$ и числом выходов $n = 3$?

7.52. Сколько диодов необходимо для реализации шифратора с числом входов $m = 16$ и числом выходов $n = 4$?

7.53. На рис. 7.20 представлено условное обозначение двух схем. Определите их назначение, а также назначение основных входов и выходов.

7.54. На входах 0, 1, 5 и 12 микросхемы шифратора присутствуют сигналы логической единицы. Какой код устанавливается на выходе микросхемы, если его разрядность $n = 4$?

7.55. На входах 0, 4, 8 и 15 микросхемы шифратора присутствуют сигналы логической единицы. Какой код устанавливается на выходе микросхемы, если его разрядность $n = 4$?

7.56. Какие комбинационные устройства называются преобразователями кодов и как они подразделяются по назначению?

7.57. Какие способы построения ПК существуют и чем они различаются?

7.58. Сколько элементов должен содержать выходной код ПК одного двоично-десятичного числа в код управления семисегментным знаковым индикатором одnorазрядного десятичного числа?

7.59. Какая размерность дешифратора необходима для преобразования пятиэлементного кода, заданного в табл. 7.2, в трехэлементный двоичный код и сколько диодов при этом должен содержать шифратор?

7.60. Как влияет на точность преобразования разрядность выходного кода ПК при неизменной разрядности входного кода при преобразовании одной непрерывной функции, задаваемой входным кодом, в другую непрерывную функцию?

7.61. Какие комбинационные устройства называются мультиплексорами, как они обозначаются на схемах и для каких целей используются?

7.62. На один общий выход с помощью мультиплексора необходимо коммутировать 13 различных шин. Какую разрядность должны иметь адресные шины этого мультиплексора?

7.63. На входах мультиплексора (рис. 7.13, а) установлены следующие сигналы: а) $D0 = 1, D1 = 0, D2 = 1, D3 = 0, V = 1, A = 0, B = 1$; б) $D0 = 1, D1 = 1, D2 = 0, D3 = 0, V = 1, A = B = 1$; в) $D1 = D2 = D3 = 0, D0 = 0, V = 0, A = 1, B = 0$. Какие сигналы будут на выходе F схемы?

7.64. На входах мультиплексора К155КП7 (рис. 7.13, б) установлены следующие сигналы: а) $D0 = D1 = 1, D2 = D3 = 0, D4 = D7 = 1; A = B = C = 0, V = 0$; б) $D0 = D3 = D5 = D7 = 1, D1 = D2 = D4 = D6 = 0, A = B = 1; C = 0; V = 1$; в) $D0 = 1, D1 = 0, D2 = x_1, D3 = \bar{x}_1, D4 = D5 = 1, D6 = D7 = 0, A = 0, B = C = 1, V = 0$; 2) $D0 = y_1, D1 = 1, D2 = 0, D3 = y_2, D4 = 1, D5 = \bar{x}_3, D6 = D7 = 0, A = 1, B = 0, C = 1, V = 0$. Какие сигналы будут на прямом F и инверсном \bar{F} выходах?

7.65. На входах мультиплексора К155КП1 (рис. 7.13, в) установлены следующие сигналы: а) $D0...D5 = 1, D6...D15 = 0; A = B = 1; C = D = 0; V = 1$; б) то же, но $V = 0$; в) $D0 = D5 = D6 = D8 = D12 = 0$, на остальных информационных входах единица; $A = 1, B = 0, C = 1, D = 0, V = 0$. Какие сигналы будут на выходе микросхемы?

7.66. Назовите основные способы наращивания разрядности мультиплексоров и приведите их сравнительные характеристики.

7.67. Объясните методику пирамидального соединения микросхем мультиплексоров.

7.68. Для построения мультиплексора 32×1 используются только микросхемы К155КП7 (рис. 7.13, б). Какой способ наращивания разрядности следует использовать? Сколько корпусов микросхем требуется?

7.69. Для построения мультиплексора 48×1 используются микросхемы К155КП5 (рис. 7.13, г) Ответьте: а) сколько каскадов необходимо для построения этого мультиплексора; б) сколько разрядов должен иметь код адреса; в) сколько микросхем необходимо

для построения этого мультиплексора; г) как соединяются адресные шины первого и последующих каскадов, если они обозначаются, начиная с младшего разряда, буквами A, B, C, D, E, F, G и т.д.

7.70. Определите суммарное время задержки $t_{3\Sigma}$ входного сигнала в трехкаскадном пирамидальном мультиплексоре, если время задержки одной микросхемы, из которых составлен мультиплексор, $t_3 = 2$ мкс.

7.71. Для построения мультиплексора 88×1 с параллельной структурой используются микросхемы К155КП7 (рис. 7.13, б). Ответьте: а) сколько корпусов микросхем необходимо; б) какая должна быть разрядность кода адреса; в) какая размерность дешифратора необходима для управления разрешающими входами отдельных микросхем.

7.72. Какие сигналы необходимо подать на информационные выходы $D0...D3$ мультиплексора 4×1 с прямым выходом, чтобы по адресным входам A и B он реализовал функцию $F = \bar{x}_2x_1 + x_2\bar{x}_1$?

7.73. На адресные входы A и B мультиплексора 4×1 с инверсным выходом поданы соответственно сигналы x_1 и x_2 . Какие сигналы необходимо подать на информационные входы $D0, D1, D2, D3$, чтобы была реализована функция $F = x_0x_1 + x_0x_2 + x_1x_2$?

7.74. На адресные входы A и B мультиплексора 4×1 с прямым выходом поданы соответственно сигналы x_1 и x_2 . Какие сигналы необходимо подать на информационные входы $D0, D1, D2, D3$, чтобы была реализована логическая функция: а) $F = x_2x_1$; б) $F = \bar{x}_2x_1$; в) $F = \bar{x}_1 + x_2$; г) $F = \bar{x}_1(x_0 + \bar{x}_2)$; д) $F = x_2x_1x_0 + \bar{x}_2\bar{x}_1\bar{x}_0$?

7.75. На адресные входы A, B, C мультиплексора К155КП5 (рис. 7.13, з) поданы соответственно сигналы x_1, x_2, x_3 . Какие сигналы необходимо подать на информационные входы, чтобы были реализованы следующие логические функции четырех переменных функций x_0, x_1, x_2, x_3 : а) $F = VK_i^4$, где $i = 0, 1, 3, 5, 9$; б) $F = VK_i^4$, где $i = 1, 2, 3, 6, 7$; в) $F = VK_i^4$, где $i = 0, 1, 2, 7, 12, 13, 14$?

7.76. На адресные входы A, B, C мультиплексора К155КП1 (рис. 7.13, б) поданы соответственно сигналы x_1, x_2, x_3 . Какие сигналы необходимо подать на информационные и управляющий входы для реализации следующих логических функций: а) $F = x_3x_2 + \bar{x}_3\bar{x}_2 + x_2x_0$; б) $F = x_3x_1 + \bar{x}_2 + x_3\bar{x}_0$?

7.77. Какие сигналы необходимо подать на информационные входы $D0, D1, D2, D3$ четырехканального мультиплексора с инверсным выходом, чтобы по адресным входам A и B он реализовал функции: а) $F = AB + \bar{A}\bar{B}$; б) $F = A + B + C$; в) $F = ABC$; г) $F = A\bar{B} + C$?

7.78. Какое комбинационное устройство называется демультиплексором, как обозначаются демультиплексоры на схемах и для каких целей используются?

7.79. Число выходов демультиплексора 28. Какое число адресных шин он должен иметь?

7.80. Что имеют общего и чем отличаются демультиплексоры и дешифраторы?

7.81. Объясните принципы наращивания демультиплексоров.

7.82. Какое максимальное число выходов демультиплексора может быть получено при наличии 5 микросхем демультиплексоров 1×8 ?

7.83. При каких условиях микросхема K155ИД4 (рис. 7.19) может быть использована как дешифратор, а при каких—как демультиплексор?

7.84. Микросхемы мультиплексора 1×4 и демультиплексора 1×4 включены последовательно и имеют общие адресные шины. На информационных входах мультиплексора следующие сигналы: $D0 = 1$, $D1 = 0$, $D2 = 0$, $D3 = 1$. При каких адресных сигналах A и B на выходе демультиплексора будет логическая единица?

7.85. Какие сигналы будут на выходах демультиплексора рис. 7.17, б, если сигналы на его входах: а) $x = 1$, $A = 1$, $B = 0$, $V = 1$; б) $x = 1$, $A = 0$, $B = 1$, $V = 0$?

7.86. Какие сигналы должны быть на входах демультиплексора рис. 7.17, б для того, чтобы сигнал на выходе $F_2 = 1$?

7.87. Демультиплексор 1×8 собран по схеме рис. 7.17, в. Какие сигналы должны быть на входах демультиплексора для того, чтобы: а) сигнал на выходе $F_3 = 1$; б) сигнал на выходе $F_5 = 0$.

7.88. Чем отличаются демультиплексоры, выполненные на микросхемах ТТЛ и КМОП?

7.89. Какие сигналы должны быть на входах демультиплексора рис. 7.18 для того, чтобы информационный вход был соединен с выходом 21?

7.90. На входах демультиплексора рис. 7.18 следующие сигналы: $A = 0$, $B = 1$, $C = 1$, $D = 1$, $E = 0$. С каким выходом соединен информационный вход x ?

КОНТРОЛЬНЫЕ ЗАДАНИЯ

Задание 7.1. Просуммировать три шестнадцатиразрядных двоичных числа, заданных табл. 4.2 и 4.3.

Методика выполнения задания

1. В соответствии с порядковым номером (1 или 2) группы на курсе и своим списочным номером n в группе из табл. 4.2 и 4.3 выбирают номер варианта n и в соответствии с этим номером определяют три шестнадцатиразрядных двоичных числа по следующей методике:

первое число задается строкой с номером $N = n$;

второе число задается строкой с номером $N = n + 1$ при $n \leq 29$ и $n + 1 = 30$ при $n = 30$;

третье число задается строкой с номером $N = n + 1$ при $n \leq 28$ и $n + 2 = 30$ при $28 \leq n < 30$. Например, для первой по

порядку группы на курсе и списочного номера 30 выбираем:

первое число ($N = 30$) $A = 1110000011000110$;

второе число ($N = 1$) $B = 1110000001111010$;

третье число ($N = 2$) $B = 1011010001100001$.

Все безразличные состояния заменяются единичными значениями:

$$A = 1110001111000111;$$

$$B = 1111001101111010;$$

$$C = 1011110001101101.$$

3. Складывают два первых числа A и B , для чего их поразрядно записывают друг под другом и поразрядно складывают с учетом переносов из предыдущих разрядов:

$$P_1 = \quad \quad \quad 110001111111110$$

$$A = 1110001111000111$$

$$B = 1111001101111010$$

$$S_1 = 1101011101000001$$

4. Складывают полученную сумму S_1 и третье число B , для чего их поразрядно складывают с учетом переносов из предыдущих разрядов:

$$P_1 \quad \quad \quad = 1111110001000001$$

$$S_1 = 11101011101000001$$

$$C = 1011110001101101$$

$$S = 101001001110101110$$

Полученная сумма S и является искомым числом.

Задание 7.2. Разработать преобразователь кода по схеме дешифратор-шифратор с шифратором, выполненным по матричной диодной схеме, для преобразования входных функций, заданных табл. 7.6 и 7.7, в соответствующие им выходные при условии, что входные функции заданы двоичным четырехразрядным кодом, выходные — двоичным пятиразрядным кодом, а диапазон изменения параметра x составляет $(0...1) \pi/2$ с дискретностью 0,1.

Методика выполнения задания

В соответствии с порядковым номером (1 или 2) группы на курсе и своим списочным номером n в группе из табл. 7.6 и 7.7 выбирают номер варианта n и выписывают входную и выходную функции разрабатываемого ПК. Например, для первой по порядку группы и списочного номера 30 выбирают функции $F_{\text{вх}} = \sin \pi x$; $F_{\text{вых}} = \cos \pi x$.

2. Определяют дискретные значения входной функции при равномерной дискретизации с шагом $0,1\pi$ при изменении x от 0 до 1. Полученные данные переводят в двоичный четырехразрядный код, для чего каждое из полученных дискретных значений функции умножают на число $(2^4 - 1)$, результат округляют до ближайшего

Таблица 7.6

Номер варианта	Входная функция	Выходная функция
1	$\sin \pi x$	x
2	$\cos \pi x$	x
3	$1 - \sin \pi x$	$0,8x$
4	$1 - \cos \pi x$	$0,8x$
5	$\sin \pi x$	x^2
6	$\cos \pi x$	x^2
7	$1 - \sin \pi x$	x^2
8	$1 - \cos \pi x$	x^2
9	$(1 - \sin \pi x)^2$	$0,5x$
10	$(1 - \cos \pi x)^2$	x
11	$\sqrt{1 - \sin \pi x}$	x
12	$\sqrt{1 - \cos \pi x}$	x
13	$\frac{1}{\sqrt{2\pi}} \sqrt{\pi - x + \frac{1}{2} \sin 2x}$	x
14	$\frac{1}{\sqrt{2\pi}} \sqrt{\pi - x + \frac{1}{2} \cos 2x}$	x
15	$\sin^2 \pi x$	x
16	$\cos^2 \pi x$	x
17	$1 - \sin^2 \pi x$	x
18	$1 - \cos^2 \pi x$	x
19	$x \sin \pi x$	$\sin x$
20	$x \sin \pi x$	$\cos x$
21	$x (1 - \sin \pi x)$	x
22	$x (1 - \cos \pi x)$	x
23	$x (1 - \sin \pi x)^2$	$\sin x$
24	$x (1 - \cos \pi x)^2$	$\cos x$
25	$x \sqrt{1 - \sin \pi x}$	x
26	$x \sqrt{1 - \cos \pi x}$	x
27	$x \sqrt{1 - \sin \pi x}$	$\sin x$
28	$x \sqrt{1 - \cos \pi x}$	$\cos x$
29	$1 - x \sin^2 x$	$1 - x \cos^2 x$
30	$\sin \pi x$	$\cos \pi x$

Таблица 7.7

Номер варианта	Входная функция	Выходная функция
1	$1 - x \sin^2 \pi x$	$\sin \pi x$
2	$1 - x \cos^2 \pi x$	$\cos \pi x$
3	x	$\sin \pi x$
4	x	$\cos \pi x$
5	$\sin \pi x$	$\sqrt{1 - \sin \pi x}$
6	$\sin \pi x$	$\sqrt{1 - \cos \pi x}$
7	$\cos \pi x$	$\sqrt{1 - \sin \pi x}$
8	$\cos \pi x$	$\sqrt{1 - \cos \pi x}$
9	$(1 - \sin \pi x)^2$	$\sin \pi x$
10	$(1 - \sin \pi x)^2$	$\cos \pi x$
11	$(1 - \cos \pi x)^2$	$\sin \pi x$
12	$(1 - \cos \pi x)^2$	$\cos \pi x$
13	x	$\sqrt{x(1 - \sin \pi x)}$
14	x	$\sqrt{x(1 - \cos \pi x)}$
15	$\sin^2 x$	$\cos^2 x$
16	x	$1 - \sin \pi x$
17	x	$1 - \cos \pi x$
18	x^2	$\sin \pi x$
19	x^2	$\cos \pi x$
20	x	$1 - \sin^2 \pi x$
21	x	$1 - \cos^2 \pi x$
22	$\sin \pi x$	$\sin^2 \pi x$
23	$\cos \pi x$	$\cos^2 \pi x$
24	$\cos \pi x$	$\sin \pi x$
25	$\sin \pi x$	$x \cdot \sin \pi x$
26	$\sin \pi x$	$x \cos \pi x$
27	$\cos \pi x$	$x \cos \pi x$
28	$\cos \pi x$	$x \sin \pi x$
29	$\sqrt{\sin \pi x}$	$\cos \pi x$
30	$\sqrt{\cos \pi x}$	$\sin \pi x$

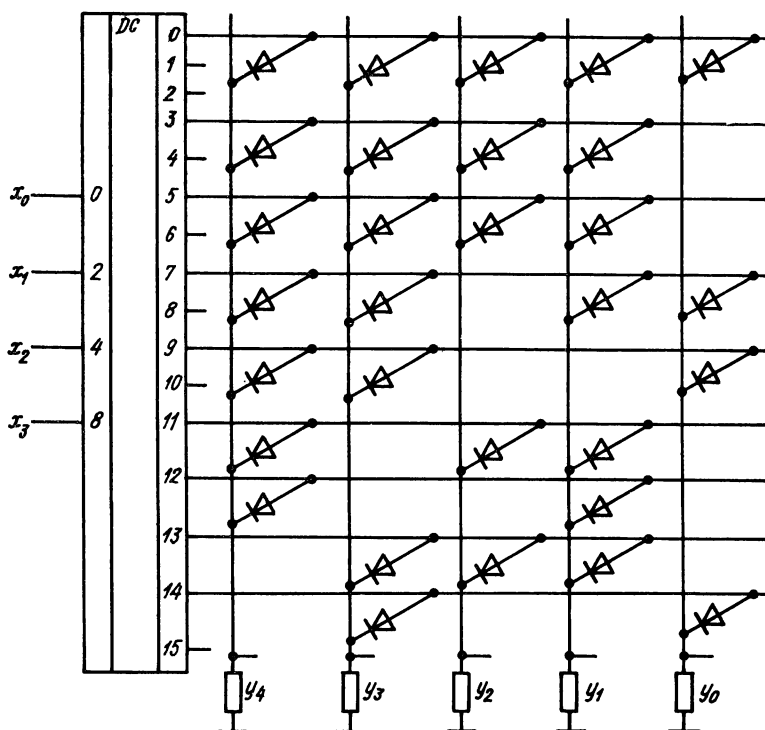


Рис. 7.21

целого десятичного числа, которое и записывают в двоичном четырехразрядном коде. Результаты сводят в таблицу (для приведенного примера табл. 7.8), где в строке 1 указаны значения x , строке 2 — πx , строке 3 — $\sin \pi x$ в десятичном коде, строке 4 — $(2^4 - 1) \sin \pi x$ — значения преобразуемой функции $\sin \pi x$ в десятичном коде с учетом разрядности входного двоичного кода, строке 5 — $\lceil (2^4 - 1) \sin \pi x \rceil$ — округленные до ближайшего целого десятичного числа значения функции $\sin \pi x$ в десятичном коде с учетом разрядности входного двоичного кода; строке 6 — двоичный четырехразрядный код преобразуемой функции.

3. Определяют дискретные значения выходной функции при тех же значениях и по той же методике с учетом того, что выходная функция записывается в двоичном пятиразрядном коде. Результаты сводятся в таблицу (для приведенного примера табл. 7.9), где в строках 4, 5 и 6 для перевода функции $\cos \pi x$ в двоичный код используются коэффициенты $(2^5 - 1)$.

4. Строится схема преобразователя кодов. Для этого используется дешифратор 4×16 , выходные шины $0 \dots 15$ которого с помощью диодов соединены с пятью выходными шинами шифратора в соответствии с полученными в результате выполнения пунктов 2 и 3 кодами входной и выходной функций. При этом двоичный четырех-

Таблица 7.5

Номер поряд- ковый	Характер операции	Дискретные значения преобразуемых функций										
1	x	0	0,1	0,2	0,3	0,4	0,5	0,6	0,7	0,8	0,9	1,0
2	$[\pi x]^0$	0	9	18	27	36	45	54	63	72	81	90
3	$\sin \pi x$	0	0,16	0,31	0,45	0,59	0,71	0,81	0,89	0,95	0,99	1,0
4	$(2^4 - 1) \sin \pi x$	0	2,5	4,65	6,75	8,85	10,7	12,2	13,4	14,3	14,8	15
5	$[(2^4 - 1) \sin \pi x]$	0	3	5	7	7	9	11	12	13	14	15
6	Двоичный код $[(2^3 - 1) \sin \pi x]$	0000	0011	0110	0111	1001	1011	1100	1101	1110	1111	1111

Таблица 7.9

Номер поряд- ковый	Характер операции	Дискретные значения преобразуемых функций										
1	x	0	0,1	0,2	0,3	0,4	0,5	0,6	0,7	0,8	0,9	1,0
2	$[\pi x]^0$	0	9	18	27	36	45	54	63	72	81	90
3	$\cos \pi x$	1,0	0,98	0,95	0,88	0,80	0,71	0,57	0,44	0,29	0,14	0
4	$(2^5 - 1) \cos \pi x$	31	30,4	29,7	27,4	24,8	22	17,7	13,7	9,0	4,3	0
5	$[(2^5 - 1) \cos \pi x]$	31	30	30	27	25	22	18	14	9	4	0
6	Двоичный код $[(2^5 - 1) \cos \pi x]$	11111	11110	11110	11011	11001	10110	10010	01110	01001	00100	00000

Таблица 7.10

Номер поряд- ковый	x_3	x_2	x_1	x_0	F	Примечание	D_i
0	0	0	0	0	1	$F = 1$	$D0 = 1$
1	0	0	0	1	1		
2	0	0	1	0	1	$F = x_0$	$D1 = x_0$
3	0	0	1	1	0		
4	0	1	0	0	0	$F = 0$	$D2 = 0$
5	0	1	0	1	0		
6	0	1	1	0	0	$F = 0$	$D3 = 0$
7	0	1	1	1	0		
8	1	0	0	0	1	$F = 1$	$D4 = 1$
9	1	0	0	1	1		
10	1	0	1	0	0	$F = 0$	$D5 = 0$
11	1	0	1	1	0		
12	1	1	0	0	0	$F = x_0$	$D6 = x_0$
13	1	1	0	1	1		
14	1	1	1	0	1	$F = 1$	$D7 = 1$
15	1	1	1	1	0		

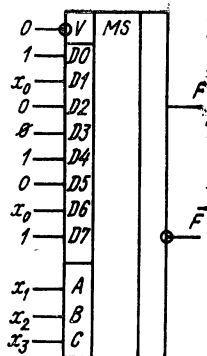


Рис. 7.22

разрядный код входной функции на каждом из наборов определяет номер выходной шины дешифратора, а соответствующий ему двоичный пятиразрядный код — узлы соединения этой выходной шины с соответствующей разрядной выходной шиной шифратора. Соединения выходной шины дешифратора и выходных шин шифратора осуществляются с помощью диодов только в тех разрядах, где код выходного пятиразрядного двоичного числа равен единице. Схема ПК для рассматриваемого примера приведена на рис. 7.21.

В случае, если одному и тому же входному коду соответствуют различные выходные коды, что объясняется погрешностями, вызванными дискретизацией непрерывной функции конечным числом ее дискретных значений (например, два последних столбца табл. 7.8 и 7.9), следует взять одно из значений выходного кода (в рассматриваемом примере взят код 00000, так как при $x = 1 \cos \pi x = 0$).

Задание 7.3. Разработать на основе мультиплексора 8×1 (на-

пример, микросхема К155КП7) комбинационную схему для реализации четырехместных логических функций, заданных табл. 6.2 и 6.3.

Методика выполнения задания

1. В соответствии с порядковым номером (1 или 2) группы на курсе и своим списочным номером n в группе из табл. 4.2, 4.3 выбирают номер варианта n . Например, для первой по порядку группы и списочного номера 30 выбирают функцию F , заданную фрагментом табл. 4.2, приведенным в виде табл. 4.4. Это таблица соответствия (истинности) функции четырех переменных, заданной на каждом из номеров наборов 0 ... 15.

2. Преобразуют записанную таблицу в форму, удобную для синтеза реализуемой схемы (см. табл. 7.10 для рассматриваемого примера).

3. Рисуем схему для реализации заданной логической функции, подавая на входы мультимплексора сигналы в соответствии с таблицей, полученной в п. 2 задания (для рассматриваемого примера рис. 7.22).

8. ЦИФРОВЫЕ УСТРОЙСТВА С ПАМЯТЬЮ

Теоретические сведения и расчетные соотношения

Цифровые устройства с памятью относятся к классу последовательностных устройств, в которых значения выходных сигналов определяются как значениями входных сигналов в данный момент времени, так и предысторией изменения входных сигналов. Для этих устройств характерным является то, что при одних и тех же значениях входных сигналов выходные сигналы могут иметь различные значения. К основным типам таких устройств относятся триггеры и реализуемые на их основе более сложные устройства: регистры, счетчики, распределители, запоминающие устройства и т.п.

Триггеры. К триггерам относится большой класс устройств, общим свойством которых является способность длительно оставаться в одном из двух возможных устойчивых состояний и скачком изменять их под воздействием внешних сигналов.

Триггеры отличаются большим разнообразием типов и схемных решений, определяемых их функциональным назначением и способом записи в них информации.

Функциональное назначение триггеров определяется зависимостью значений их выходов от значений входных сигналов. Как правило, триггер имеет два взаимноинверсных выхода Q и $P = \bar{Q}$ и один или два информационных входа, обозначаемых буквами T или D для одноходовых и R и S или J и K — для двухходовых триггеров. Для триггера с одним входом, который может принимать два значения (0 и 1), и двумя выходами, каждый из которых может принимать пять значений (0, 1, \bar{Q} , Q , \emptyset), принципиально возможно получить 5^2 различных типов триггеров, из которых практическое применение нашли T - и D -триггеры, принцип работы которых иллюстрируется таблицей переходов (табл. 8.1). Для триггера с двумя входами и двумя выходами можно получить 5^4 разновидностей триггеров, из которых практическое применение нашли RS -, R -, S -, E -, JK -триггеры, принцип работы которых иллюстрируется таблицей переходов (табл. 8.2).

Таблица 8.1

Информационные входы	Тип триггера и значение его выходов Q_t	
	D	T
$D (T)$	D	T
0	0	Q_{t-1}
1	1	\bar{Q}_{t-1}

Таблица 8.2

Информационные входы		Тип триггера и значение его выходов Q_t				
$R(K)$	$S(J)$	RS	R	S	E	JK
0	0	Q_{t-1}	Q_{t-1}	Q_{t-1}	Q_{t-1}	Q_{t-1}
0	1	1	1	1	1	1
1	0	0	0	0	0	0
1	1	\emptyset	0	1	Q_{t-1}	\overline{Q}_{t-1}

Кроме перечисленных информационных входов, триггеры могут иметь управляющие входы C и V , определяющие порядок переключения триггера.

Вход C называют синхронизирующим (тактирующим) или исполнительным входом разрешения приема информации, а вход V — подготовительным входом разрешения приема информации.

Функциональная классификация является наиболее общей и характеризует состояние входов и выходов триггера в момент времени до его срабатывания ($t - 1$) и после его срабатывания (t).

Классификация триггеров по способу записи информации характеризует ход процесса переключения триггера. По этой классификации триггеры разделяют на асинхронные и синхронные. Запись информации в асинхронные триггеры осуществляется непосредственно с поступлением информационных сигналов (такие триггеры не имеют тактирующих входов C). Синхронные триггеры имеют тактирующие входы, и переключение триггера происходит только при наличии соответствующих сигналов на них. Если число этих входов m , то формирование нового состояния триггера завершается после поступления m -го тактирующего сигнала. Наиболее часто используются одноканальные синхронные триггеры, так как они имеют более высокое быстродействие и не требуют m -фазных генераторов тактирующих импульсов. Такие триггеры делятся на схемы, управляемые уровнем тактового сигнала, и схемы с внутренней задержкой.

Триггеры первого типа при появлении тактирующего сигнала на входе C ($C = 1$) переключаются в соответствии с таблицей переходов столько раз, сколько раз изменяются информационные сигналы, т. е. сигналы на выходах Q и \bar{Q} триггеров могут неоднократно изменяться, пока уровень тактирующего сигнала на входе $C = 1$. Их также называют триггерами со статическим управлением.

Обобщенная функциональная схема триггера со статическим управлением приведена на рис. 8.1. Она состоит из запоминающего элемента ЗЭ (ячейки памяти) и схемы управления СУ, x_1, \dots, x_n — информационные входы, C_1, \dots, C_m — тактирующие входы, f_1 и f_2 — функции возбуждения ЗЭ.

В триггерах второго типа выходные сигналы, соответствующие новому состоянию триггера, появляются только в момент перехода тактирующего сигнала из 0 в 1 (по переднему фронту) или, наоборот, из 1 в 0 (по заднему фронту). Такие триггеры называются также триггерами с динамическим управлением. Их отличие состоит в том, что от каждого тактирующего импульса независимо от его длительности и числа переключений информационных сигналов в течение тактирующего импульса они переключаются только один раз. Наиболее широко на практике применяются триггеры с динамическим управлением по заднему фронту тактирующего импульса, называемые также триггерами с внутренней задержкой. Возможность задержки момента опрокидывания триггера на время, равное длительности тактового импульса, эффективно используется при обработке информации, позволяя производить по переднему фронту тактовых импульсов считывание информации, а по заднему фронту — запись.

На практике используют два основных способа построения триггеров с внутренней задержкой: по M — S -схеме и по схеме трех триггеров.

Первый способ заключается в использовании для построения триггера двух ЗЭ: основного (M -триггера) и вспомогательного (S -триггера), где M и S — аббревиатуры английских слов master и slave (хозяин и невольник, ведущий и ведомый). Обобщенная функциональная схема M — S -триггера приведена на рис. 8.2. Первая ступень — «ведущий» — служит для промежу-

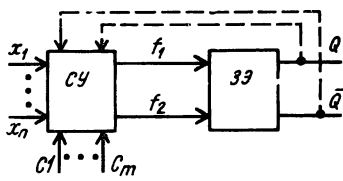


Рис. 8.1

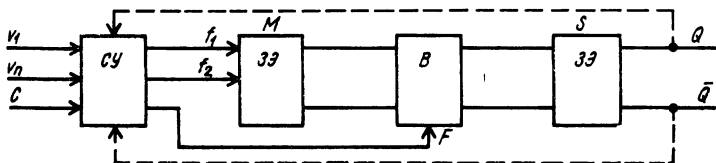


Рис. 8.2

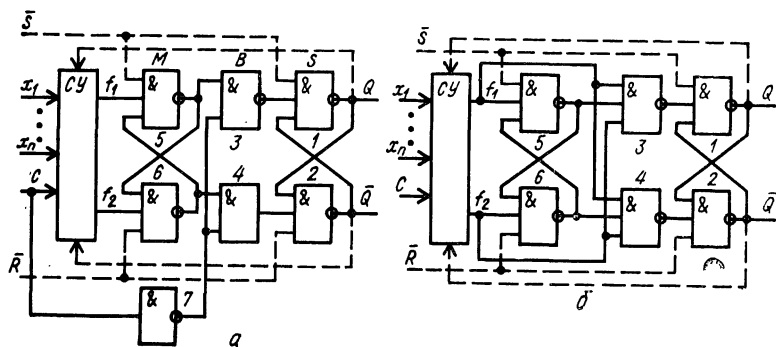


Рис. 8.3

точной записи информации, а вторая — «ведомый» — для последующего запоминания и хранения. Запись информации в M -триггер тактируется сигналом C , а в S -триггер — сигналом F . Передача информации из M -триггера в S -триггер осуществляется через вентили B . Наибольшее распространение получили $M-S$ -триггеры с инвертором в цепи C и $M-S$ -триггеры с заперещающими связями. Их схемы приведены на рис. 8.3, а и 8.3, б соответственно. Они могут быть реализованы как на элементах И-НЕ, так и на элементах ИЛИ-НЕ.

Второй способ иллюстрируется схемой (рис. 8.4), в которой переход триггера в новое состояние происходит по переднему фронту тактирующего импульса. При $C = 0$ на выходах вентилях 4 и 5 присутствует сигнал логической 1 и триггер на элементах 1 и 2 не изменяет своего состояния, а вентили 3 и 6 выполняют функцию инвертора.

Пусть, например, $f_1 = 0$, $f_2 = 1$. Тогда при $C = 1$ на выходе вентиля 4 появляется сигнал 0, который устанавливает основной триггер (вентили 1 и 2) в единичное состояние и подтверждает единичный сигнал на выходе вентиля 3. После этого сигналы f_1 и f_2 могут изменять свое значение, что не повлияет на состояние основного триггера до тех пор, пока не осуществится очередной переход сигнала C из 0 в 1.

Свойства динамических входов триггеров на электрических схемах обозначают указателями (рис. 8.5), где на рис. 8.5, а указан прямой, а на рис. 8.5, б — инверсный динамические входы.

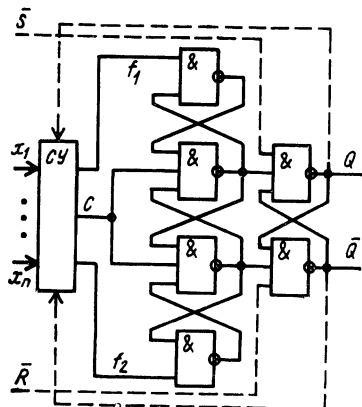


Рис. 8.4

Синтез триггеров, выполненных на логических элементах, может осуществляться либо в целом по таблице переходов конкретного триггера в сочетании с его схемой управления, либо раздельно для ЗЭ и СУ. Второй путь получил большее распространение, так как в качестве ЗЭ используется, как правило, ограниченный набор типовых схем.

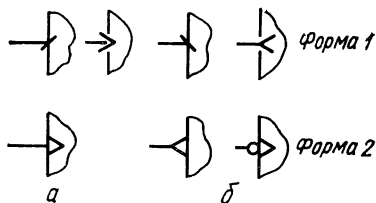


Рис. 8.5

Таблица 8.3

S	R	Q_{t-1}	Q_t
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	0
1	1	1	0

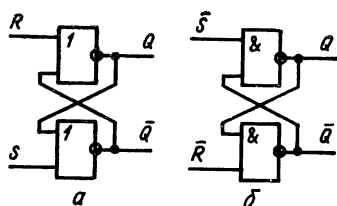


Рис. 8.6

Синтез ЗЭ выполняется по таблице переходов конкретного триггера и состоит в получении логического уравнения триггера и его функциональной схемы на заданной элементной базе, чаще всего И-НЕ или

ИЛИ-НЕ. Полная таблица переходов синтезируемого ЗЭ включает в качестве аргументов не только входные переменные, но и состояние выходов в момент времени $t - 1$. Так, полная таблица переходов ЗЭ на асинхронном RS-триггере приведена в табл. 8.3, а уравнения его выходов, полученные по этой таблице,

$$Q_t = S + \bar{R}Q_{t-1}, \quad \bar{Q}_t = R + \bar{S}\bar{Q}_{t-1}. \quad (8.1)$$

В системах И-НЕ и ИЛИ-НЕ эти уравнения имеют вид

$$\begin{aligned} Q_t &= R\bar{V}(SVQ_{t-1}); & Q_t &= \bar{S}\bar{V}(\bar{R}\bar{V}Q_{t-1}); \\ \bar{Q}_t &= S\bar{V}(RV\bar{Q}_{t-1}); & \bar{Q}_t &= \bar{R}\bar{V}(\bar{S}\bar{V}\bar{Q}_{t-1}). \end{aligned} \quad (8.2)$$

Этим уравнениям соответствуют функциональные схемы рис. 8.6, а и б.

Если в столбце Q_t таблицы переходов проектируемого триггера имеется значение \bar{Q}_{t-1} (например, для Т-или JK-триггеров), то в качестве ЗЭ необходимо использовать триггеры с динамическими входами (внутренней задержкой). Это исключает многократное переключение триггера в течение длительности тактового импульса.

При синтезе СУ необходимо определить, при каких значениях f_1 и f_2 ЗЭ, выходы которого являются выходами Q- и \bar{Q} -триггера, осуществляет определенные переходы из одного состояния в другое в момент срабатывания триггера. Далее на основании таблицы переходов триггера строится полная таблица переходов, в которой отражаются также значения Q_{t-1} в момент времени $t - 1$ и при необходимости значения S . Из полной таблицы переходов получают выражения для f_1 и f_2 , выполняют минимизацию полученных функций и реализуют их на заданных элементах.

В качестве примера рассмотрим синтез JK-триггера на элементах И-НЕ. Поскольку в таблице переходов JK-триггера имеет место инверсия предыдущего состояния \bar{Q}_{t-1} , то ЗЭ должен обладать внутренней задержкой, поэтому выбираем структуру триггера, представленную на рис. 8.3, а. В этой структуре ЗЭ на вентилях 1 и 2 представляет собой RS-триггер, порядок переходов которого в зависимости от значений f_1 и f_2 при переходе тактирующего сигнала на входе С из 1 в 0 можно представить следующим образом:

$$\begin{aligned} &\text{из } 0 \text{ в } 0 \text{ при } f_1 = 1, f_2 = 1, \\ &\text{из } 0 \text{ в } 1 \text{ при } f_1 = 0, f_2 = 1, \\ &\text{из } 1 \text{ в } 0 \text{ при } f_1 = 1, f_2 = 0, \\ &\text{из } 1 \text{ в } 1 \text{ при } f_1 = 0, f_2 = 1. \end{aligned} \quad (8.3)$$

Для рассматриваемого триггера получаем полную таблицу переходов (табл. 8.4), построенную в соответствии с табл. 8.2.

На основании порядка переходов RS-триггера (8.3) заполняем в табл. 8.4 графы для f_1 и f_2 , анализируя переходы Q_{t-1} в Q_t в каждой строке таблицы.

Таблица 8.4

C	t-1			t	f ₁	f ₂
	J	K	Q _{t-1}	Q _t		
0	0	0	0	0	1	0
0	0	0	1	1	0	1
0	0	1	0	0	1	0
0	0	1	1	1	0	1
0	1	0	0	0	1	0
0	1	0	1	1	0	1
0	1	1	0	0	1	0
0	1	1	1	1	0	1
1	0	0	0	0	1	0
1	0	0	1	1	0	1
1	0	1	0	0	1	0
1	0	1	1	1	0	1
1	1	0	0	0	1	0
1	1	0	1	1	0	1
1	1	1	0	0	1	0
1	1	1	1	1	0	1

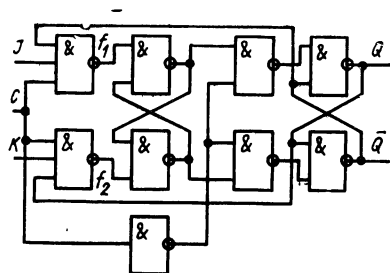


Рис. 8.7

Из табл. 8.4 получаем уравнения

$$f_1 = \bar{C} + Q + \bar{J},$$

$$f_2 = \bar{C} + \bar{Q} + \bar{K}$$

и преобразуем их в систему И-НЕ:

$$f_1 = \overline{\bar{C} + Q + \bar{J}} = \overline{CQ\bar{J}},$$

$$f_2 = \overline{\bar{C} + \bar{Q} + \bar{K}} = \overline{CQK}.$$

Полученная схема триггера приведена на рис. 8.7.

Триггеры на дискретных элементах используются значительно реже и преимущественно в нестандартной аппаратуре систем автоматического управления и контроля производственных процессов, в ядерной физике и других областях, где требуются повышенные значения напряжений и токов. Основной схемой является симметричный насыщенный триггер с коллекторно-базовыми связями (рис. 8.8). Его основу составляют два логических инвертора (ключа), нагруженных друг на друга. Управление триггером осуществляется либо раздельно (несимметрично) по двум базам или коллекторам (как и в RS-триггере), либо симметрично (по счетному входу) по базам или коллекторам (как в T-триггере). В этом случае для предотвращения многократного переключения триггера в течение длительности входного импульса вводится задержка с помощью ускоряющих конденсаторов C1, C2 в схеме с неуправляемым счетным запуском или разделительных конденсаторов C3, C4 в схеме с управляемым счетным запуском [14].

Расчет триггера на транзисторах осуществляется из условий обеспечения закрытого состояния одного транзистора и открытого состояния другого [15, 20].

Условие закрытого состояния

$$E_{cm} \geq I_{K0} R_2. \quad (8.4)$$

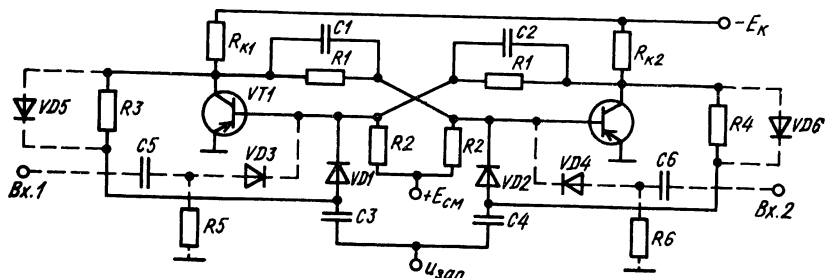


Рис. 8.8

Условие открытого состояния

$$\frac{E_K}{R_{K2} + R_1} - \frac{E_{cm}}{R_2} > \frac{E_K}{\beta R_{K1}}. \quad (8.5)$$

В схемах на кремниевых транзисторах источник смещения может отсутствовать, так как $I_{K0} \approx 0$, а пороговое напряжение $U_{пор}$ отпираания кремниевых транзисторов существенно больше, чем у германиевых, поэтому условие закрытого состояния триггера на кремниевых транзисторах можно записать

$$U^0 + I_{K0}R_1 < U_{пор},$$

где U^0 — напряжение на насыщенном транзисторе, соответствующее напряжению логического нуля.

Условие лавинообразного переключения триггера имеет вид

$$K = \beta R_K / (R_1 + R_K) > 1. \quad (8.6)$$

Процесс переключения триггера состоит из четырех этапов: рассасывания ($t_{рас}$), подготовки ($t_{п}$), регенерации ($t_{рег}$) и установления ($t_{у}$):

$$t_{рас} \approx \tau_\alpha (\gamma - 1), \quad (8.6)$$

$$t_{п} \approx \tau_\alpha \frac{|U_{Б3}|}{I_{m \text{ зап}} R_K} \approx (0,1 \dots 0,2) \tau_\alpha, \quad (8.7)$$

где $U_{Б3}$ — напряжение на базе закрытого транзистора; $I_{m \text{ зап}}$ — амплитуда тока запускающего импульса

$$t_{рег} \approx \tau_\alpha. \quad (8.8)$$

Процесс установления напряжений происходит одновременно и включает установление напряжений на коллекторах закрывшегося и открывшегося транзисторов и на базе закрывшегося транзистора. Длительность установления напряжений на коллекторах транзисторов:

закрывшегося

$$t_{y.з} \approx 3\tau_{зар} \approx 3C \frac{R_1 R_K}{R_1 + R_K}; \quad (8.9)$$

открывшегося

$$t_{y.о} \approx 3\tau_C \ln \frac{1}{1 - \frac{\tau_\alpha}{\tau_C} \frac{1}{1 - |U_{Б3}|/E_K}}, \quad (8.10)$$

где $\tau_C = C \frac{R_K R_1}{R_K + R_1} \approx CR_K$;

на базе закрывшегося транзистора

$$t_{y.б} \approx 3C \frac{R_1 R_2}{R_1 + R_2}. \quad (8.11)$$

Продолжительность стадии установления определяется большей из длительностей. Минимально допустимый интервал между запускающими импульсами определяет разрешающую способность триггера

$$t_{разр} = t_{рас} + t_{п} + t_{рег} + t_{у}. \quad (8.12)$$

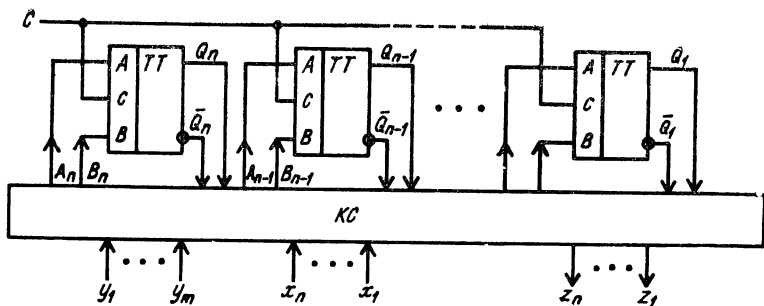


Рис. 8.9

Максимальная частота переключений триггера

$$F_{\max} = 1/t_{\text{пер}} \quad (8.13)$$

Регистры. Регистры предназначены для хранения и преобразования многоразрядных двоичных чисел. Они представляют собой упорядоченную последовательность триггеров и используются в качестве управляющих и запоминающих устройств, генераторов и преобразователей кодов, счетчиков, делителей частоты, узлов временной задержки и т. п.

Элементами структуры регистров являются асинхронные и синхронные *D*-, *RS*- или *JK*-триггеры с динамическим или статическим управлением и вспомогательные логические элементы. Число разрядов в регистре называется его длиной. В *n*-разрядный регистр можно записать 2^n разрядных слов, т.е. регистр может находиться в 2^n различных состояниях.

Занесение информации в регистр называют операцией ввода или записи. Выдача информации к внешним устройствам характеризует операцию вывода или считывания.

Все регистры в зависимости от функциональных свойств подразделяются на две категории: накопительные (регистры памяти, хранения) и сдвигающие. В свою очередь сдвигающие регистры делятся:

по способу ввода и вывода информации на параллельные, последовательные и комбинированные (параллельно-последовательные и последовательно-параллельные);

по направлению переди (сдвига) информации на односторонние и реверсивные.

Обобщенная функциональная схема регистра представлена на рис. 8.9. Она состоит из триггеров ТТ и комбинационной схемы КС. Входы $y_1 \dots y_m$ — сигналы микроопераций; x_n и z_n — информационные входы и выходы регистра; *A* и *B* — информационные входы триггеров; *C* — тактирующие входы.

Наиболее распространенными микрооперациями регистров являются:

1. Установка исходного состояния (например, нулевого) — y_1 .
2. Прием (запись) слова — y_2 .
3. Поразрядное логическое умножение двух слов — y_3 .
4. Поразрядное логическое сложение двух слов — y_4 .
5. Поразрядная сумма двух слов по модулю 2 — y_5 .
6. Сдвиг слова на *j* разрядов — y_6 .
7. Инвертирование разрядов слова — y_7 .
8. Выдача слова в прямом — y_8 , обратном — y_9 , парафазном — y_{10}

кодах.

Микрооперация y_1 состоит в установке каждого разряда либо в 0, либо в 1. Для ее выполнения целесообразно использовать асинхронные *R* и *S* входы триггеров.

При выполнении операции y_2 в *i*-й разряд регистра записывается цифра x_i , т.е.

$$Q_{it} = x_{i(t-1)}.$$

Для микроопераций y_3 , y_4 и y_5 можно записать соответственно

$$\begin{aligned}Q_{it} &= Q_{i(t-1)}x_{i(t-1)}; \\Q_{it} &= Q_{i(t-1)} + x_{i(t-1)}; \\Q_{it} &= Q_{i(t-1)} \oplus x_{i(t-1)}.\end{aligned}$$

Микрооперация y_6 может быть записана

$$\begin{aligned}Q_{it} &= Q_{(i-j)(t-1)} \text{ — при сдвиге влево;} \\Q_{it} &= Q_{(i+j)(t-1)} \text{ — при сдвиге вправо.}\end{aligned}$$

При выполнении микрооперации y_7 осуществляется преобразование информации в i -м триггере в соответствии с уравнением

$$Q_{it} = \bar{Q}_{i(t-1)}.$$

В процессе выполнения микроопераций y_8 , y_9 и y_{10} состояние регистра не изменяется. Для выдачи слова в прямом коде к выходам регистра подключаются прямые выходы триггеров Q_i , в обратном — инверсные \bar{Q}_i , а при выдаче в парафазном коде — и прямые, и инверсные.

Синтез регистров сводится к выбору типа триггеров и синтезу КС, формирующей функции возбуждения триггеров при выполнении заданных микроопераций [17].

Счетчики. Счетчиком называется устройство, сигналы на выходе которого в определенном коде отображают число импульсов, поступивших на его вход. Число разрешенных состояний счетчика называют его модулем или коэффициентом счета $K_{\text{сч}}$.

Основными временными характеристиками счетчиков являются максимальная частота поступления счетных импульсов $f_{\text{сч}}$ и время перехода из одного состояния в другое.

По характеру операций счета счетчики делятся на суммирующие, вычитающие и реверсивные.

В зависимости от основания системы счисления, в которой осуществляется счет, они могут быть двоичными, двоично-десятичными, двоично-пятеричными и т.д.

По схемным признакам счетчики могут быть асинхронными и синхронными.

В асинхронных счетчиках на тактирующие входы синхронных триггеров или на информационные входы асинхронных триггеров информация поступает с выходов соседних триггеров, поэтому триггеры в таких схемах срабатывают неодновременно, а последовательно, друг за другом. В синхронных счетчиках все триггеры переключаются одновременно под действием общего синхронизирующего сигнала, поступающего на тактирующие входы всех триггеров одновременно.

По способу организации цепей переноса они делятся на схемы с последовательным, параллельным и групповым переносом.

В счетчиках с последовательным переносом перенос в соседний старший разряд формируется только после переключения триггера в предыдущем разряде. Их быстродействие определяется суммой времен установления (задержки) триггеров всех разрядов.

В счетчиках с параллельным переносом аргументами функций переносов для каждого разряда являются только сигналы на выходах триггеров соответствующих разрядов, причем переносы для всех разрядов счетчика формируются одновременно. Их быстродействие определяется временем установления одного триггера и одной комбинационной схемы независимо от числа разрядов счетчика.

Цепи сквозного переноса организуются таким образом, чтобы функция переноса i -го разряда счетчика являлась аргументом функции переноса $(i + 1)$ -го разряда. В этом случае сигналы переносов для каждого разряда формируются поочередно, начиная с младших разрядов счетчика. Счетчики

на устойчивое состояние симметричного триггера на дискретных элементах и на его выходное напряжение?

8.4. Как влияет значение коэффициента усиления транзисторов на выходное напряжение симметричного триггера на дискретных элементах и на условия его устойчивого состояния?

8.5. В чем состоит условие лавинообразного опрокидывания триггера? Поясните физические процессы, происходящие при этом в схеме.

8.6. Какими физическими процессами характеризуются промежутки времени $t_{\text{рас}}$, $t_{\text{п}}$, $t_{\text{рег}}$, $t_{\text{у}}$ и при каких граничных условиях измеряются эти параметры?

8.7. Можно ли однозначно определить, в каком состоянии окажется симметричный триггер (рис. 8.8) после включения питания и какие параметры элементов схемы определяют это состояние?

8.8. Объясните, какое влияние оказывает температура окружающей среды на условия устойчивого состояния триггера и на его выходное напряжение?

8.9. В какой схеме и почему сильнее сказывается влияние температуры окружающей среды на устойчивую работу триггера на дискретных элементах: с источником смещения или без него (с заземленными базами)?

8.10. Почему в триггерах, собранных на кремниевых транзисторах, наличие источника $E_{\text{см}}$ не обязательно, а на германиевых — обязательно?

8.11. Объясните роль конденсаторов $C1$ и $C2$, $C3$ и $C4$ в схеме симметричного триггера (рис. 8.8) с отдельным запуском и общим запуском.

8.12. Объясните разницу между управляемым и неуправляемым счетным запуском в симметричном триггере на дискретных элементах. Какой из видов счетного запуска изображен на схеме рис. 8.8?

8.13. Проверьте, выполняется ли условие работоспособности симметричного триггера (рис. 8.8), если: $R_K = 1 \text{ кОм}$, $R_1 = 10 \text{ кОм}$, $R_2 = 50 \text{ кОм}$, $E_K = 15 \text{ В}$, $E_{\text{см}} = 1,5 \text{ В}$, $\beta_{\text{min}} = 50$, $I_{K0} = 10 \text{ мкА}$?

8.14. Определите значение выходного напряжения триггера (рис. 8.8), если его параметры аналогичны задаче 8.13.

8.15. Проверьте, выполняется ли условие работоспособности симметричного триггера (рис. 8.8), если: $R_K = 1 \text{ кОм}$, $R_1 = 12 \text{ кОм}$, $R_2 = 10 \text{ кОм}$, $E_K = 20 \text{ В}$, $E_{\text{см}} = 3 \text{ В}$, транзисторы имеют $\beta_{\text{min}} = 20$, $I_{K0} = 100 \text{ мА}$, $C_1 = C_2 = 20 \text{ пф}$.

8.16. Проверьте, изменится ли состояние триггера и режимы работы транзисторов в задаче 8.15, если подключить резистор $R = 12 \text{ кОм}$: а) параллельно эмиттерному переходу открытого транзистора; б) последовательно с резистором $R1$ в цепи базы открытого транзистора.

8.17. В задаче 8.15 в исходном состоянии транзистор $VT1$ открыт, а транзистор $VT2$ закрыт. Как скажется на состояниях триггера: а) увеличение $E_{\text{см}}$ до 5 В; б) уменьшение $E_{\text{см}}$ до 0,5 В; в) увеличение E_K до 30 В; г) уменьшение E_K до 10 В?

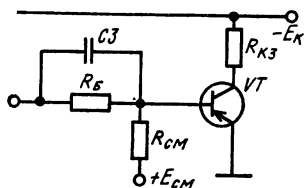


Рис. 8.11

8.18. Как скажется на работоспособности триггера в задаче 8.15, если: а) оборвать резистор R_1 ($R_1 = \infty$); б) закоротить коллекторный переход транзистора $VT1$; в) сопротивление резистора R_{K2} увеличить в 10 раз; г) параллельно резистору R_{K1} подключить резистор $R = 1$ кОм?

8.19. Триггер (рис. 8.8) управляет одинаковыми n ключами (рис. 8.11). Параметры элементов схемы: $E_K = 10$ В, $E_{CM} = 3$ В, $R_{K1} = R_{K2} = R_{K3} = 1$ кОм, $R_1 = R_B = 4,3$ кОм, $R_2 = R_{CM} = 20$ кОм, $\beta \geq 50$, $I_{K0} \approx 0$. Определите максимальное число ключей n_{\max} , если коэффициент насыщения открытых транзисторов в схемах ключей должен быть $\gamma \geq 2$.

8.20. Каким должно быть сопротивление резистора R_{K2} в схеме триггера (рис. 8.8), чтобы подключение к триггеру двух ключей (рис. 8.11) с одинаковыми элементами не нарушило условия работоспособности триггера с такими параметрами схем: $E_K = E_{CM} = 10$ В, $R_1 = R_B = 6,8$ кОм, $R_{K1} = 1,6$ кОм, $R_2 = 91$ кОм, $I_{K0} = 90$ мкА, $\beta \geq 10$?

8.21. Транзисторный триггер (рис. 8.8) выполнен на кремниевых n - p - n транзисторах и имеет такие параметры: $E_K = 20$ В; $E_{CM} = 0$, $R_{K1} = R_{K2} = 2$ кОм, $R_1 = 10$ кОм, $R_2 = \infty$, $C_1 = C_2 = 200$ пФ, $\beta \geq 20$, $I_{K0} = 10$ мкА, $U_{пор} = 0,6$ В, $U_{Кн} = U = 0,2$ В. Проверьте, выполняется ли условие работоспособности этого триггера.

8.22. Определите для задачи 8.21 минимальное сопротивление нагрузки R_{\min} , подключаемое: а) параллельно резистору R_{K2} ; б) параллельно транзистору $VT1$.

8.23. Определите длительность переходных процессов и быстродействие триггера в задаче 8.15, если в базу насыщенного транзистора $VT1$ подается импульс прямоугольной формы $i_{вх} = 2,5$ мА. Граничная частота транзисторов $f_{\alpha} = 1$ МГц.

8.24. Как изменится быстродействие триггера в задаче 8.23, если: а) сопротивление резистора R_1 уменьшить до 8 кОм; б) сопротивление R_K увеличить до 2 кОм; в) напряжение E_{CM} увеличить до 5 В?

8.25. Определите длительность переходных процессов и быстродействие триггера в задаче 8.21, если в базу насыщенного транзистора $VT1$ подается импульс прямоугольной формы $i_{вх} = 2,5$ мА, а граничная частота транзисторов $f_{\alpha} = 10$ МГц.

8.26. Как изменится быстродействие триггера в задаче 8.25, если емкость конденсатора $C1$: а) увеличить до 300 пф; б) уменьшить до 100 пФ?

8.27. Какая минимальная длительность входных импульсов необходима при запуске триггера по базе открытого транзистора и почему?

8.28. Какой запуск транзисторного триггера предпочтительнее: запирающим или отпирающим импульсом и по какой причине?

8.29. Дайте определения и составьте таблицы переходов асинхронных RS -, R -, S -, E -, D -, T -, DV -, JK - триггеров.

8.30. Дайте определения и составьте таблицы переходов синхронных RS -, R -, S -, E -, D -, T -, DV -, JK -триггеров.

8.31. Объясните различие между синхронными триггерами, управляемыми уровнем тактирующего сигнала, и синхронными триггерами с внутренней задержкой.

8.32. Какой из типов синхронных триггеров имеет более высокое быстродействие: выполненный по $M-S$ схеме или по схеме трех триггеров?

8.33. Объясните, как построить T -триггер на основе: а) D -триггера; б) JK -триггера.

8.34. Какие изменения необходимо осуществить в схеме триггера с внутренней задержкой, чтобы изменить фронт тактирующего сигнала, по которому осуществляется переключение триггера (из 0 в 1 или из 1 в 0)?

8.35. Можно ли в цифровом устройстве заменить синхронный RS -триггер на синхронный JK -триггер (или E -, R -, S -триггеры), не нарушая правильности работы устройства?

8.36. Определите значение сигнала на выходе в схеме рис. 8.6, а при: а) $S = 0, R = 1$; б) $S = 1, R = 0$; в) $S = R = 1$.

8.37. Определите значение сигнала на выходе Q в схеме рис. 8.6, б при: а) $S = 0, R = 1$; б) $S = 1, R = 0$; в) $S = R = 1$.

8.38. Нарисуйте временные диаграммы работы асинхронных триггеров, изображенных: а) на рис. 8.6, а; б) на рис. 8.6, б.

8.39. Реализуйте асинхронный RS -триггер с прямыми входами на микросхемах К155ЛА1 (два четырехходовых элемента И-НЕ в одном корпусе, рис. 4.17, а), составьте структурную схему и определите необходимое число корпусов микросхем и максимальную рабочую частоту, если среднее время задержки одного логического элемента $t_{ср.з} = 50$ нс.

8.40. Реализуйте асинхронный RS -триггер с инверсными входами на микросхемах К155ЛА4 (три трехходовых элемента И-НЕ в одном корпусе, рис. 4.17), составьте структурную схему и определите число корпусов микросхем.

8.41. Объясните, какой триггер функционирует в соответствии с уравнениями: а) $Q_t = x_1x_2 + x_2Q_{t-1}$; б) $Q_t = x_1 + x_2Q_{t-1}$, где x_1 и x_2 — входы триггера, и укажите, каким входам соответствуют входы x_1 и x_2 .

8.42. Сколько логических элементов 2И-2ИЛИ-НЕ необходимо для реализации: а) асинхронного SR -триггера с прямыми входами; б) асинхронного RS -триггера с инверсными входами; в) синхронного RS -триггера с прямыми входами?

8.43. Спроектируйте на логических элементах 2И-2ИЛИ-НЕ асинхронный RS -триггер с прямыми входами. Нарисуйте схему и определите, сколько логических элементов потребуется для реализации данного триггера?

8.44. Составьте структурную схему тактируемого D -триггера с прямым тактовым входом на микросхемах К155ЛА3 (четыре двухходовых элемента И-НЕ в одном корпусе, рис. 4.17, в) и определите необходимое число корпусов микросхем и максимальную ра-

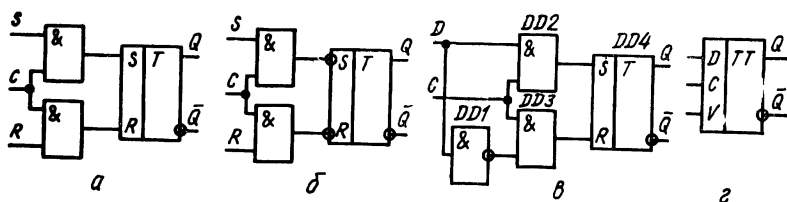


Рис. 8.12

бочую частоту, если среднее время задержки одного логического элемента $t_{\text{ср.з}} = 40$ нс.

8.45. Определите значение сигнала на выходе Q в схеме рис. 8.12, а при: а) $C = 1, S = 1, R = 0$; б) $C = 1, S = 0, R = 1$; в) $C = 0, S = 0, R = 1$.

8.46. Определите максимальную рабочую частоту синхронного RS-триггера (рис. 8.12, а), если среднее время задержки одного логического элемента $t_{\text{ср.з}} = 50$ нс.

8.47. Определите значение сигнала на выходе Q в схеме рис. 8.12, б при: а) $C = 1, S = 1, R = 0$; б) $C = 1, S = 0, R = 1$; в) $C = 0, S = 0, R = 1$.

8.48. Определите максимальную рабочую частоту синхронного RS-триггера (рис. 8.12, б), если среднее время задержки одного логического элемента $t_{\text{ср.з}} = 25$ мс.

8.49. Триггер (рис. 8.7) находится в состоянии $Q = 0$. Каким будет значение Q при: а) $S = 1, R = 0, C = 0$; б) $S = 1, R = 0, C = 1$?

8.50. При каких значениях тактирующего сигнала C происходит запись информации в основной триггер, а при каких — во вспомогательный для схемы рис. 8.7?

8.51. Функции какого триггера будет выполнять схема рис. 8.7, если разорвать обратные связи с выходов вспомогательного триггера на входы вентиля основного триггера?

8.52. Определите максимальную рабочую частоту триггера рис. 8.7, если среднее время задержки одного логического элемента $t_{\text{ср.з}} = 55$ нс, а длительность тактового импульса $t_T = 200$ нс.

8.53. Определите значение сигнала на выходе Q в схеме рис. 8.12, в при: а) $D = C = 0$; б) $D = C = 1$; в) $D^* = 0, C = 1$.

8.54. Определите, какие сигналы необходимо подать на входы D - и C -триггера (рис. 8.12, в) для записи 1, т. е. $Q = 1$.

8.55. На входы D -триггера (рис. 8.12, в) поданы сигналы $D = 0, C = 1$. Какие сигналы на входах RS-триггера $DD4$?

8.56. Определите предельную рабочую частоту триггера рис. 8.12, в, если среднее время задержки одного логического элемента $t_{\text{ср.з}} = 40$ нс.

8.57. На рис. 8, 12, г показано условное обозначение асинхронного DV-триггера с внутренней задержкой. Как следует подключить его входы, чтобы получить: а) асинхронный счетный триггер; б) синхронный счетный триггер?

8.58. Нарисуйте схему для преобразования синхронного JK -триггера в синхронный D -триггер.

8.59. Нарисуйте схему для преобразования синхронного D -триггера в DV -триггер.

8.60. Нарисуйте схему для преобразования JK -триггера К155ТВ1 (рис. 8.13, а) в TV -триггер; а) асинхронный; б) синхронный.

8.61. На рис. 8.13, а приведено условное обозначение микросхемы К155ТВ1. Объясните, какие функции реализует эта микросхема и назначение ее входов.

8.62. Какую функцию выполняют входы R и S в микросхеме К155ТВ1 (рис. 8.13, а) и каково должно быть значение входных сигналов для того, чтобы на прямом выходе микросхемы был сигнал 1?

8.63. Как необходимо соединить входы микросхемы К155ТВ1 (рис. 8.13, а), чтобы она выполняла роль синхронного T -триггера?

8.64. Какие входы микросхемы К155ТВ1 (рис. 8.13, а) следует использовать, чтобы она выполняла роль: а) асинхронного RS -триггера; б) синхронного RS -триггера; в) синхронного RST -триггера.

8.65. Какие входы микросхемы 564ТВ1 (рис. 8.13, б) следует использовать, чтобы она выполняла роль: а) асинхронного RS -триггера; б) синхронного RST -триггера?

8.66. По какому фронту тактового импульса из 0 в 1 или из 1 в 0 переключается триггер, выполненный на микросхеме 564ТВ1?

8.67. На рис. 8.13, в приведено условное обозначение микросхемы 564ТМ2. Объясните, какие функции она выполняет и каково назначение ее входов?

8.68. Какие уровни логических сигналов (0 или 1) следует поддерживать на входах R и S микросхемы 564ТМ2 (рис. 8.13, в) при ее работе в синхронном режиме по входу D ?

8.69. Сколько раз может измениться состояние выходов микросхемы 564ТМ2 (рис. 8.13, в), если в течение одного тактового импульса сигнал на входе D изменится 5 раз?

8.70. После перепада из 0 в 1 на тактовом входе $C1$ микросхемы 564ТВ2 (рис. 8.13, б) на его выходе установился требуемый сигнал. Будет ли после этого изменяться выходной сигнал, если, не меняя сигнала на входе C , изменять сигнал D ?

8.71. Сигнал с выхода четырехканального мультиплексора (рис. 7.13, а) подан на его входы $D0$, $D3$. На входы $D1$, $D2$ поданы соответственно 1 и 0. Какой триггер получается при таком включении и какие входы мультиплексора являются его информационными входами?

8.72. Сигнал с выхода четырехканального мультиплексора (рис. 7.13, а) подан через инвертор на его входы $D0$ и $D3$. На входы

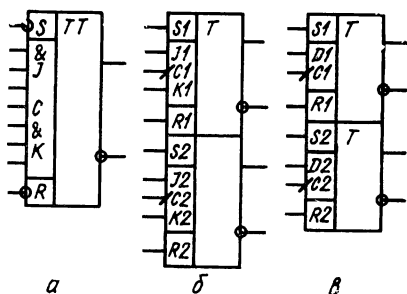


Рис. 8.13

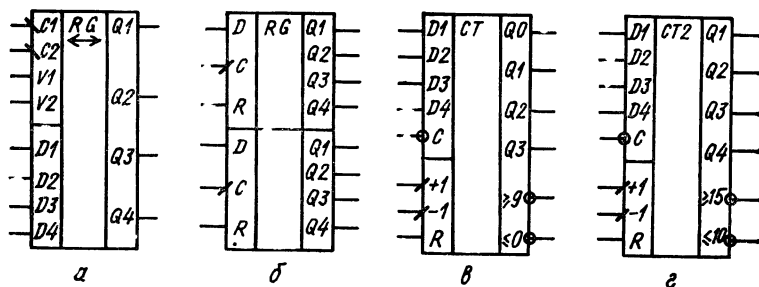


Рис. 8.14

$D1$ и $D2$ поданы соответственно 0 и 1. Какой триггер получается при таком включении и какие входы мультиплексора являются его информационными входами?

8.73. На вход последовательного шестизначного регистра подается двоичное число 011101001. Какое число будет записано в регистре через: а) три такта; б) пять тактов; в) семь тактов; г) десять тактов, если в исходном состоянии он обнулен?

8.74. Сколько различных двоичных чисел может быть записано в регистр, имеющий: а) три разряда; б) пять разрядов; в) восемь разрядов?

8.75. Каким способом (параллельно или последовательно) переносится код в регистр: а) из двоичного счетчика; б) из двоично-десятичного счетчика?

8.76. В шестизначный регистр сдвига, замкнутый в кольцо, записан код 011011. Какой код будет в нем записан, если на его тактовый вход поступило: а) два импульса; б) пять импульсов; в) шесть импульсов; г) восемь импульсов; д) тридцать импульсов?

8.77. Сколько импульсов необходимо подать на тактовый вход регистра сдвига для того, чтобы последовательно записать в него число: а) 101; б) 101110; в) 0011010? Число разрядов регистра соответствует разрядности записываемых чисел.

8.78. Сколько импульсов необходимо подать на вход параллельного регистра для записи в него числа: а) 101; б) 101110; в) 00110111?

8.79. На рис. 8.14, а приведено условное изображение микросхемы K155IP1. Какие основные операции она может выполнять и каким фронтом тактирующего импульса (передним или задним) осуществляется управление микросхемой?

8.80. На рис. 8.14, б приведено условное обозначение микросхемы 564IP2. Какие основные операции может выполнять эта схема и каково назначение его входов и выходов?

8.81. Как нужно соединить входы и выходы микросхемы 564IP2 (рис. 8.14, в) при наращивании разрядности регистра?

8.82. Сколько корпусов микросхем 564IP2 необходимо для ввода и хранения двоичного числа 1001101110?

8.83. Какой код устанавливается в третьей декаде двоично-десятичного счетчика, работающего в коде 8421, заполненного та-

ким числом, при котором восьмиразрядный двоичный счетчик имеет код 01101110?

8.84. Какой код устанавливается на выходе пятиразрядного двоичного счетчика после поступления на его счетный вход 163 импульсов?

8.85. В каком из счетчиков используется меньшее число триггеров — в двоичном или в двоично-десятичном?

8.86. На какое число триггеров различаются двоично-десятичный и двоичный счетчики, обеспечивающие счет числа: а) 63; б) 125; в) 220.

8.87. Какой код установится на выходе пятиразрядного вычитающего двоичного счетчика после поступления на его вход 80 импульсов?

8.88. На вход двоичного счетчика с естественным порядком счета и коэффициентом счета $K_{сч} = 25$ поступило 37 импульсов. Какое число будет на выходе счетчика?

8.89. Какие счетчики обладают большим быстродействием: а) с последовательным или сквозным; б) сквозным или параллельным переносом?

8.90. Время задержки информации одним триггером, из которых состоит восьмиразрядный двоичный счетчик, составляет 150 нс; время задержки логических элементов связи 20 нс. Какое максимальное время установления этого счетчика, если он выполнен: а) с последовательным переносом; б) с параллельным переносом; в) с групповым переносом двумя группами по четыре разряда и сквозным переносом между группами.

8.91. Сколько входов должна иметь схема совпадения в восьмом разряде десятиразрядного двоичного счетчика с параллельным переносом?

8.92. Сколько входов должна иметь схема совпадения в пятом разряде восьмиразрядного двоичного счетчика со сквозным переносом?

8.93. Чем различаются микросхемы, условное обозначение которых приведено на рис. 8.14, в и г и каково назначение их входов?

8.94. Как соединяются входы и выходы счетчиков на микросхемах К155ИЕ6 (рис. 8.14, в) при последовательном наращивании разрядности?

8.95. Как соединяются входы и выходы счетчиков К155ИЕ7 (рис. 8.14, г) при параллельном наращивании разрядности?

КОНТРОЛЬНЫЕ ЗАДАНИЯ

Задание 8.1. Разработать триггер по $M - S$ схеме на элементах ИЛИ-НЕ и по схеме трех триггеров на элементах И-НЕ для реализации функции, заданной таблицами переходов (табл. 8.5 и 8.6), построить и зарисовать схему и временные диаграммы сигналов на входах и выходах, определить полное время переключения триггера, минимальную длительность и максимальную частоту тактирующих сигналов.

Таблица 8.5

$t-1$		t														
X_1	X_2	Значения выхода для соответствующего варианта														
		1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
0	0	0	\bar{Q}_{t-1}	0	0	0	1	1	Q_{t-1}	\emptyset	Q_{t-1}	\bar{Q}_{t-1}	1	\bar{Q}_{t-1}	\bar{Q}_{t-1}	1
0	1	\bar{Q}_{t-1}	1	0	0	1	0	1	\bar{Q}_{t-1}	\bar{Q}_{t-1}	\bar{Q}_{t-1}	1	0	0	1	Q_{t-1}
1	0	1	0	1	\bar{Q}_{t-1}	Q_{t-1}	Q_{t-1}	0	1	1	0	1	0	1	\emptyset	\bar{Q}_{t-1}
1	1	0	\emptyset	\bar{Q}_{t-1}	1	\bar{Q}_{t-1}	\bar{Q}_{t-1}	\bar{Q}_{t-1}	0	0	1	0	\bar{Q}_{t-1}	Q_{t-1}	0	0

Продолжение табл. 8.5

$t-1$		t														
X_1	X_2	Значения выхода для соответствующего варианта														
		16	17	18	19	20	21	22	23	24	25	26	27	28	29	30
0	0	Q_{t-1}	\bar{Q}_{t-1}	0	\emptyset	\bar{Q}_{t-1}	1	\bar{Q}_{t-1}	1	0	0	\bar{Q}_{t-1}	0	1	0	0
0	1	\bar{Q}_{t-1}	1	\emptyset	0	1	\bar{Q}_{t-1}	Q_{t-1}	0	\bar{Q}_{t-1}	1	0	1	\emptyset	Q_{t-1}	\bar{Q}_{t-1}
1	0	\emptyset	0	\bar{Q}_{t-1}	\bar{Q}_{t-1}	0	Q_{t-1}	0	\emptyset	1	\bar{Q}_{t-1}	0	\bar{Q}_{t-1}	0	\bar{Q}_{t-1}	1
1	1	1	0	1	1	Q_{t-1}	0	\bar{Q}_{t-1}	1	1	1	1	0	\bar{Q}_{t-1}	1	\emptyset

Таблица 8.6

$t-1$		t														
x_1	x_2	Значения выхода для соответствующего варианта														
		1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
0	0	0	1	0	1	\bar{Q}_{t-1}	\emptyset	0	Q_{t-1}	Q_{t-1}	1	Q_{t-1}	\emptyset	1	Q_{t-1}	0
0	1	1	0	Q_{t-1}	0	\emptyset	1	\emptyset	1	\bar{Q}_{t-1}	\bar{Q}_{t-1}	1	Q_{t-1}	0	\emptyset	\emptyset
1	0	\bar{Q}_{t-1}	0	\bar{Q}_{t-1}	\bar{Q}_{t-1}	1	0	1	\bar{Q}_{t-1}	1	Q_{t-1}	\emptyset	0	\bar{Q}_{t-1}	1	Q_{t-1}
1	1	0	\bar{Q}_{t-1}	0	\emptyset	0	\bar{Q}_{t-1}	\bar{Q}_{t-1}	0	0	1	\bar{Q}_{t-1}	\bar{Q}_{t-1}	1	\bar{Q}_{t-1}	\bar{Q}_{t-1}

Продолжение табл. 8.

$t-1$		t														
x_1	x_2	Значение выхода для соответствующего варианта														
		16	17	18	19	20	21	22	23	24	25	26	27	28	29	30
0	0	1	\bar{Q}_{t-1}	1	0	1	1	0	\bar{Q}_{t-1}	1	0	\emptyset	\bar{Q}_{t-1}	Q_{t-1}	\bar{Q}_{t-1}	Q_{t-1}
0	1	Q_{t-1}	0	\bar{Q}_{t-1}	\bar{Q}_{t-1}	\bar{Q}_{t-1}	\bar{Q}_{t-1}	\bar{Q}_{t-1}	0	\emptyset	1	0	0	\emptyset	1	Q_{t-1}
1	0	\bar{Q}_{t-1}	1	Q_{t-1}	Q_{t-1}	0	0	\bar{Q}_{t-1}	1	0	0	1	1	\bar{Q}_{t-1}	Q_{t-1}	\emptyset
1	1	1	\emptyset	\emptyset	0	\bar{Q}_{t-1}	0	\emptyset	\emptyset	\bar{Q}_{t-1}	\bar{Q}_{t-1}	\bar{Q}_{t-1}	\emptyset	1	0	0

1. В соответствии со своим списочным номером и порядковым номером группы на курсе из табл. 8.5 или 8.6 выбирают номер варианта, например для первой по порядку группы на курсе и списочного номера 30, выбирают функцию, заданную фрагментом табл. 8.5, приведенным в виде табл. 8.7. Эта таблица переходов триггера на каждом из сочетаний входных сигналов x_1 и x_2 .

Таблица 8.7

$t-1$		t
x_1	x_2	Q_t
0	0	0
0	1	\bar{Q}_{t-1}
1	0	1
1	1	\emptyset

2. Выбирается базовая структура триггера, на основе которой будет синтезирована СУ заданного триггера. Так как в заданном варианте в таблице переходов присутствует значение \bar{Q}_{t-1} , то базовая структура триггера должна иметь внутреннюю задержку, что соответствует заданию. В качестве такой структуры для схемы $M - S$ можно выбирать схемы рис. 8.3, выполненные на элементах ИЛИ-НЕ (как указано в задании), а для схемы, выполненной по структуре трех триггеров, — на рис. 8.4.

3. Определяют, при каких значениях функций f_1 и f_2 ЗЭ, выходы которого являются выходами Q и \bar{Q} триггера, осуществляются определенные переходы из одного состояния в другое в момент срабатывания триггера

Так как в схемах рис. 8.3 в качестве ЗЭ используется асинхронный RS -триггер на элементах ИЛИ-НЕ, его порядок переходов имеет такой вид:

$$\begin{aligned}
 &\text{из } 0 \text{ в } 0 \text{ при } f_1 = 1, f_2 = \emptyset; \\
 &\text{из } 0 \text{ в } 1 \text{ при } f_1 = 1, f_2 = 0; \\
 &\text{из } 1 \text{ в } 0 \text{ при } f_1 = 0, f_2 = 1; \\
 &\text{из } 1 \text{ в } 1 \text{ при } f_1 = \emptyset, f_2 = 0.
 \end{aligned} \tag{8.17}$$

В схеме рис. 8.4 в качестве ЗЭ используется асинхронный RC -триггер на элементах И-НЕ, порядок переходов которого задан соотношениями (8.3).

4. Строят полную таблицу переходов заданного триггера по данным своего варианта с учетом структуры и типа логических элементов и на основании определенного в п.3 порядка переходов ЗЭ заполняют в этой таблице графы для f_1 и f_2 , анализируя переходы Q_{t-1} в Q_t в каждой строке таблицы.

Для нашего примера это табл. 8.8. и 8.9, различие которых состоит в том, что табл. 8.8 построена на основании табл. 8.7 с учетом того, что базовая структура ($M - S$)-триггера выполнена на логических элементах ИЛИ-НЕ и работает в системе инверсных переменных, а базовая структура триггера по схеме трех триггеров выполнена на логических элементах И-НЕ и работает в системе прямых переменных.

5. С помощью диаграмм Вейча (для рассматриваемого примера рис. 8.15, а и б) находят минимальную форму функций f_1 и f_2 :

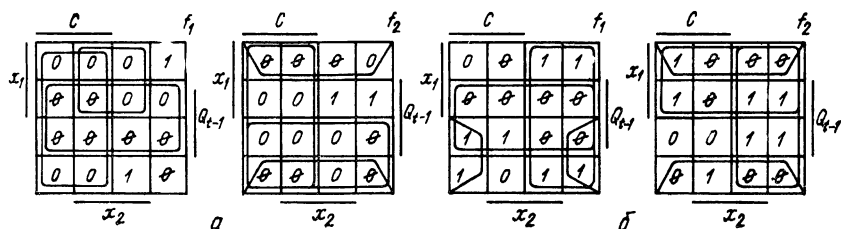


Рис. 8.15

Таблица 8.8

C	t-1			t	f ₁	f ₂
	x ₁	x ₂	Q _{t-1}	Q _t		
0	0	0	0	0	0	0
0	0	0	1	0	0	0
0	0	1	0	1	1	0
0	0	1	1	1	0	0
0	1	0	0	1	1	0
0	1	0	1	0	0	1
0	1	1	0	0	0	0
0	1	1	1	0	0	1
1	0	0	0	0	0	0
1	0	0	1	1	0	0
1	0	1	0	0	0	0
1	0	1	1	1	0	0
1	1	0	0	0	0	0
1	1	0	1	1	0	0
1	1	1	0	0	0	0
1	1	1	1	0	0	0
1	1	1	1	1	0	0

Таблица 8.9

C	t-1			t	f ₁	f ₂
	x ₁	x ₂	Q _{t-1}	Q _t		
0	0	0	0	0	1	0
0	0	0	1	1	1	0
0	0	1	0	0	1	0
0	0	1	1	1	0	1
0	1	0	0	0	1	0
0	1	0	1	1	0	1
0	1	1	0	0	1	0
0	1	1	1	1	0	1
1	0	0	0	0	1	0
1	0	0	1	1	0	1
1	0	1	0	0	1	0
1	0	1	1	1	0	1
1	1	0	0	0	1	0
1	1	0	1	1	0	1
1	1	1	0	0	1	0
1	1	1	1	1	0	1
1	1	1	1	0	0	0
1	1	1	1	1	0	0

для $M-S$ -триггера, накрывая по нулям:

$$\begin{aligned}\bar{f}_1 &= C + Q_{t-1} + x_1 x_2; \\ \bar{f}_2 &= C + \bar{x}_1 + \bar{Q}_{t-1};\end{aligned}\quad (8.15)$$

для триггера по схеме трех триггеров, накрывая по единицам:

$$\begin{aligned}f_1 &= \bar{C} + Q_{t-1} + \bar{x}_1 \bar{x}_2; \\ f_2 &= C + \bar{Q}_{t-1} + x_1.\end{aligned}\quad (8.16)$$

6. Приводят полученные функции (8.15) и (8.16) к виду, удобному для реализации на элементах ИЛИ-НЕ и И-НЕ соответственно: для $(M-S)$ -триггера

$$\bar{\bar{f}}_1 = C + Q_{t-1} + \bar{\bar{x}}_1 \bar{\bar{x}}_2; \quad (8.17)$$

$$\begin{aligned}\bar{\bar{f}}_2 &= C + \bar{\bar{x}}_1 + \bar{\bar{Q}}_{t-1}; \\ f_1 &= C + Q_{t-1} + \bar{\bar{x}}_1 + \bar{\bar{x}}_2; \\ f_2 &= C + \bar{\bar{x}}_1 + \bar{\bar{Q}}_{t-1}.\end{aligned}\quad (8.18)$$

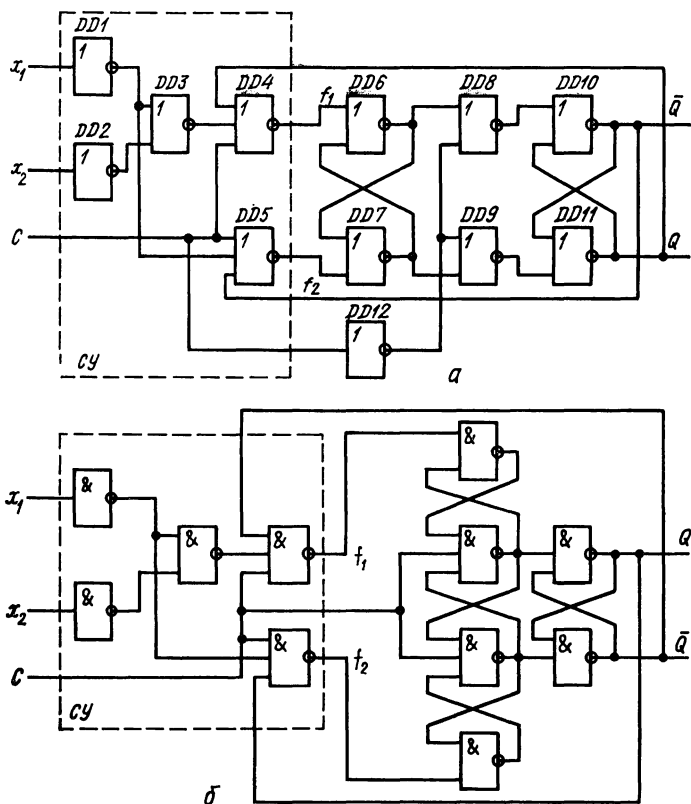


Рис. 8.16

Для триггера по схеме трех триггеров

$$\begin{aligned} f_1 &= \overline{\overline{\overline{C}} + \overline{\overline{Q_{t-1}}} + \overline{\overline{x_1 x_2}}} = \overline{\overline{C} \overline{\overline{Q_{t-1}}} \overline{\overline{x_1 x_2}}}; \\ f_2 &= \overline{\overline{\overline{C}} + \overline{\overline{Q_{t-1}}} + \overline{\overline{x_1}}} = \overline{\overline{C} \overline{\overline{Q_{t-1}}} \overline{\overline{x_1}}}. \end{aligned} \quad (8.19)$$

7. В соответствии с полученными уравнениями для функций f_1 и f_2 (8.18) и (8.19) и базовыми схемами $M-S$ -триггера (рис. 8.3) и триггера по схеме трех триггеров (рис. 8.4) с учетом заданной элементной базы (элементы ИЛИ-НЕ и И-НЕ соответственно) строят схемы триггеров (рис. 8.16, а и б). Следует обратить внимание на то, что для триггеров (рис. 8.3, а), выполненных на логических схемах ИЛИ-НЕ, выходы Q и \overline{Q} меняются местами.

8. В соответствии с таблицами переходов и схемами триггеров строят временные диаграммы изменения выходов Q и \overline{Q} от входов x_1 , x_2 и C . В качестве примера на рис. 8.17 приведены временные диаграммы для триггера (рис. 8.16, а), построенные в соответствии с табл. 8.7. При $C=1$ независимо от значений x_1 и x_2 триггер остается

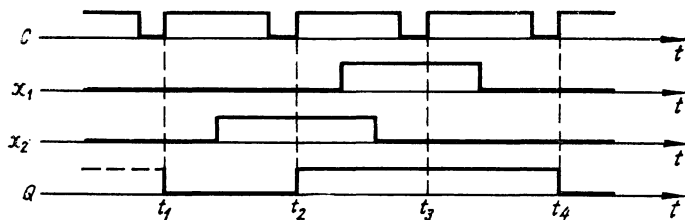


Рис. 8.17

в устойчивом состоянии. Переключение выходов триггера происходит при переходе C из 0 в 1, поэтому в момент времени t_1 триггер переходит в 0 (так как $x_1 = 0$, $x_2 = 0$). В момент времени t_2 триггер инвертирует свое предыдущее состояние, т. е. переходит из 0 в 1 ($x_1 = 0$, $x_2 = 1$). В момент времени t_3 $Q_t = 1$, так как $x_1 = 1$, $x_2 = 0$, и в момент времени t_4 $Q_t = 0$, так как $x_1 = 0$, $x_2 = 0$.

9. В соответствии с разработанными схемами рис. 8.16, *a* и *b* определяют полное время переключения триггера $t_{3\Sigma}$, минимальную длительность $t_{T\min}$ и максимальную частоту $f_{T\max}$ тактирующих сигналов.

Полное время переключения схемы рис. 8.16, *a* определяется суммой времени задержки t_3 элементов триггера и длительностью тактового импульса t_T и составляет

$$t_{3\Sigma} = 8t_3 + t_T.$$

Минимальная длительность тактового импульса в схеме рис. 8.16, *a* определяется окончанием переходных процессов в СУ и триггере RS, управляемом при переключении C из 1 в 0, и равна сумме времен задержки элементов триггера и составляет $t_{T\min} = 5 t_3$.

Максимальная частота тактирующего сигнала равна

$$f_{T\max} = \frac{1}{t_{T\min} - 2t_3},$$

так как за счет времени задержки элементов DD8 или DD9 и DD12 тактовый сигнал может быть изменен до окончательного установления состояний выходов триггера Q и \bar{Q} .

Задание 8.2. Разработать 3-разрядный параллельный регистр для реализации трех функций, заданных таблицами вариантов табл. 8.10 и 8.11, построить и нарисовать схему, определить время выполнения микрооперации $t_{\mu o}$ и максимальную частоту поступления управляющих сигналов $f_{y\max}$.

Методика выполнения задания

1. В соответствии со своим списочным номером и порядковым номером группы на курсе из табл. 8.10 и 8.11 выбирают номер варианта, например для первой по порядку группы на курсе и списоч-

Таблица 8.10

Номер вари- анта	Вид микроопе- рации	Тип триггера
1	y_1, y_2, y_7	T
2	y_1, y_2, y_9	RS
3	y_1, y_2, y_7	RS
4	y_1, y_2, y_9	T
5	y_1, y_3, y_4	RS
6	y_1, y_2, y_3	T
7	y_1, y_2, y_4	T
8	y_1, y_3, y_5	RS
9	y_1, y_3, y_4	T
10	y_1, y_3, y_5	RS
11	y_1, y_3, y_7	D
12	y_1, y_3, y_8	JK
13	y_1, y_3, y_9	T
14	y_1, y_4, y_5	RS
15	y_1, y_4, y_6	D
16	y_1, y_4, y_7	T
17	y_1, y_4, y_8	JK
18	y_1, y_4, y_9	RS
19	y_1, y_5, y_6	T
20	y_1, y_5, y_7	JK
21	y_1, y_5, y_8	D
22	y_1, y_5, y_9	T
23	y_1, y_7, y_8	RS
24	y_1, y_7, y_9	JK
25	y_2, y_3, y_4	D
26	y_2, y_3, y_5	T
27	y_2, y_3, y_7	JK
28	y_2, y_3, y_8	D
29	y_3, y_3, y_9	RS
30	y_2, y_3, y_5	RS

Таблица 8.11

Номер вари- анта	Вид микроопе- рации	Тип триггера
1	y_2, y_3, y_7	D
2	y_3, y_4, y_5	RS
3	y_3, y_4, y_7	T
4	y_3, y_4, y_8	JK
5	y_3, y_4, y_9	D
6	y_4, y_5, y_7	RS
7	y_4, y_5, y_8	T
8	y_4, y_5, y_9	JK
9	y_1, y_2, y_7	JK
10	y_1, y_2, y_9	D
11	y_1, y_2, y_8	D
12	y_2, y_3, y_8	D
13	y_1, y_3, y_4	T
14	y_1, y_4, y_8	RS
15	y_1, y_7, y_9	D
16	y_2, y_3, y_5	T
17	y_2, y_3, y_9	D
18	y_2, y_3, y_8	JK
19	y_2, y_3, y_7	D
20	y_2, y_3, y_5	RS
21	y_2, y_3, y_4	JK
22	y_1, y_5, y_9	D
23	y_2, y_5, y_8	RS
24	y_1, y_5, y_6	RS
25	y_1, y_4, y_9	D
26	y_1, y_4, y_8	T
27	y_1, y_4, y_7	JK
28	y_1, y_2, y_7	T
29	y_2, y_3, y_7	RS
30	y_3, y_4, y_5	D

ного номера 30 по табл. 8.9 выбирают вариант 30, согласно которому необходимо разработать регистр на асинхронных RS -триггерах, на котором должны выполняться микрооперации y_2 , y_3 и y_5 .

2. Проектирование регистра состоит в синтезе КС с учетом особенностей заданного типа триггеров и включает в себя следующие этапы:

а) составляется таблица переходов триггера с учетом уровней сигналов, обеспечивающих его переключение;

б) составляется таблица переходов i -го разряда регистра при выполнении заданных микроопераций, в которой для момента времени $t - 1$ отображаются все возможные комбинации значений аргументов функций возбуждения триггера x_i и y_i и т. д. и состояния i -го разряда регистра ($Q_{i(t-1)}$), а для момента времени t — только соответствующие состояния i -го разряда регистра (Q_{it});

в) в каждой строке полученной таблицы записываются значения функций возбуждения триггера в соответствии с таблицей его переходов, которые обеспечивают требуемый переход триггера из состояния $Q_{i(t-1)}$ в состояние Q_{it} ;

г) определяется минимальная форма функций возбуждения триггера;

д) если в минимальную форму функции возбуждения триггера i -го разряда в качестве аргумента входят состояния $Q_{i(t-1)}$, то используемый триггер должен обладать внутренней задержкой;

е) строится функциональная схема регистра, в которой обобщенные функции возбуждения триггеров являются логической суммой одноименных функций возбуждения, соответствующих отдельным микрооперациям.

3. Применим описанную методику для решения заданного варианта регистра:

а) составляем таблицу переходов асинхронного RS -триггера на элементах ИЛИ-НЕ (с инверсным управлением) (см. уравнения (8.3), где $f_1 = S$, $f_2 = R$);

б) записываем логические уравнения, описывающие заданные микрооперации y_2 , y_3 , y_5 :

$$\text{для } y_2 \text{ — } Q_{it} = x_{i(t-1)}; \quad (8.20)$$

$$\text{для } y_3 \text{ — } Q_{it} = Q_{i(t-1)}x_{i(t-1)}; \quad (8.21)$$

$$\text{для } y_5 \text{ — } Q_{it} = Q_{i(t-1)} \oplus x_{i(t-1)}; \quad (8.22)$$

в) строим таблицы переходов i -го разряда регистра для выполнения каждой из микроопераций (табл. 8.12, 8.13, 8.14), в которые в качестве аргументов входят код признака микрооперации y_i (при $y_i = 0$ микрооперация не выполняется) и $Q_{it} = Q_{i(t-1)}$. При $y_i = 1$ Q_{it} определяется в соответствии с уравнениями (8.20)... (8.22). Учиывая закон переходов RS -триггера, в столбцы R и S полученных таблиц для каждой строки записываем значения функций возбуждения, которые обеспечивают требуемый переход Q_{i-1} в Q_i ;

Таблица 8.12

Номер поряд- ковый	y_2	$x_{i(t-1)}$	$Q_{i(t-1)}$	Q_{it}	R	S
0	0	0	0	0	0	1
1	0	0	1	1	1	0
2	0	1	0	0	0	1
3	0	1	1	1	1	0
4	1	0	0	0	0	1
5	1	0	1	0	0	1
6	1	1	0	1	1	0
7	1	1	1	1	1	0

Таблица 8.13

Номер поряд- ковый	y_3	$x_{i(t-1)}$	$Q_{i(t-1)}$	Q_{it}	R	S
0	0	0	0	0	0	1
1	0	0	1	1	1	0
2	0	1	0	0	0	1
3	0	1	1	1	1	0
4	1	0	0	0	0	1
5	1	0	1	0	0	1
6	1	1	0	0	0	1
7	1	1	1	1	1	0

Таблица 8.14

Номер поряд- ковый	y_5	$x_{i(t-1)}$	$Q_{i(t-1)}$	Q_{it}	R	S
0	0	0	0	0	0	1
1	0	0	1	1	1	0
2	0	1	0	0	0	1
3	0	1	1	1	1	0
4	1	0	0	0	0	1
5	1	0	1	1	1	0
6	1	1	0	1	1	0
7	1	1	1	0	0	1

г) определяем минимальные формы функций возбуждения RS -триггера с инверсными входами для каждой из микроопераций: для микрооперации y_2

$$S = y_2 + \bar{x}_{i(t-1)}, \quad (8.23)$$

$$R = x_{i(t-1)} + \bar{y}_2;$$

для микрооперации y_3

$$S = 1, \quad (8.24)$$

$$R = x_i + \bar{y}_3;$$

для микрооперации y_5

$$S = 1,$$

$$R = \bar{Q}_{t-1} + x_{i(t-1)} + \bar{y}_5. \quad (8.25)$$

Так как в системе уравнений (8.25) имеется в качестве аргумента \bar{Q}_{t-1} , данный RS -триггер должен обладать внутренней задержкой;

д) строим схему регистра (рис. 8.18), в каждом разряде которого функции S и R реализуются на основе уравнений (8.23)...(8.25) и логически суммируются. Входы y_2, y_3, y_5 — общие для всех триггеров, входы x_i для каждого разряда — отдельно.

3. Время выполнения микрооперации $t_{\text{мо}}$ определяется как сумма времени задержки СУ и времени установления $t_{\text{уст}}$ триггера. Для приведенного примера

$$t_{\text{мо}} = 2t_3 + t_{\text{уст}}.$$

4. Максимальная частота поступления управляющих сигналов $f_{\text{уmax}} = 1/t_{\text{мо}}$.

Задание 8.3. Разработать на основе микросхемы K155ИЕ6 и K155ИЕ7 делитель частоты последовательности импульсов, работающий с двоичными и двоично-десятичными кодами, с

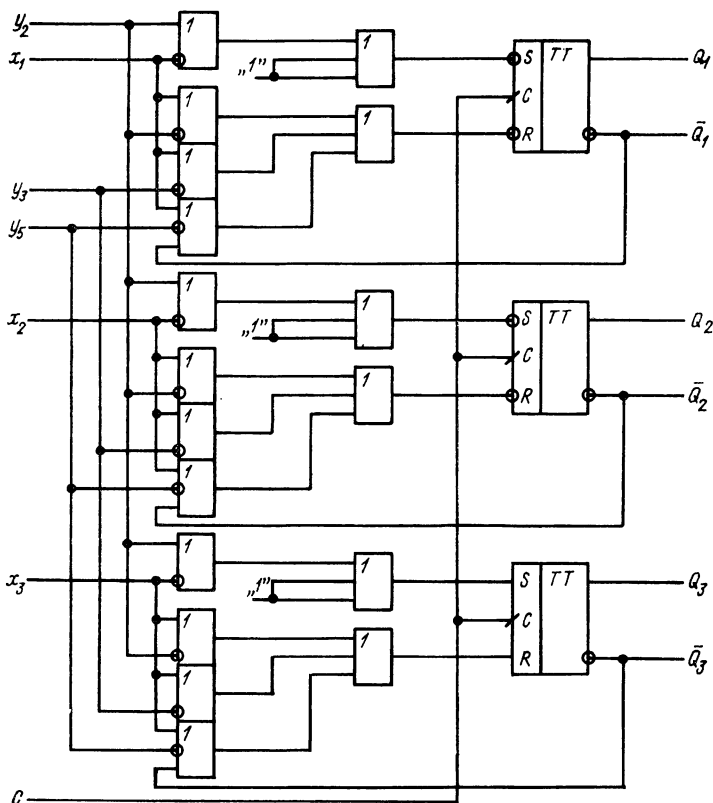


Рис. 8.18

Таблица 8.15

Номер варианта	$K_{\text{дел}}$	Номер варианта	$K_{\text{дел}}$	Номер варианта	$K_{\text{дел}}$
1	2783	11	2786	21	893
2	1007	12	1256	22	1920
3	1562	13	2850	23	2870
4	9235	14	561	24	3120
5	792	15	3250	25	4120
6	800	16	2125	26	5080
7	1002	17	7853	27	939
8	4735	18	1500	28	2222
9	3250	19	1682	29	3456
10	1263	20	526	30	3785

Таблица 8.16

Номер варианта	$K_{\text{дел}}$	Номер варианта	$K_{\text{дел}}$	Номер варианта	$K_{\text{дел}}$
1	3872	11	6521	21	6292
2	7001	12	3582	22	3782
3	2651	13	1653	23	2213
4	5329	14	2523	24	1214
5	928	15	5212	25	3805
6	2001	16	3857	26	939
7	5374	17	2715	27	3210
8	1523	18	2861	28	6543
9	3621	19	625	29	3456
10	6872	20	398	30	5432

коэффициентом деления $K_{\text{дел}}$, заданным таблицами вариантов табл. 8.15 и 8.16, построить и нарисовать схему и определить максимальную частоту поступления входных импульсов f_{max} .

1. В соответствии со своим списочным номером и порядковым номером группы на курсе из табл. 8.15 и 8.16 выбирают номер варианта, например для первой по порядку группы и списочного номера 30 по табл. 8.15 выбирают вариант № 30, согласно которому $K_{\text{дел}} = 3785$, а код — двоичный.

2. Определяют необходимую разрядность двоичного счетчика для построения делителя с заданным $K_{\text{дел}}$:

$$n = [\log_2 K_{\text{дел}}] = 12, \quad (8.26)$$

где квадратные скобки означают округленное до ближайшего целого десятичное число.

3. Определяют число корпусов микросхем, необходимых для построения делителя

$$N = \frac{n}{m} = 3,$$

где m — число разрядов одной микросхемы.

4. Определяют максимальный коэффициент деления счетчика с числом разрядов n

$$K_{\text{дел max}} = 2^n = 4096.$$

5. Определяют число, которым необходимо дополнить счетчик-делитель для получения заданного коэффициента деления

$$M = K_{\text{дел max}} - K_{\text{дел}} = 271.$$

6. Переводят число M в двоичный код

$$M_{\text{дв}} = 000100001111.$$

7. Рисуют схему делителя, соединяя последовательно N микросхем К155ИЕ7 и подавая на параллельные входы число M . Входы управления C микросхем подключают через инвертор к входу переключения старшего разряда (рис. 8.19).

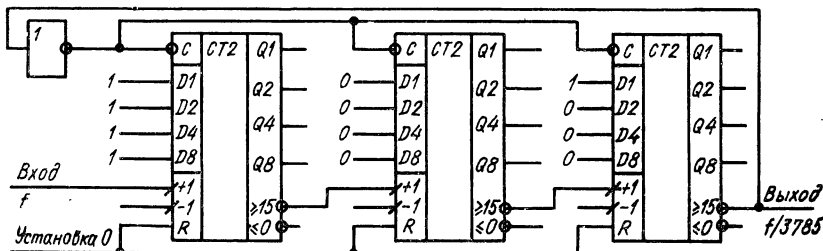


Рис. 8.19

8. При выполнении задания в двоично-десятичном коде и применении микросхем К155ИЕ6, реализующих один двоично-десятичный разряд, число микросхем определяется как число разрядов (для данного примера $N=4$).

Соответственно $K_{\text{дел max}} = 10^N$, число $M = K_{\text{дел max}} - K_{\text{дел}} = 10000 - 3785 = 6215$.

Двоично-десятичный код числа $M_{\text{дв. дес}} = 0110001000010101$. Это число и надо устанавливать на входах микросхем при реализации делителя.

9. УСТРОЙСТВА ОГРАНИЧЕНИЯ, СРАВНЕНИЯ И ПРЕОБРАЗОВАНИЯ ЭЛЕКТРИЧЕСКИХ СИГНАЛОВ

Теоретические сведения и расчетные соотношения

Устройства, рассматриваемые в этой главе, отличаются тем, что их ВАХ состоят из прямолинейных участков с существенно различными коэффициентами передачи.

В зависимости от выполняемых функций рассматриваемые устройства можно разделить на ограничители, пороговые устройства и схемы сравнения. К этому классу устройств относятся также цифроаналоговые (ЦАП) и аналого-цифровые (АЦП) преобразователи, преобразующие дискретные сигналы в аналоговые и наоборот, работа которых основана на использовании схем с существенно нелинейными характеристиками.

Ограничители. Это устройства, которые предназначены для ограничения амплитуды на определенном уровне. В основе их работы лежит резкое изменение сопротивления электронного ключа (а значит, и коэффициента передачи схемы) в открытом и закрытом состояниях. В качестве ключей в ограничителях используются диоды, а также транзисторы и ОУ, применение которых одновременно с ограничением позволяет усилить входной сигнал.

В основе построения диодных ограничителей лежат диодные ключи (рис. 2.4), которые можно рассматривать как ограничители с нулевым уровнем ограничения. При обратном напряжении диод закрыт и коэффициент передачи схемы близок нулю. При прямом напряжении диод открыт и его коэффициент передачи близок к единице. Переход из закрытого в открытое состояние происходит при пороговом напряжении $U_{\text{пор}}$ диода, которое составляет доли вольта. Для изменения уровня ограничения в схему диодного ключа вводят источник смещения $E_{\text{см}}$ с напряжением $E_{\text{см}} \gg U_{\text{пор}}$, которое и определяет уровень ограничиваемого сигнала.

Основные схемы диодных ограничителей с последовательным и параллельным включением диода и временные диаграммы их работы приведены на рис. 9.1 и 9.2 [5]. Различные комбинации включения диодов и источников смещения позволяют получить требуемые уровни ограничения и форму выходного напряжения.

При ограничении импульсных сигналов с крутыми фронтами существенное влияние на работу ограничителей оказывают междуэлектродная емкость диода C_d и емкость нагрузки C_n , включающая в себя емкость монтажа и входную емкость последующих устройств.

Емкость нагрузки, образуя паразитную интегрирующую цепь, приводит к заваду фронтов ограничиваемого по амплитуде импульса; емкость диода в параллельном ограничителе суммируется с емкостью нагрузки, а в последовательном, являясь элементом паразитной дифференцирующей цепи, приводит к появлению на выходе помех, определяемых прохождением через C_d крутых фронтов импульсов при закрытом состоянии диода.

Изменения уровня ограничения можно добиться не только включением источника смещения, но и с помощью разделительного конденсатора (см. рис. 9.3). Во время действия сигнала на конденсаторе накапливается заряд, а во время паузы заряд уменьшается. При этом диод создает цепи заряда и разряда конденсатора с существенно различными постоянными времени $\tau_{\text{зар}}$ и $\tau_{\text{раз}}$, причем $\tau_{\text{зар}} < \tau_{\text{раз}}$. Поэтому за время паузы рассеивается только часть энергии, накопленной в конденсаторе за время действия входного сигнала. В результате на конденсаторе создается постоянное напряжение,

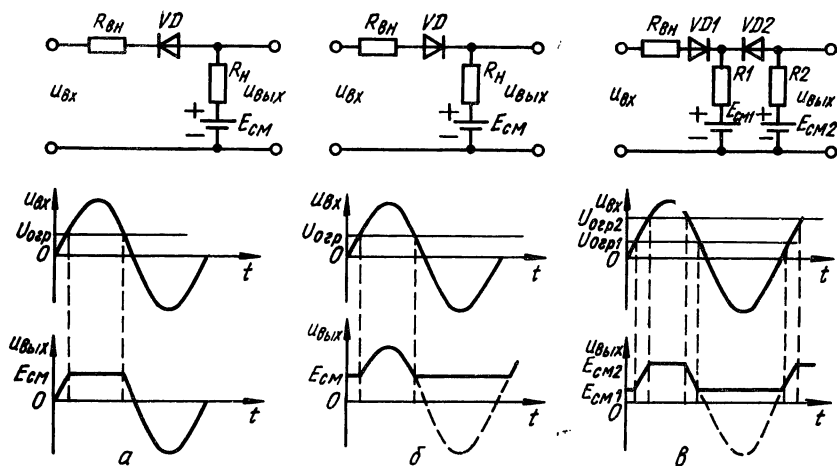


Рис. 9.1

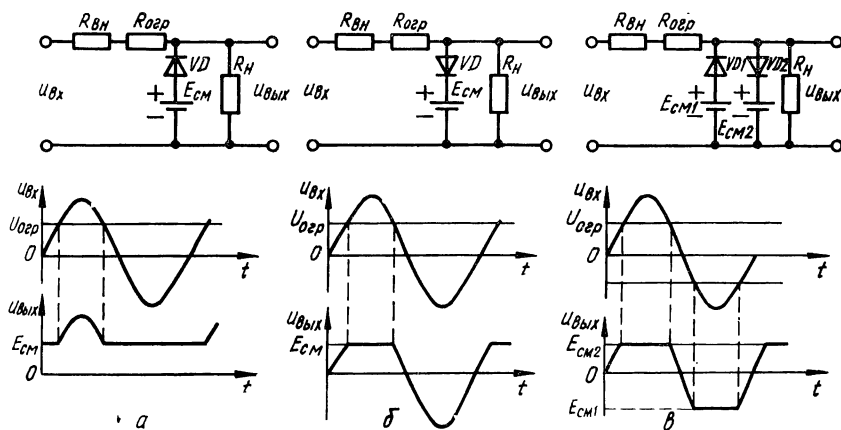


Рис. 9.2

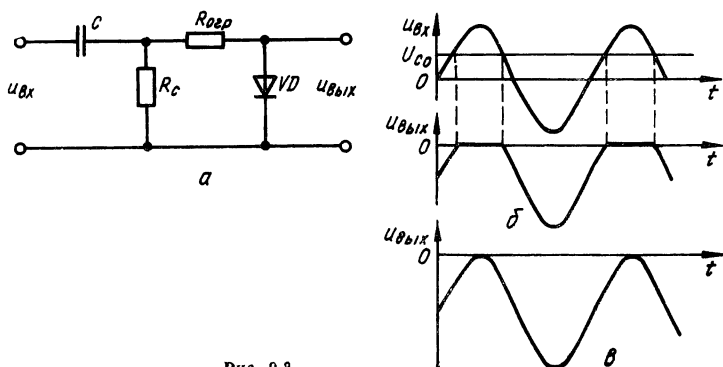


Рис. 9.3

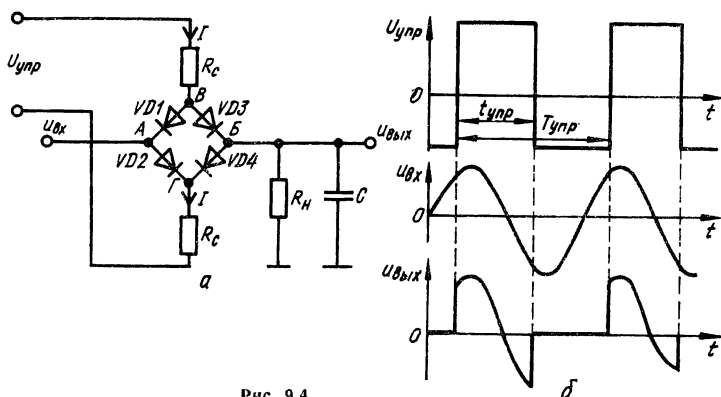


Рис. 9.4

называемое динамическим смещением, которое играет роль источника смещения. Так, в схеме рис. 9.3, а

$$\tau_{\text{зар}} = \frac{R_{\text{огр}} R_C}{R_{\text{огр}} + R_C} C, \quad \tau_{\text{раз}} = R_C C. \quad (9.1)$$

Таким образом, $\tau_{\text{раз}} > \tau_{\text{зар}}$ и, следовательно, при симметричной форме входного сигнала на конденсаторе C появляется постоянная составляющая напряжения U_{C0} (рис. 9.3, б), значение которой определяется разностью $\tau_{\text{зар}}$ и $\tau_{\text{раз}}$. Такие схемы называют также фиксаторами уровня.

Если сопротивление резистора $R_{\text{огр}} = 0$, то $\tau_{\text{зар}} \approx 0$ и схема рис. 9.3, а выполняет роль фиксатора нулевого уровня, временная диаграмма работы которого приведена на рис. 9.3, в.

Диодные ограничители можно использовать также для временной селекции (стробирования) импульсов, когда в зависимости от управляющего (стробирующего) сигнала входной сигнал подключается или отключается от нагрузки. Пример такой схемы приведен на рис. 9.4, а. Эта схема позволяет селектировать как однополярное, так и двухполярное напряжение. Временные диаграммы работы этой схемы приведены на рис. 9.4, б.

В течение длительности селекторного (управляющего) импульса $t_{\text{упр}}$ селектирующее напряжение $U_{\text{упр}}$ положительно, все диоды открыты и точки А и Б имеют один и тот же потенциал, т. е. входное напряжение $u_{\text{вх}}$ без искажений подается на выход ($u_{\text{вых}} = u_{\text{вх}}$). В остальной части периода селекторных импульсов напряжение $U_{\text{упр}}$ отрицательно, диоды закрыты и напряжение $u_{\text{вых}} = 0$. Для этого необходимо, чтобы отрицательное напряжение $U_{\text{упр}}$ превышало амплитуду сигнала $U_{\text{вх max}}$.

Ограничение входного сигнала в усилителях-ограничителях на транзисторах основано на потере транзистором усилительных свойств в области отсечки и насыщения. Основной схемой усилителя-ограничителя является схема с общим эмиттером (ОЭ) (рис. 9.5, а). Для получения двустороннего ограничения рабочую точку Р выбирают на середине нагрузочной прямой (рис. 9.5, б). В этом случае токи базы и коллектора в рабочей точке составляют

$$I_{\text{РБ}} \approx I_{\text{Бн}}/2 = I_{\text{Кн}}/2\beta; \quad I_{\text{РК}} = \beta I_{\text{РБ}}.$$

При поступлении входного сигнала соответствующей амплитуды выходное напряжение и ток коллектора ограничиваются на уровне

$$I_{\text{огр}} = I_{\text{Кн}} - I_{\text{РК}}. \quad (9.2)$$

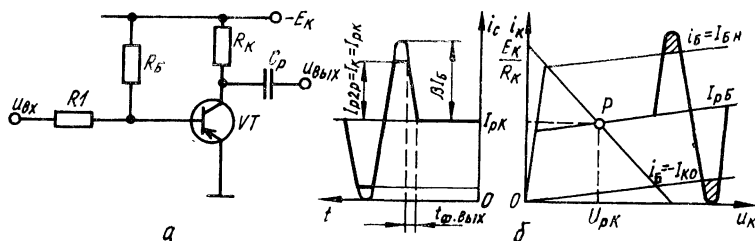


Рис. 9.5

Если входной сигнал изменяется по синусоидальному закону, то длительность фронтов выходного напряжения составляет [24]

$$t_{ф.вх} = \sqrt{I_{ф.вх}^2 + I_{н}^2} \quad (9.3)$$

где $t_{ф.вх} = \frac{I_{огр}}{2\pi f I_{К\max}} = \frac{I_{Кн} - I_{РК}}{2\pi f I_{К\max}}$; $I_{К\max} = \beta I_{Б}$, $t_{н}$ — время нарастания, определяемое инерционными свойствами транзистора.

Последним параметром можно пренебречь, если $f_{\alpha} \gg 1,5\beta/t_{ф.вх}$. Тогда $t_{ф.вх} = t_{ф.вх}$.

При заданной длительности фронта выходного сигнала требуемая амплитуда входного тока составляет [24]

$$I_{вх.мах} = \frac{E_{К}}{2\pi f \beta t_{ф.вх} R_{К}} \quad (9.4)$$

Для несимметричного ограничения входного напряжения рабочую точку P следует выбирать сдвинутой ближе к области насыщения или области отсечки.

При необходимости получить ограничители с улучшенными характеристиками применяют операционные усилители (ОУ), используя их большой коэффициент усиления, большое входное и малое выходное сопротивления. В таких схемах используются обычные диодные и транзисторные ограничители, включенные в цепь ОС ОУ. Типовые схемы ограничителей с ОУ и их характеристики вход — выход приведены на рис. 9.6 [21].

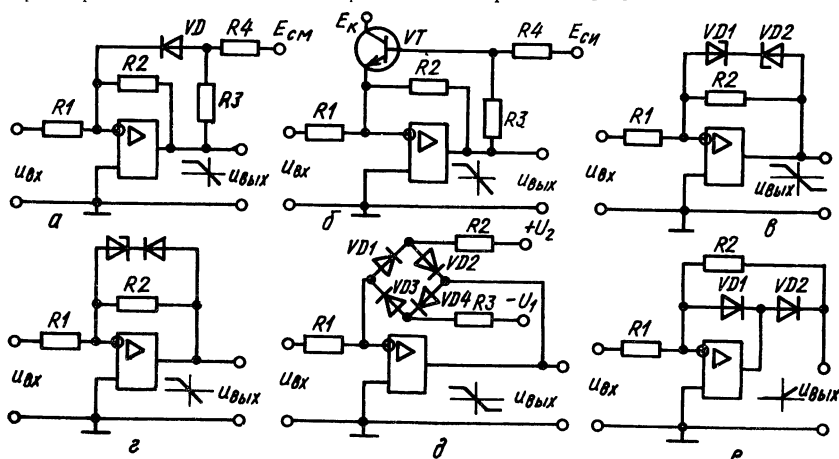


Рис. 9.6

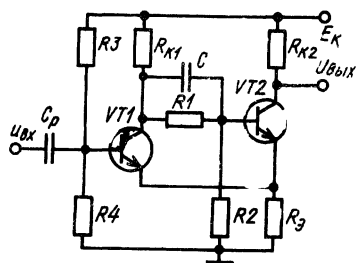


Рис. 9.7

используется транзистор VT , что позволяет уменьшить K_2 практически в $(1 + \beta)$ раз.

В схемах 9.6, в, г в цепи ОС ОУ используются стабилитроны, что позволяет исключить источник $E_{см}$ и одновременно уменьшить сопротивление резистора R_3 до динамического сопротивления открытого ключа.

Ограничитель рис. 9.6, д позволяет ограничивать очень малые амплитуды входных сигналов (единицы мВ). В этой схеме использован диодный мостовой ключ. При отсутствии входного сигнала диоды $VD1$ и $VD3$ закрыты напряжениями U_1 и U_2 . Обратные токи этих диодов малы и вычитаются в суммирующей точке ОУ. С ростом входного напряжения и соответствующем изменении выходного напряжения открываются те из диодов, к которым в данный момент приложено прямое напряжение. При открывании диодов K_2 резко уменьшается и выходное напряжение практически перестает изменяться.

В схеме рис. 9.6, е при отрицательном выходном напряжении $VD1$ открыт и $K_2 \approx 0$. При изменении полярности выходного напряжения открывается $VD2$ и весь выходной ток протекает через резистор R_2 . При этом $u_{вых} = -u_{вх} R_2 / R_1$.

Пороговые устройства. Это устройства с двумя четко различимыми состояниями, в которых они находятся в зависимости от значения входного сигнала по отношению к пороговому уровню. Эти схемы содержат в своей структуре положительные обратные связи (ПОС), благодаря которым переход из одного состояния в другое происходит регенеративно. Это свойство позволяет использовать пороговые устройства для формирования двухуровневого сигнала с крутыми фронтами из входных сигналов произвольной формы.

Пороговые устройства могут строиться на транзисторах или логических интегральных элементах по схеме несимметричного триггера (триггера Шмитта) или на операционных усилителях.

Классическая схема триггера Шмитта приведена на рис. 9.7. Она имеет два устойчивых состояния: в первом $VT1$ закрыт, а $VT2$ открыт и насыщен; во втором — $VT1$ открыт, а $VT2$ закрыт.

Для нормальной работы триггера выбирают $R_{K1} > R_{K2}$, поэтому $U_{\Sigma 1} =$

$$= \frac{E_K R_3}{R_{K1} + R_3} < U_{\Sigma 2} = \frac{E_K R_3}{R_{K2} + R_2}.$$

Для переключения триггера необходимо подать на вход напряжение срабатывания отрицательной полярности с амплитудой

$$u_{вх 1} = U_{ср} = u_{\Sigma 2} - U_{см} + U_{пор}. \quad (9.5)$$

Отпускание триггера из-за его гистерезисной характеристики происходит при

$$u_{вх 2} = U_{отп} = |U_{см}| - |u_{\Sigma 1}| - |U_{пор}|, \quad (9.6)$$

где $U_{см} = \frac{E_K R_3}{R_3 + R_4}$; $U_{пор}$ — пороговое напряжение транзистора.

В схеме рис. 9.6, а ключ на диоде VD управляет коэффициентом передачи K ограничителя. При закрытом ключе коэффициент передачи $K_1 = -R_2 / R_1$. При открытом ключе резисторы R_2 и R_3 включаются параллельно и $K_2 = -R_2 // R_3 / R_1$. Выбирая $R_3 \ll R_2$, можно получить $K_2 \ll K_1$. Напряжение ограничения регулируется источником $E_{см}$ и определяется по формуле $U_{огр} \approx$

$$\approx E_{см} \frac{R_3}{R_4} + U_{пор} \left(\frac{R_3}{R_4} + 1 \right), \text{ где } U_{пор} —$$

пороговое напряжение диода.

Схема рис. 9.6, б отличается от рассмотренной только тем, что в качестве ключа

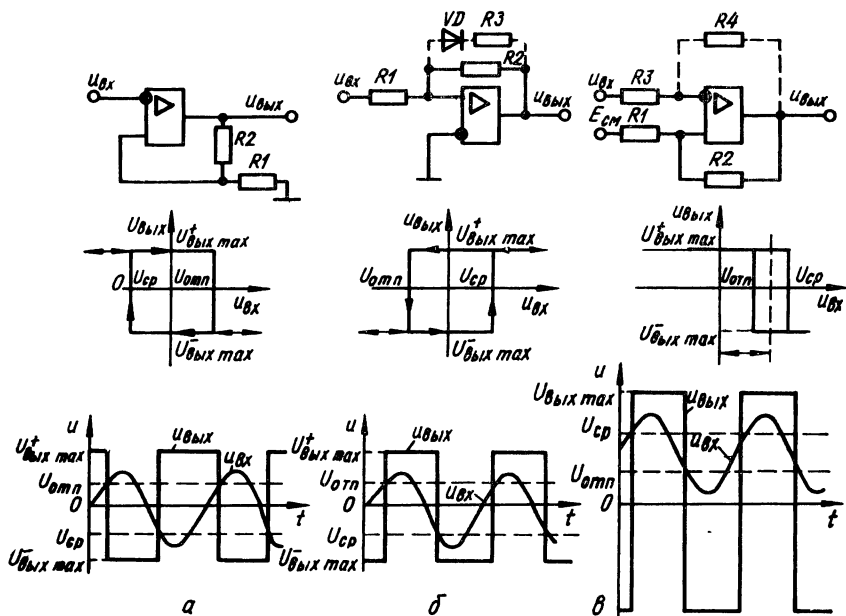


Рис. 9.8

В пороговых устройствах на ОУ гистерезис переключения достигается введением ПОС через делители R_1 , R_2 (рис. 9.8) [5]. В инвертирующей схеме (рис. 9.8, а)

$$U_{\text{ср}} = \frac{R_1}{R_1 + R_2} U_{\text{вых макс}}^-; \quad U_{\text{отп}} = \frac{R_1}{R_1 + R_2} U_{\text{вых макс}}^+, \quad (9.7)$$

$$\Delta U = \frac{R_1}{R_1 + R_2} (U_{\text{вых макс}}^+ - U_{\text{вых макс}}^-).$$

Условие регенеративного опрокидывания

$$K_{\text{пос}} = \frac{K_{\text{ОУ}} R_1}{R_1 + R_2} > 1, \quad (9.8)$$

где $K_{\text{ОУ}}$ — коэффициент усиления ОУ без ОС.

В неинвертирующей схеме (рис. 9.8, б)

$$U_{\text{ср}} = -\frac{R_1}{R_2} U_{\text{вых макс}}^-; \quad U_{\text{отп}} = -\frac{R_1}{R_2} U_{\text{вых макс}}^+. \quad (9.9)$$

В рассмотренных схемах пороги срабатывания и отпускания нерегулируемые и имеют противоположные знаки. Этих недостатков можно избежать при использовании двух входов ОУ — одного для подачи входного сигнала, второго — для подключения опорного напряжения смещения (рис. 9.8, в) [5].

В этой схеме

$$U_{\text{ср}} = U_{\text{вых макс}}^+ \left(\frac{R_1}{R_1 + R_2} - \frac{1}{K_{\text{ОУ}}} \right) + E_{\text{см}} \frac{R_1}{R_1 + R_2}, \quad (9.10)$$

$$U_{\text{отп}} = -|U_{\text{вых макс}}^-| \left(\frac{R_1}{R_1 + R_2} - \frac{1}{K_{\text{ОУ}}} \right) + E_{\text{см}} \frac{R_2}{R_1 + R_2}, \quad (9.11)$$

$$\Delta U = (U_{\text{вых макс}}^+ + |U_{\text{вых макс}}^-|) \left(\frac{R_1}{R_1 + R_2} - \frac{1}{K_{\text{ОУ}}} \right). \quad (9.12)$$

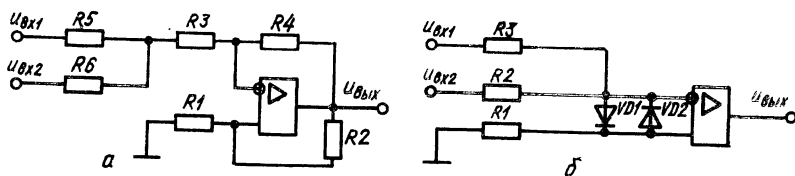


Рис. 9.9

Компараторы напряжения. Это устройства, с помощью которых определяется момент равенства двух напряжений. Как и пороговые устройства, они имеют два четко различных состояния и релейную характеристику и отличаются тем, что в пороговом устройстве производится сравнение входного напряжения с неизменным опорным, а в компараторе оба напряжения входные и могут изменяться. Кроме того, для компараторов важной характеристикой является однозначность момента переключения как при увеличении сигналов, так и при уменьшении, т.е. минимальная ширина истли гистерезиса. Поэтому наряду с компараторами с релейной характеристикой очень широко применяются компараторы без ПОС, имеющие усилительную характеристику, которая практически приближается к релейной безгистерезисной благодаря большому коэффициенту усиления ОУ.

Типовые схемы компараторов с обратными связями и без обратных связей приведены на рис. 9.9, а и б. В этих схемах на вход подаются разнополярные сигналы, поэтому происходит сравнение входных сигналов по абсолютной величине. Диоды в схеме 9.9, б предназначены для предотвращения глубокого насыщения ОУ при существенной разнице по абсолютной величине входных напряжений.

Для повышения помехоустойчивости схемы компараторов, особенно в интегральном исполнении, делают стробируемыми.

Цифроаналоговые преобразователи. Служат для преобразования входного сигнала, заданного в цифровом коде, в аналоговый выходной сигнал. Принцип построения ЦАП состоит в суммировании на одну нагрузку токов или напряжений, составляющих шкалу значений, подчиняющихся закону 2^n , с помощью аналоговых ключей, управляемых входным цифровым кодом. Эти токи или напряжения чаще всего формируются от одного стабильного источника с помощью матрицы резисторов, сопротивление которых изменяется по закону 2^n .

Матрицы строят двух типов: с n резисторами, сопротивления которых составляют шкалу значений $R_0, R_0/2, R_0/4 \dots R_0/2^{n-1}$ (рис. 9.10, а), и матрицы типа $R - 2R$, в которых используются резисторы только двух номиналов — R и $2R$ (рис. 9.10, б и в).

В первой схеме выходное напряжение [21]

$$u_{\text{вых}} = -U_{\text{оп}} \frac{R_{\text{ос}}}{R_0} z, \quad (9.13)$$

где $0 \leq z \leq 2^n$.

Для наращивания разрядности ЦАП этого типа следует подключить параллельно соответствующее число резисторов с сопротивлениями $R_0/2^n, R_0/2^{n+1}$ и т.д.

Наиболее жесткие требования предъявляются к точности резисторов старших разрядов, поскольку разброс токов в них не должен превышать тока младшего разряда. Поэтому разброс сопротивлений в 2^n -разряде должен быть меньше чем

$$\Delta R/R = 1/2^{n+1}. \quad (9.14)$$

Из этого условия следует, что если разброс сопротивления резистора в 2^4 разряде не должен превышать 3 %, то в 2^{10} разряде — 0,05 %.

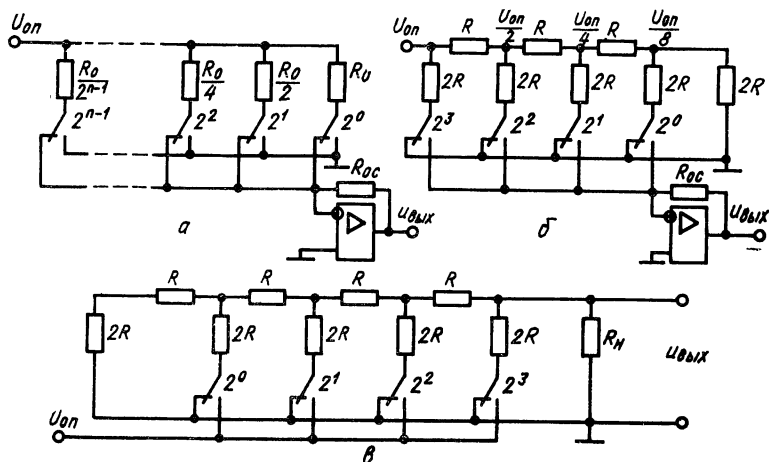


Рис. 9.10

В схеме второго типа (рис. 9.10, б)

$$u_{\text{вых}} = -U_{\text{оп}} \frac{R_{\text{ос}}}{2^n R} z. \quad (9.15)$$

Схема ЦАП (рис. 9.10, в) использует матрицу $R - 2R$ с обратным подключением входа и выхода по отношению к матрице рис. 9.10, б. В ней суммирующий усилитель не нужен. Однако в этой схеме большое напряжение на ключах и нагрузка источника опорного напряжения зависит от кода преобразуемого числа.

Выходное напряжение в этой схеме

$$u_{\text{вых}} = \frac{U_{\text{оп}}}{2^n} \frac{R_n}{R + R_n} z. \quad (9.16)$$

Аналого-цифровые преобразователи. Они выполняют операцию, обратную ЦАП, т.е. преобразуют аналоговую величину в цифровой код. Принципы их построения можно разделить на два основных: параллельное или последовательное преобразование аналоговой величины в цифровой код. И в том, и в другом случае в схеме необходимо организовать 2^n пороговых напряжения, изменяющихся при двоичном кодировании по закону 2^n .

При параллельном преобразовании эта задача решается применением 2^n каналов с компаратором и источником опорного напряжения в каждом канале и общего для всех каналов преобразователя кода, который преобразует получившийся на выходе компараторов код в двоичный. Этот принцип позволяет получить самое высокое быстродействие, но отличается сложностью реализации, особенно при большой разрядности.

При последовательном преобразовании процесс развертывается во времени, что позволяет за счет снижения быстродействия существенно упростить аппаратные затраты.

Наиболее широко используемыми методами последовательного преобразования являются:

метод последовательного приближения (поразрядного уравнивания), при котором последовательно формируются пробные коды, которые поступают на ЦАП, а выходной сигнал последнего сравнивается при помощи общего компаратора с аналоговым входным сигналом;

преобразование напряжения в частоту, при котором входное напряжение преобразуется в последовательность импульсов, частота которых пропорциональна входному напряжению;

одностадийное интегрирование, при котором ГПН запускается в начале преобразования, после чего счетчик начинает считать импульсы, поступающие от стабилизированного тактового генератора; счет прекращается, когда напряжение ГПН и входное напряжение сравниваются, при этом полученное число пропорционально входному сигналу и может использоваться в качестве выходного кода;

методы уравнивания заряда, основанные на интегрировании входного сигнала за фиксированный интервал времени;

двойное интегрирование, основанное на том, что сначала конденсатор заряжается током, пропорциональным входному сигналу, после чего он разряжается постоянным током до тех пор, пока напряжение на нем снова не станет равным нулю; время разряда конденсатора пропорционально значению входного сигнала и используется для подсчета тактовых импульсов фиксированной частоты при помощи счетчика;

метод дозированного заряда с запоминающим конденсатором, или метод коммутируемого конденсатора, заключается в том, что сначала путем периодического заряда от стабилизированного источника опорного напряжения на конденсаторе запасается фиксированное количество электричества, после чего конденсатор разряжается на суммирующую точку. Частота переключений конденсатора подсчитывается за фиксированный интервал времени и определяет цифровой код преобразуемой аналоговой величины.

ЗАДАЧИ И УПРАЖНЕНИЯ

9.1. Объясните, почему в последовательных диодных ограничителях сопротивление нагрузки R_n необходимо выбирать много больше суммарного сопротивления открытого диода и внутреннего сопротивления источника, но много меньше обратного сопротивления $R_{обр}$ закрытого диода.

9.2. Какими должны быть соотношения R_n и $R_{огр}$ в параллельных ограничителях (рис. 9.2) и почему?

9.3. Как влияет внутреннее сопротивление $R_{вн}$ на работу последовательных и параллельных диодных ограничителей?

9.4. На вход последовательного диодного ограничителя (рис. 9.1, а) поступает синусоидальное напряжение с амплитудой $U_{вх \max}$. Запишите аналитические выражения для выходных напряжений, считая диод и источник смещения $E_{см}$ идеальными, $R_{вн} = 0$ при следующих значениях $E_{см}$: а) $E_{см} = 0$; б) $E_{см} = U_{вх \max}/2$; в) $E_{см} = U_{вх \max}$; г) $E_{см} = -U_{вх \max}/2$.

9.5. На вход параллельного диодного ограничителя (рис. 9.2, а) поступает синусоидальное напряжение с амплитудой $U_{вх \max} = 26$ В. Рассчитайте порог ограничения $U_{огр}$ и запишите аналитическое выражение для выходного напряжения, считая диод идеальным, если $R_{вн} = 50$ Ом, $R_{огр} = 20$ кОм, $R_n = 200$ кОм, $E_{см} = -8$ В.

9.6. На вход последовательного ограничителя (рис. 9.1, б) подается синусоидальное напряжение с амплитудой $U_{вх \max} = 20$ В. Сопротивление генератора $R_{вн} = 100$ Ом, открытого диода $R_{пр} = 150$ Ом, закрытого $R_{обр} = 500$ кОм, $R_n = 2,0$ кОм, $E_{см} = 0$. Определите максимальные значения напряжения на выходе для положительной $U_{вых \max}^+$ и отрицательной $U_{вых \max}^-$ полуволн и коэф-

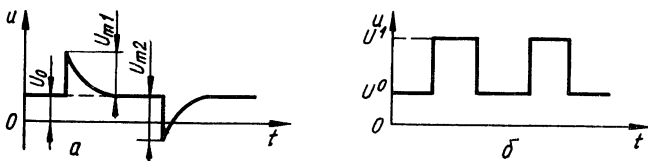


Рис. 9.11

коэффициента передачи K_1 к K_2 ограничителя для открытого и закрытого состояния ключа.

9.7. На вход схемы рис. 9.2, б поступают двухполярные импульсы напряжения, изменяющиеся по закону $U_{вх} = E_1 e^{-\frac{t}{\tau}}$ и $U_{вх} = -E_2 e^{-\frac{t}{\tau}}$. Определите максимальный ток через диод $I_{д\max}$ и максимальное обратное напряжение $U_{обр\max}$, если $E_1 = 50$ В, $E_2 = 30$ В, $E_{см} = 15$ В, $R_{огр} = 1$ кОм, $R_{н} = 9$ кОм, $R_{вн} = 1$ кОм, диод считать идеальным.

9.8. На вход параллельного диодного ограничителя (рис. 9.2, а) поступает двухполярное симметричное прямоугольное напряжение (меандр) с амплитудой $U_{вх\max} = 50$ В, периодом $T = 10$ мкс и скважностью $Q = 2$. Параметры схемы $R_{огр} = 11$ кОм, $R_{н} = 200$ кОм, $E_{см} = 0$, $C_d = 3$ пф, $C_{н} = 9$ пф, $R_{вн} = 0$, диод считать идеальным. Определите: а) амплитуды выходных импульсов и длительность их фронтов; б) рассчитайте оптимальное значение ускоряющей емкости C , подключенной параллельно резистору $R_{огр}$ для уменьшения длительности фронтов выходных импульсов.

9.9. На вход двухстороннего последовательного ограничителя (рис. 9.1, а) поступает синусоидальное напряжение с амплитудой $U_{вх\max} = 20$ В. Параметры схемы $E_{см1} = 5$ В, $E_{см2} = 10$ В, $R_1 = 2$ кОм, $R_2 = 4$ кОм, $R_{вн} = 0$, диоды идеальные. Определите максимальную и минимальную амплитуды выходного напряжения.

9.10. На вход двухстороннего последовательного ограничителя (рис. 9.1, в) поступает двухполярное симметричное прямоугольное напряжение (меандр) с амплитудой $U_{вх\max} = 30$ В. Параметры схемы $R_{вн} = 100$ Ом, $R_1 = R_2 = 5$ кОм, $R_{пр} = 200$ Ом, $R_{обр} = 400$ кОм, $E_{см1} = 5$ В, $E_{см2} = 10$ В. Нарисуйте временные диаграммы и определите амплитуду выходного напряжения при действии входных импульсов и их отсутствии.

9.11. В схеме 9.1, б на вход подаются импульсы (рис. 9.11, а) с параметрами: $U_0 = 5$ В, $U_{m1} = U_{m2} = 12$ В. Нарисуйте временные диаграммы выходного напряжения и определите его амплитуду, если $R_{вн} = 200$ Ом, $R_{н} = 2$ кОм, $E_{см} = 5$ В, диод считать идеальным.

9.12. В схеме 9.1, а на вход подаются импульсы (рис. 9.11, б) с параметрами $U^0 = 2$ В, $U^1 = 5$ В. Нарисуйте временные диаграммы выходного напряжения и определите его амплитуду, если $R_{вн} = 100$ Ом, $R_{н} = 1$ кОм, $E_{см} = 3$ В, диод считать идеальным.

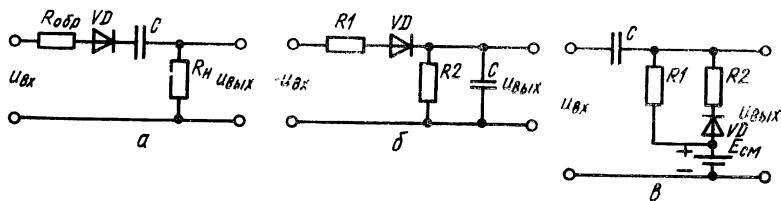


Рис. 9.12

9.13. На вход двухстороннего параллельного ограничителя (рис. 9.2, в) поступает синусоидальное напряжение с амплитудой $U_{вх\ m}$. Как следует выбрать напряжения смещения $E_{см1}$ и $E_{см2}$ для того, чтобы: а) длительность фронтов выходных импульсов была минимальной; б) скважность положительных выходных импульсов была равна $Q = 2$; в) скважность положительных импульсов была равна произвольному значению Q ? Диоды считать идеальными.

9.14. Объясните, как отразится на работе схемы двухстороннего параллельного ограничителя (рис. 9.2, в), на вход которого поступает синусоидальное напряжение: а) короткое замыкание $VD1$; б) короткое замыкание $VD2$; в) обрыв $VD1$; г) обрыв $VD2$?

9.15. Объясните, как отразится на работе схемы двухстороннего последовательного ограничителя (рис. 9.1, в), на вход которого поступает синусоидальное напряжение: а) короткое замыкание $VD1$; б) короткое замыкание $VD2$; в) обрыв $VD1$; г) обрыв $VD2$?

9.16. На вход схемы двухстороннего последовательного ограничителя (рис. 9.1, в), в которой каждый из диодов включен в обратном направлении (с общей точкой на анодах диодов), подаются экспоненциальные импульсы (рис. 9.11, а). Внутренние сопротивления источников равны нулю, диоды идеальны, $R_1 = R_2$. Нарисуйте временные диаграммы выходного сигнала и определите напряжения на выходе схемы в отсутствие входных импульсов и амплитуды выходных импульсов $U_{вых\ m1}$ и $U_{вых\ m2}$ при действии положительных и отрицательных импульсов на входе, если: а) $U_0 = 0$, $U_{m1} = U_{m2} = 12$ В; $E_1 = 5$ В, $E_2 = 7$ В; б) $U_0 = 0$, $U_{m1} = U_{m2} = 12$ В; $E_1 = 7$ В, $E_2 = 5$ В.

9.17. На вход схемы двухстороннего параллельного ограничителя (рис. 9.2, в) поступают импульсы (рис. 9.11, а) при $U_0 = 0$, $U_{m1} = U_{m2} = 12$ В. Внутреннее сопротивление источников равно нулю, диоды идеальны. Нарисуйте временные диаграммы выходного сигнала и определите напряжение на выходе схемы в отсутствие входных импульсов и амплитуды выходных импульсов $U_{вых\ m1}$ и $U_{вых\ m2}$ при действии положительных и отрицательных импульсов на входе, если: а) $E_1 = 7$ В, $E_2 = 5$ В; б) $E_1 = 5$ В, $E_2 = 7$ В.

9.18. Объясните, какое напряжение установится на выходе схемы рис. 9.12, а, если на ее вход подается синусоидальное напряжение с амплитудой $U_{вх\ m} = 25$ В, и какое максимальное обратное напряжение будет на диоде VD ?

9.19. На вход схемы рис. 9.12, в поступает двухполярное прямоугольное симметричное напряжение без постоянной составляющей

(меандр) с амплитудой $U_{\text{вх max}} = 10$ В, периодом $T = 20$ мкс, скважностью $Q = 2$. Параметры схемы $C = 0,15$ мкФ, $E_{\text{см}} = 0$, $R_1 = 10$ кОм, $R_2 = 1$ кОм, прямое сопротивление диода $R_{\text{пр}} = 30$ Ом, обратное $R_{\text{обр}} = 300$ кОм. Определите динамическое смещение $U_{\text{дин}}$ (постоянную составляющую) выходного напряжения и время установления стационарного состояния $t_{\text{уст}}$.

9.20. На вход схемы рис. 9.12, в поступают двухполярные прямоугольные симметричные напряжения без постоянной составляющей (меандр) с амплитудой $U_{\text{вх max}} = 30$ В, периодом $T = 10$ мкс и скважностью $Q = 5$. Параметры схемы $E_{\text{см}} = 0$, $C = 0,1$ мкФ, $R_1 = 10$ кОм, $R_2 = 2$ кОм, прямое сопротивление диода $R_{\text{пр}} = 10$ Ом, обратное $R_{\text{обр}} = 1$ МОм. Определите динамическое смещение $U_{\text{дин}}$ (постоянную составляющую) выходного напряжения.

9.21. На вход схемы рис. 9.12, в поступает синусоидальное напряжение $u_{\text{вх}} = U_{\text{вх m}} \sin \omega t$ с амплитудой $U_{\text{вх m}} = 50$ В. Параметры схемы $E_{\text{см}} = 0$, $R_2 = 0$, диод идеальный, $CR_1 \gg T$, где T — период входного напряжения. Определите динамическое смещение $U_{\text{дин}}$ выходного напряжения.

9.22. На вход схемы рис. 9.12, в поступают положительные прямоугольные импульсы с амплитудой $U_{\text{вх max}} = 20$ В, длительностью $t_{\text{и}} = 5$ мкс и периодом следования $T = 25$ мкс. Определите амплитуды выходного напряжения и нарисуйте его временную диаграмму при $E_{\text{см}} = -10$ В, $R_2 = 0$, диод считать идеальным, $CR_1 \gg T$.

9.23. Используя условие задачи 9.24, определите амплитуды выходного напряжения и нарисуйте его временную диаграмму, если $t_{\text{и}} = 10$ мкс, $T = 35$ мкс, $U_{\text{вх max}} = 25$ В.

9.24. Определите, какими должны быть параметры схемы рис. 9.12, в, напряжение $E_{\text{см}}$ и его внутреннее сопротивление для того, чтобы обеспечить фиксацию оснований отрицательных импульсов на уровне $U_{\text{дин}} = 10$ В. Каким условиям должны удовлетворять элементы схемы, чтобы искажения были минимальны?

9.25. На вход схемы (рис. 9.3, а) от генератора прямоугольных импульсов с $R_{\text{вн}} = 75$ Ом поступают импульсы положительной полярности с параметрами $U_{\text{м}} = 10$ В, $t_{\text{и}} = 14$ мкс, $f = 20$ кГц. Определите спад вершины импульса, время заряда конденсатора и амплитуду положительного выброса на выходе, если $C = 0,1$ мкФ, $R_{\text{огр}} = 0$, $R_{\text{пр}} = 50$ Ом, $R_{\text{обр}} = \infty$, $R_{\text{с}} = 2$ кОм.

9.26. На вход схемы рис. 9.3, а от генератора прямоугольных импульсов с $R_{\text{вн}} = 50$ Ом поступают импульсы положительной полярности с параметрами $U_{\text{вх m}} = 12$ В, $t_{\text{и}} = 10$ мкс, $f = 60$ кГц. Определите требуемую емкость конденсатора C для обеспечения коэффициента спада вершины $\delta_{\text{в}} = 0,1$, если $R_{\text{огр}} = 10$ Ом, $R_{\text{пр}} = 50$ Ом, $R_{\text{обр}} = \infty$, $R_{\text{с}} = 10$ кОм.

9.27. В схеме транзисторного ограничителя (рис. 9.5, а) $E_{\text{к}} = 12$ В, $R_{\text{к}} = 500$ Ом, $\beta = 40$ применен транзистор ГТ308А. Определите необходимый начальный ток $I_{\text{РБ}}$ для получения симметричного двухстороннего ограничения входного напряжения синусоидальной формы.

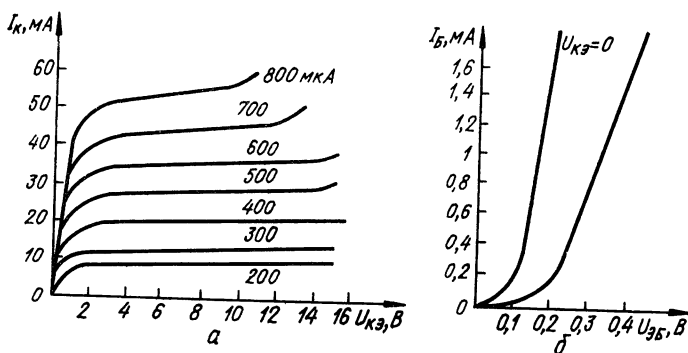


Рис. 9.13

9.28. В схеме транзисторного ограничителя (рис. 9.5, а) обеспечивается режим двухстороннего симметричного ограничения. Как изменится длительность фронтов выходного напряжения, если: а) увеличить амплитуду входного сигнала; б) увеличить частоту входного сигнала; в) увеличить R_1 ; г) увеличить $|E_K|$?

9.29. Определите амплитуду входного синусоидального напряжения в схеме (рис. 9.5, а), обеспечивающую длительность фронта выходного сигнала $t_f = 2$ мкс при $E_K = 12$ В, $R_K = 500$ Ом, $\beta = 40$, транзистор ГТ 308А (характеристики см. рис. 9.13) при: а) $f_1 = 30$ кГц; б) $f_2 = 60$ кГц.

9.30. Определите необходимый начальный ток базы I_{PB} в схеме транзисторного ограничителя (рис. 9.5, а) при $E_K = 12$ В, $R_K = 500$ Ом, $\beta = 40$, транзистор ГТ 308А (характеристики см. рис. 9.13) для получения ограничения снизу на нулевом уровне.

9.31. Определите начальный ток базы I_{PB} в схеме транзисторного ограничителя рис. 9.5, а, выполненного на транзисторе ГТ 308А, с характеристиками рис. 9.13 при $E_K = 12$ В, $R_K = 500$ Ом, $\beta = 40$ для получения ограничения: а) снизу на уровне $u_{вх}/2$; б) сверху на уровне $u_{вх}/2$.

9.32. Определите, где необходимо выбрать рабочую точку в схеме рис. 9.5, а для ограничения входного сигнала: а) снизу на нулевом уровне; б) сверху на нулевом уровне; в) симметричного двухстороннего?

9.33. В схеме рис. 9.5, а обеспечивается режим двухстороннего симметричного ограничения. Как изменится режим ограничения, если: а) увеличить R_K ; б) увеличить R_B ?

9.34. В схеме рис. 9.5, а обеспечивается режим ограничения входного сигнала сверху на нулевом уровне. Как изменится уровень ограничения положительной полуволны $u_{вх}$, если: а) увеличить амплитуду входного сигнала; б) уменьшить R_K ; в) уменьшить R_B ; г) уменьшить E_K ?

9.35. Определите коэффициенты передачи K_1 и K_2 и напряжение ограничения $U_{огр}$ ограничителя на ОУ (рис. 9.6 а), если: $R_1 = R_2 = 50$ кОм, $R_3 = 5$ кОм, $R_4 = 30$ кОм, $E_{см} = 10$ в, $U_{пор} = 0,5$ В.

9.36. Ограничитель собран по схеме рис. 9.6., а. Определите, как влияет на соотношение коэффициентов передачи K_2/K_1 : а) напряжение смещения; б) значение сопротивлений R_1, R_2, R_3, R_4 ; в) напряжение питания ОУ?

9.37. Каким будет в схеме ограничителя рис. 9.6, а соотношение между коэффициентами передачи K_2/K_1 , если: $R_1 = R_2 = 1 \text{ кОм}$, $R_3 = 100 \text{ кОм}$, $R_4 = 50 \text{ кОм}$, $E_{см} = 10 \text{ В}$?

9.38. Как изменятся коэффициенты передачи K_1 и K_2 и стабильность напряжения ограничения ограничителя на ОУ (рис. 9.6, а), если вместо диода использовать транзистор с $\beta = 50$?

9.39. Определите положительное $U_{огр1}$ и отрицательное $U_{огр2}$ напряжения ограничения для схемы рис. 9.6, в, если напряжения стабилизации стабилитронов $VD1$ и $VD2$ соответственно равны $U_{ст1} = 7 \text{ В}$, $U_{ст2} = 9 \text{ В}$.

9.40. Определите коэффициенты передачи K_1 и K_2 ограничителей: а) рис. 9.6, в, б) рис. 9.6, г, если $R_1 = R_2 = 20 \text{ кОм}$, сопротивление открытого и закрытого стабилитронов при обратном смещении соответственно $R_{обр1} = 200 \text{ Ом}$, $R_{обр2} = 500 \text{ кОм}$, прямое сопротивление стабилитрона $R_{пр} = 100 \text{ Ом}$.

9.41. Определите положительное $U_{огр1}$ и отрицательное $U_{огр2}$ напряжения ограничения и коэффициенты передачи K_1 и K_2 для каждой полярности входного напряжения для схемы рис. 9.6, д, если: $R_1 = 1 \text{ кОм}$; $R_2 = 2 \text{ кОм}$; $R_3 = 4 \text{ кОм}$; $U_2 = 10 \text{ В}$; $U_1 = -8 \text{ В}$.

9.42. Определите положительное $U_{вых}^+$ и отрицательное $U_{вых}^-$ напряжения на выходе схемы рис. 9.6, е, если: $R_n = 2 \text{ кОм}$; $R_1 = R_2 = 10 \text{ кОм}$; $U_{вх} = \pm 1 \text{ В}$, пороговое напряжение диода $U_{пор} = 0,5 \text{ В}$, напряжения питания усилителя $E_1 = 12 \text{ В}$; $E_2 = -12 \text{ В}$; $K_{ОУ} = 10^3$.

9.43. Определите напряжение срабатывания и отпускания в схеме триггера Шмитта рис. 9.7, если: $E_K = 20 \text{ В}$; $R_{K1} = 1,8 \text{ кОм}$; $R_{K2} = 600 \text{ Ом}$; $R_3 = 150 \text{ Ом}$; $R_4 = 18 \text{ кОм}$; $R_5 = 33 \text{ кОм}$; $U_{пор} = 0,6 \text{ В}$.

9.44. Как изменятся пороги срабатывания и отпускания в задаче 9.43, если: а) увеличить R_3 до 200 Ом ; б) уменьшить сопротивление R_4 до $2,7 \text{ кОм}$; в) увеличить сопротивление R_{K1} до $2,0 \text{ кОм}$; г) увеличить сопротивление R_{K2} до 800 Ом ?

9.45. В схеме триггера Шмитта конденсатор C ошибочно впаяли параллельно резистору R_3 . Объясните, как это скажется на работоспособности триггера?

9.46. В схеме триггера Шмитта отсутствуют делители R_3, R_4 . Определите пороги срабатывания $U_{ср}$, отпускания $U_{отп}$ и ширину петли гистерезиса ΔU , если: $E_K = 15 \text{ В}$; $R_{K1} = 1,8 \text{ кОм}$; $R_{K2} = 600 \text{ Ом}$; $R_5 = 150 \text{ Ом}$; $U_{пор} = 0,6 \text{ В}$.

9.47. Объясните, как влияет сопротивление генератора входного сигнала на напряжения срабатывания и отпускания триггера Шмитта (рис. 9.7), а также на ширину петли гистерезиса ΔU ?

9.48. Запишите условия регенеративного опрокидывания пороговых устройств на ОУ (рис. 9.8) и проверьте эти условия для

случаев: а) $K_{OY} = 10^4$, $R_1 = 50 \text{ Ом}$, $R_2 = 10 \text{ кОм}$; б) $K_{OY} = 10^3$, $R_1 = 50 \text{ Ом}$, $R_2 = 15 \text{ кОм}$; в) $K_{OY} = 1,5 \cdot 10^3$, $R_1 = 1 \text{ кОм}$, $R_2 = 20 \text{ кОм}$, $R_3 = 5 \text{ кОм}$, $R_4 = 50 \text{ кОм}$.

9.49. Проверьте условие регенеративного опрокидывания и определите напряжения срабатывания $U_{ср}$, отпускания $U_{отп}$ и ширину петли гистерезиса ΔU для схемы рис. 9.8, а, если: $R_1 = 100 \text{ Ом}$; $R_2 = 20 \text{ кОм}$; $K_{OY} = 10^4$; $U_{\text{вых max}} \approx E_1 = 15 \text{ В}$; $U_{\text{вых min}} \approx E_2 = -15 \text{ В}$.

9.50. Объясните, как можно в схемах пороговых устройств на ОУ рис. 9.8, а и б сделать напряжения $U_{ср}$ и $U_{отп}$ неравными?

9.51. Определите граничное соотношение между сопротивлениями резисторов R_1 и R_2 в схеме рис. 9.8, а при напряжениях питания $E_1 = 15 \text{ В}$, $E_2 = -15 \text{ В}$, $K_{OY} = 10^4$ для получения пороговых напряжений $U_{ср} = -1,0 \text{ В}$, $U_{отп} = 1,0 \text{ В}$.

9.52. В схеме порогового устройства рис. 9.8, б параллельно резистору включена цепочка из последовательно соединенных диода VD и резистора R_3 . Определите $U_{ср}$, $U_{отп}$ и ΔU , если: $R_1 = 50 \text{ Ом}$; $R_2 = R_3 = 100 \text{ кОм}$. Диод считать идеальным, $E_1 = 10 \text{ В}$, $E_2 = -10 \text{ В}$.

9.53. Определите напряжения срабатывания $U_{ср}$ и отпускания $U_{отп}$ в схеме рис. 9.8, б, если: $R_1 = 10 \text{ кОм}$; $R_2 = 100 \text{ кОм}$; $R_3 = 100 \text{ кОм}$, прямое и обратное сопротивления диода соответственно $R_{пр} = 200 \text{ Ом}$; $R_{обр} = 400 \text{ кОм}$; $U_{\text{вых max}}^+ \approx E_1 = 15 \text{ В}$; $U_{\text{вых max}}^- \approx E_2 = -15 \text{ В}$.

9.54. В схеме порогового устройства рис. 9.8, в введены положительная и отрицательная обратные связи. Каким должно быть соотношение между коэффициентами ПОС γ и ОСС α для того, чтобы схема обладала регенеративными свойствами?

9.55. Определите напряжение срабатывания $U_{ср}$ и отпускания $U_{отп}$ в схеме рис. 9.8, в, если: $R_1 = 100 \text{ Ом}$; $R_2 = 50 \text{ кОм}$; $K_{OY} = 10^4$; $E_{см} = 5 \text{ В}$; $U_{\text{вых max}} \approx E_1 = 12 \text{ В}$; $U_{\text{вых min}} \approx E_2 = -12 \text{ В}$; $R_4 = \infty$.

9.56. Определите ширину петли гистерезиса в схеме рис. 9.8, в, если: $R_1 = 500 \text{ Ом}$; $R_2 = 100 \text{ кОм}$; $K_{OY} = 10^5$; $R_3 = 1 \text{ кОм}$; $R_4 = 200 \text{ кОм}$; $E_{см} = 7 \text{ В}$; $U_{\text{вых max}} \approx E_1 = 15 \text{ В}$; $U_{\text{вых min}} \approx E_2 = -15 \text{ В}$.

9.57. Задана схема порогового устройства (рис. 9.8, а) с параметрами $R_1 = 100 \text{ Ом}$, $K_{OY} = 10^4$. Какое значение сопротивления резистора R_2 надо выбрать, чтобы получить ширину гистерезисной зоны $\Delta U \leq 200 \text{ мВ}$, если $U_{\text{вых max}}^+ = |U_{\text{вых max}}^-| = |E_{п}| = 15 \text{ В}$?

9.58. Задана схема порогового устройства на ОУ (рис. 9.8, б) с параметрами $R_2 = 100 \text{ кОм}$, $K_{OY} = 5 \cdot 10^3$, $U_{\text{вых max}}^+ = |U_{\text{вых max}}^-| \approx |E_{п}| = 10 \text{ В}$. Какое значение сопротивления резистора R_1 надо выбрать, чтобы получить ширину гистерезисной зоны $\Delta U \leq 500 \text{ мВ}$?

9.59. На сколько процентов изменится ширина петли гистерезиса порогового устройства (рис. 9.8, в), если максимальные выходные напряжения $U_{\text{вых max}}^+$ и $U_{\text{вых max}}^-$ могут изменяться на 10 %?

9.60. Будет ли компаратор (рис. 9.9, а) иметь гистерезисную

характеристику, если значения сопротивлений резисторов $R_1 = 10 \text{ Ом}$; $R_2 = 20 \text{ кОм}$; $R_3 = 20 \text{ Ом}$; $R_4 = 20 \text{ кОм}$?

9.61. Объясните, одинаковой или различной полярности сравниваются напряжения в схемах компараторов рис. 9.9.

9.62. В схеме компаратора на ОУ два сравниваемых сигнала подаются соответственно на прямой и инверсный входы ОУ. Какими должны быть эти сигналы: одинаковой или противоположной полярностей?

9.63. Объясните назначение диодов $VD1$ и $VD2$ в схеме компаратора рис. 9.9, б и на какие параметры схемы они оказывают определяющее влияние. Какие диоды (германиевые или кремниевые) лучше использовать?

9.64. Определите ширину усилительного участка компаратора рис. 9.9, б, если $K_{\text{ОУ}} = 2 \cdot 10^4$, напряжения питания $E_1 = 15 \text{ В}$, $E_2 = -10 \text{ В}$.

9.65. Объясните, для чего используется режим стробирования в компараторах и как он влияет на их характеристики?

9.66. Разброс сопротивлений резисторов в схеме ЦАП (рис. 9.10 а) составляет 4 %. Каким может быть допустимый разброс сопротивлений резисторов в девятом разряде?

9.67. Разброс сопротивлений резисторов в двенадцатом разряде ЦАП (рис. 9.10, а) составляет 0,02 %. Каким может быть допустимый разброс сопротивлений резисторов в первом разряде?

9.68. Как должно изменяться сопротивление резисторов в схеме ЦАП (рис. 9., 10, а) для двоично-десятичного счета при наращивании его разрядности?

9.69. Сколько резисторов необходимо иметь в декаде ЦАП (рис. 9.10, а) для двоично-десятичного счета и как взаимосвязаны их сопротивления внутри декады?

9.70. Определите выходное напряжение $u_{\text{вых}}$ пятиразрядного ЦАП (рис. 9.10, б), если опорное напряжение $U_{\text{оп}} = 10 \text{ В}$, $R_{\text{ос}} = 50 \text{ кОм}$, $R = 50 \text{ кОм}$, а входные коды имеют значения: а) $Z = 10000$; б) $Z = 00110$; в) $Z = 01100$.

9.71. Определите необходимое сопротивление резистора в схеме восьмиразрядного ЦАП $R - 2R$ (рис. 9.10, б), при котором изменение входного кода на единицу младшего разряда давало бы приращение $\Delta u_{\text{вых}} = 100 \text{ мВ}$, если $R = 10 \text{ кОм}$, $U_{\text{оп}} = 10 \text{ В}$.

9.72. Каким должно быть сопротивление $R_{\text{ос}}$ в схеме восьмиразрядного ЦАП (рис. 9.10, б) для того, чтобы при максимальном коде входного сигнала Z и $R = 10 \text{ кОм}$ $U_{\text{вых}} = |U_{\text{оп}}|$?

9.73. Параллельный АЦП предназначен для преобразования аналогового напряжения в восьмиразрядный двоичный код. Сколько значений пороговых напряжений и компараторов необходимо для построения этой схемы?

9.74. Параллельный АЦП предназначен для преобразования аналогового напряжения в семиразрядный двоичный код. Максимальному входному напряжению 10 В соответствует выходной код 1111111. Какие коды будут на выходе АЦП при входных напряжениях: а) 1,5 В; б) 2,8 В; в) 5,1 В; г) 7,5 В; д) 9 В?

9.75. Параллельный АЦП, предназначенный для преобразования аналогового напряжения от 0 до 10 В в восьмиразрядный цифровой код, содержит 2^8 компараторов К, номера которых i возрастают от 1 до 256 соответственно с увеличением опорных напряжений. Какие из компараторов будут иметь на выход напряжение логической единицы, если на входе АЦП напряжения: а) 1 В; б) 3 В; в) 5,5 В; г) 7 В; д) 9,3 В?

9.76. Определите длительность стадии первого интегрирования, если в АЦП двойного интегрирования используется переполняемый трехдекадный двоично-десятичный счетчик, а частота следования счетных импульсов составляет 100 кГц?

9.77. Определите скорость нарастания пилообразного напряжения в стадии второго интегрирования в АЦП двойного интегрирования, если в стадии первого интегрирования при $u_{\text{вх}} = 1$ В скорость была 1000 В/с, а напряжение опорного источника $U_{\text{оп}} = 10$ В.

9.78. Определите постоянную времени RC -цепей интегратора в АЦП двойного интегрирования, если в стадии первого интегрирования при $u_{\text{вх}} = 1$ В скорость нарастания напряжения была 1000 В/с.

9.79. Должно ли изменяться значение постоянной времени RC -цепи интегратора в АЦП двойного интегрирования при переходе от стадии первого интегрирования к стадии второго?

9.80. Определите максимальную амплитуду линейно нарастающего напряжения в АЦП двойного интегрирования, использующем переполняемый трехдекадный двоично-десятичный счетчик, если частота следования счетных импульсов равна 100 кГц, а скорость нарастания напряжения в этой стадии составляет 1000 В/с.

9.81. Определите, во сколько раз время, затрачиваемое на равномерное уравнивание восьмиразрядного двоичного числа, может максимально превосходить время, затрачиваемое на поразрядное уравнивание этого же числа, если шаги уравнивания в обоих случаях производятся с одинаковой скоростью?

9.82. Определите максимальную продолжительность процесса равномерного уравнивания восьмиразрядного двоичного числа, если шаги уравнивания следуют с частотой 1 МГц.

9.83. Определите необходимое число двоичных разрядов ЦАП и АЦП при максимальном входном числе 2500 для: а) поразрядного уравнивания; б) равномерного уравнивания.

КОНТРОЛЬНОЕ ЗАДАНИЕ

Задание 9.1. Определите напряжение на выходе диодных ограничителей с параметрами, заданными в табл. 9.1 и 9.2, при действии на входе синусоидального напряжения, нарисуйте временные диаграммы выходного напряжения и укажите его максимальные значения. Диод считать идеальным.

Таблица 9.1

Номер вари- анта	Схема	u_{BX} , В	E_{CM1} , В	E_{CM2} , В	R_H , кОм	R_{BH} , кОм
1		30	10	15	1	0,1
2		40	15	10	2	0,1
3		50	20	10	3	0,2
4		60	10	20	4	0,25
5		70	30	20	5	0,25
6		30	10	15	1	0,1
7		40	15	20	2	0,1
8		50	20	10	3	0,2
9		60	10	20	4	0,2
10		70	30	20	5	0,25
11		30	10	10	1	0,1
12		40	15	15	2	0,1
13		50	20	20	3	0,2
14		60	10	10	4	0,2
15		70	30	20	5	0,25
16		30	10	15	1	0,1
17		40	20	10	2	0,1
18		50	10	20	3	0,2
19		60	50	20	4	0,2
20		70	20	40	5	0,25
21		30	10	15	1	0,1
22		40	15	30	2	0,1
23		50	20	10	3	0,2
24		60	10	20	4	0,2
25		70	20	40	5	0,25
26		30	10	15	1	0,1
27		40	15	10	2	0,1
28		50	20	10	3	0,2
29		60	30	15	4	0,2
30		70	20	40	5	0,25

Таблица 9.2

Номер вари- анта	Схема	$u_{BX}, В$	$E_{CM 1}, В$	$E_{CM 2}^*, В$	$R_H, кОм$	$R_{BH}, кОм$
1		30	10	15	10	1
2		40	15	10	20	2
3		50	20	10	30	3
4		60	30	20	40	4
5		70	35	20	50	5
6		30	10	15	10	1
7		40	15	10	20	2
8		50	20	10	30	3
9		60	30	20	40	4
10		70	35	20	50	5
11		30	10	15	10	1
12		40	15	10	15	2
13		50	20	10	20	3
14		60	30	20	40	4
15		70	35	20	50	5
16		30	10	15	10	1
17		40	15	10	20	2
18		50	20	30	30	3
19		60	30	10	40	4
20		70	35	20	50	5
21		30	10	5	10	1
22		40	15	10	20	2
23		50	20	15	34	3
24		60	30	20	40	4
25		70	35	15	50	5
26		30	10	5	10	1
27		40	15	10	20	2
28		50	20	16	30	3
29		60	30	12	40	4
30		70	35	15	50	5

Методика выполнения задания

1. В соответствии с порядковым номером группы на курсе и своим списочным номером по таблицам табл. 9.1 или 9.2 выбираем номер своего варианта. Например, для первой по порядку группы и списочного номера 30 выбираем схему с параметрами $U_{\text{вх м}} = 70 \text{ В}$, $E_{\text{см 1}} = 20 \text{ В}$, $E_{\text{см 2}} = 40 \text{ В}$, $R_{\text{н}} = 5 \text{ кОм}$, $R_{\text{вн}} = 0,25 \text{ кОм}$.

2. Рисуем схему с указанием значений напряжений источников и сопротивлением резисторов (рис. 9.14, а) и временную диаграмму входного напряжения (рис. 9.14, б).

3. Определяем напряжение $u_{\text{вых}}$, анализируя схему для положительной и отрицательной полуволн входного напряжения отдельно.

Так, для выбранного примера при $u_{\text{вх}} = 0$ диод VD открыт и в цепи протекает ток под действием суммарного напряжения источников $E_{\text{см1}}$ и $E_{\text{см2}}$. При этом напряжение на выходе

$$u_{\text{вых}}(0) = -\frac{E_{\text{см 1}} + E_{\text{см 2}}}{R_{\text{н}} + R_{\text{вн}}} R_{\text{н}} + E_{\text{см 1}} \approx -37 \text{ В}.$$

По мере роста напряжения положительной полуволны ток в цепи уменьшается, а значит, выходное напряжение увеличивается и в момент, когда $u_{\text{вх}}(t) = E_{\text{см 1}} + E_{\text{см 2}} = 60 \text{ В}$, диод закрывается и напряжение на выходе определяется только напряжением $E_{\text{см 1}}$, т. е. $U_{\text{вых max}}^+ = E_{\text{см 1}} = 20 \text{ В}$. Выходное напряжение ограничивается на этом уровне до тех пор, пока $u_{\text{вх}}(t) \geq E_{\text{см 1}} + E_{\text{см 2}}$. В момент, когда $u_{\text{вх}}(t) = E_{\text{см 1}} + E_{\text{см 2}}$, диод открывается и далее выходное напряжение определяется законом изменения входного напряжения.

Максимальное выходное напряжение при отрицательной полуволне входного напряжения равно

$$U_{\text{вых max}}^- = -\frac{U_{\text{вх м}} + E_{\text{см 1}} + E_{\text{см 2}}}{R_{\text{н}} + R_{\text{вн}}} R_{\text{н}} + E_{\text{см 1}} \approx 102 \text{ В}.$$

10. ОТВЕТЫ И РЕШЕНИЯ

К главе 1

1.1. Из ВАХ находим, что при $U_{пр} = 0,5$ В прямой ток диода $I_{пр} = 300$ мА и при $U_{обр} = 100$ В обратный ток диода $I_{обр} = 4$ мА. Следовательно, $R_{пр} = U_{пр}/I_{пр} = 1,67$ Ом; $R_{обр} = U_{обр}/I_{обр} = 50$ кОм. 1.2. $r'_d = 2$ Ом; $r''_d = 0,25$ Ом. 1.3. В связи с тем что на диод подано обратное напряжение, а обратный ток идеального диода равен нулю, то все напряжение источника питания $U_{вх}$ падает на диоде, т. е. $U_{вых} = 20$ В. 1.4. Так как диод включен в прямом направлении, то его сопротивление будет малым и ток в цепи будет определяться в основном сопротивлением резистора $R_n = 30$ кОм, т. е. $I = U_{вх}/R_n = 30/(30 \cdot 10^3) = 1$ мА. Выходное напряжение можно определить из уравнения тока полупроводникового диода $I = I_0 (e^{eU/(kT)} - 1)$, решив его относительно U . В приведенном уравнении $I_0 = 20$ мкА — обратный ток насыщения, обусловленный неосновными носителями заряда; $U = U_{вых}$ — напряжение на p - n переходе; $e = 1,602 \cdot 10^{-19}$ Кл — заряд электрона; $k = 1,38 \cdot 10^{-23}$ Дж/Кл — постоянная Больцмана; $T = 300$ К — температура окружающей среды: $1 \cdot 10^{-3} = 20 \times 10^{-6} (e^{eU/(kT)} - 1)$; $e^x = 501$; $x = eU/kT = 6,2$; $kT/e \approx 26$ мВ. Следовательно, $U_{вых} = 6,2 \cdot 26$ мВ $\approx 0,16$ В. 1.5. Так как напряжение с диода VD снимается через разделительный конденсатор C_p , то выходное напряжение $U_{вых}$ будет равно переменной составляющей напряжения на диоде. Положение рабочей точки на ВАХ определяется постоянной составляющей тока диода $I = 20/(20 \times 10^3) = 1$ мА.

Прямое дифференциальное сопротивление диода

$$r_d = du/di \approx \varphi_T/I = kT/(eI) = 26 \cdot 10^{-3}/(1 \cdot 10^{-3}) = 26 \text{ Ом},$$

где $\varphi_T = kT/e$ — температурный потенциал.

Выходное напряжение $U_{вых} = U_{вх} \sim r_d/(r_d + R_n) = 6 \cdot 26/(26 + 20 \cdot 10^3) = 7,8$ мВ. 1.6. В однополупериодном выпрямителе максимальное обратное напряжение, приложенное к диоду, равно амплитудному значению синусоидального напряжения: $U_{обр} = U_m = \sqrt{2}U_{вх} = \sqrt{2} \cdot 600 = 848,5$ В. Так как $U_{обр \max}$ у диодов КД205В при максимальной рабочей температуре составляет 300 В, то для выпрямления необходимо применить последовательное соединение диодов (рис. 1.11). Из-за больших разбросов обратных сопротивлений диодов их необходимо шунтировать резисторами. Необходимое число последовательно соединенных диодов определяется по формуле $n = U_m/(K_n U_{обр \max})$, где $K_n = 0,5 \dots 0,8$ — коэффициент нагрузки по напряжению. При $K_n = 0,6$ $n = 848,5/(0,6 \cdot 300) = 4,71$. Примем $n = 5$ [23].

Сопротивление шунтирующих резисторов определяется по формуле

$$R_{ш} \leq \frac{nU_{обр \max} - 1,1U_m}{(n-1)I_{обр \max}},$$

где коэффициент 1,1 учитывает 10-процентный разброс сопротивлений применяемых резисторов; $I_{обр \max}$ — обратный ток при максимально допустимой темпе-

ратуре. Для диода КД205В $I_{\text{обр max}} = 0,2$ мА. Поэтому

$$R_{\text{ш}} \leq \frac{5 \cdot 300 - 1,1 \cdot 848,5}{(5 - 1) \cdot 0,2 \cdot 10^{-3}} = 708 \text{ кОм};$$

принимая $R_{\text{ш}} = 680$ кОм. 1.7. Так как выпрямленный ток больше максимального допустимого тока одного диода ($I_{\text{выпр max}} = 0,5$ А), то необходимо включить несколько диодов параллельно. Из-за разброса прямых сопротивлений диодов для выравнивания токов, протекающих через диоды, последовательно с диодами необходимо включать добавочные резисторы. Требуемое число диодов определяют по формуле $n = I_m / (K_T I_{\text{выпр max}})$, где $K_T = 0,5 \dots 0,8$ — коэффициент нагрузки по току. При $K_T = 0,6$ $n = 1 / (0,6 \cdot 0,5) = 3,33$. Примем $n = 4$ [23].

Сопротивление добавочных резисторов определяется по формуле

$$R_{\text{доб}} \geq \frac{U_{\text{пр. ср}} (n - 1)}{n I_{\text{выпр max}} - 1,1 I_m} = \frac{1 \cdot (4 - 1)}{4 \cdot 0,5 - 1,1 \cdot 1} = 3,33 \text{ Ом}.$$

Выбираем $R_{\text{доб}} = 3,6$ Ом. 1.8. 6 Ом; $50 \cdot 10^6$ Ом. 1.9. а) 1,2 мкА; б) 13,25 Ом; в) $22 \cdot 10^3$ Ом. 1.10. 0,3 Ом; $4 \cdot 10^8$ Ом. 1.11. Емкостное сопротивление диода $x_C = 1 / (2\pi f C)$. Из условия $x_C = R_{\text{обр}}$ находим

$$f = \frac{1}{2\pi C R_{\text{обр}}} = \frac{10^{12}}{2\pi \cdot 10 \cdot 2,6 \cdot 10^6} = 6124 \text{ Гц}.$$

1.12. Входное напряжение определяется выражением $U_{\text{вх}} = U_{\text{ст}} + R(I_{\text{ст}} + I_{\text{н}})$. Так как $I_{\text{н}} = U_{\text{ст}} / R_{\text{н}}$, то $U_{\text{вх}} = U_{\text{ст}}(1 + R/R_{\text{н}}) + I_{\text{ст}}R$. Подставляя значения минимального и максимального тока стабилитрона, получаем $U_{\text{вх min}} = 10(1 + 1/2) + 3 \cdot 1 = 18$ В; $U_{\text{вх max}} = 10(1 + 1/2) + 13 \cdot 1 = 28$ В. 1.13. Сопротивление ограничительного резистора $R = (U_{\text{вх. ср}} - U_{\text{ст}}) / (I_{\text{ст. ср}} + I_{\text{н}}) = (22,5 - 10) / [(40 + 5) \cdot 10^{-3}] = 12,5 / 45 \cdot 10^{-3} \approx 270$ Ом, где $U_{\text{вх. ср}} = 0,5(U_{\text{вх min}} + U_{\text{вх max}}) = 0,5(15 + 30) = 22,5$ В; $I_{\text{ст. ср}} = 0,5(I_{\text{ст min}} + I_{\text{ст max}}) = 0,5(1 + 79) = 40$ мА; $I_{\text{н}} = U_{\text{ст}} / R_{\text{н}} = 10 / 2 \cdot 10^3 = 5$ мА. Стабилизация будет обеспечена для изменения входного напряжения в пределах $U_{\text{вх min}} = U_{\text{ст}} + (I_{\text{ст min}} + I_{\text{н}})R = 10 + (1 + 5) \cdot 10^{-3} \cdot 270 \approx 11,6$ В; $U_{\text{вх max}} = U_{\text{ст}} + (I_{\text{ст max}} + I_{\text{н}})R = 10 + (79 + 5) \cdot 10^{-3} \cdot 270 \approx 32,6$ В.

Таким образом, стабилизация обеспечивается во всем диапазоне изменения входного напряжения. 1.15. ВАХ идеализированного и реального диодов имеют соответственно вид [23] $I_{\text{ид}} = I_0(e^{U/\Phi_T} - 1)$, $I_{\text{реал}} = I_0(e^{U/(m\Phi_T)} - 1)$, где Φ_T — температурный потенциал; $\Phi_T = 8,62 \cdot 10^{-5} \cdot T \frac{\text{В}}{\text{К}}$, при $T = 300$ К; $\Phi_T = 0,258$ В;

$1 < m < 2$ — коэффициент неидеальности ВАХ. Пренебрегая единицей для прямых смещений в приведенных уравнениях, найдем, что при $U_{\text{пр}} = 0,3$ В токи $I_{\text{ид}} = 112$ мкА, $I_{\text{реал}} = 2,3$ мкА, если считать $m = 1,5$. Ток реального диода отличается от рассчитанного по идеализированной теории почти в 50 раз. 1.16. Эквивалентная схема модели диода показана на рис. 10.1, а. Источник тока I моделирует ВАХ и описывается уравнением $I = I_0(e^{U/(m\Phi_T)} - 1)$, $r_{\text{Б}}$ — сопротивление материала полупроводника (базы), а емкость C является суммой барьерной и диффузионной составляющих

$$C = C_{\text{б}} + C_{\text{д}} = \frac{C_{60}}{\left(1 - \frac{U}{\Phi_0}\right)^n} + \frac{\tau}{m\Phi_T} (I + I_0),$$

где C_{60} — величина барьерной емкости при $U = 0$; Φ_0 — высота потенциального барьера; $0,3 \leq n \leq 0,5$ — параметр; τ — время жизни неосновных носителей.

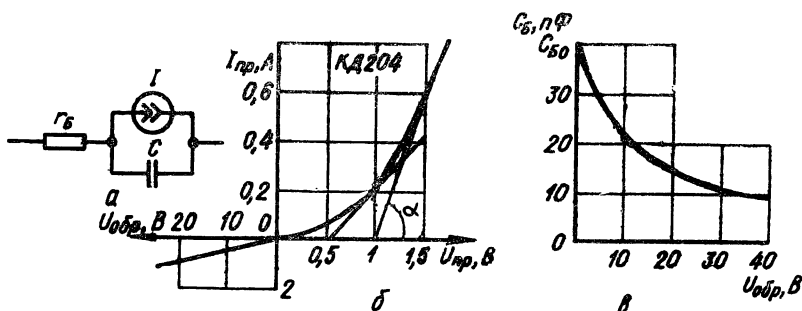


Рис. 10.1

Следовательно, задача построения модели сводится к определению параметров. Для этого выбирают две точки на начальном участке прямой ветви ВАХ (см. рис. 10.1, б): при $I_{пр1} = 0,1$ А $U_{пр1} = 0,6$ В, при $I_{пр2} = 0,2$ А $U_{пр2} = 1$ В и составляют систему уравнений

$$\begin{cases} I_{пр1} = I_0 e^{\frac{U_{пр1}}{m\varphi_T}}; \\ I_{пр2} = I_0 e^{\frac{U_{пр2}}{m\varphi_T}}, \end{cases}$$

решая которую находим $m = \frac{U_{пр2} - U_{пр1}}{\varphi_T \ln \frac{I_{пр2}}{I_{пр1}}} \approx 2$.

У выпрямительных силовых диодов может быть $m > 2$ из-за большой площади электронно-дырочного перехода. Обратный ток модели диода $I_0 = -\frac{U_{пр1}}{m\varphi_T} = 9 \cdot 10^{-7}$ А. Значение r_B находят при больших прямых токах

(рис. 10.1, а) $r_B = \text{ctg } \alpha = \frac{\Delta U_{пр}}{\Delta I_{пр}} = 0,5$ Ом. Для расчета параметров барьерной

емкости на вольт-фарадной характеристике (рис. 10.1, в), которая приведена в справочниках, находим $C_{б0} = 40$ пФ и выбираем точку $C_{б1} = 21$ пФ при $U_{обр1} = 10$ В. Обычно считают, что $\varphi_0 = 0,75$ В для кремниевых диодов ($\varphi_0 = 0,35$ В — для германиевых и $\varphi_0 = 1,1$ В — для арсенид-галлиевых), тогда $n = \ln \frac{C_{б0}}{C_{б1}} / \ln \left(1 + \frac{U_{обр1}}{\varphi_0} \right) \approx 0,321$. Параметр τ вычисляют по формуле $\tau_1 = 1/f_{\max} = 20$ мкс, где $f_{\max} = 50$ кГц — максимальная частота выпрямления диода КД204А. Если же в паспортных данных приводится величина времени восстановления обратного сопротивления ($t_{\text{вос}} = 1,5$ мкс для КД204А), то находим $\tau_2 = t_{\text{вос}} / \ln \frac{I_{пр.и} + I_{обр.и}}{1,1 I_{обр}}$

$\approx 0,15$ мкс, где $I_{пр.и} = 1$ А и $I_{обр.и} = 1$ А — импульсные значения прямого и обратного токов в момент переключения; $I_{обр} = 150$ мкА. Поскольку результаты τ_1 и τ_2 не совпадают, то параметр τ_1 используется для моделирования частотных характеристик, а τ_2 — для импульсных. Модель для большого сигнала состоит из эквивалентной схемы (см. рис. 10.1, а), аналитического описания I , C и списка параметров, которые для диода КД204А имеют следующие значения: $I_0 = 9 \cdot 10^{-7}$ А, $m = 2$, $r_B = 0,5$ Ом, $C_{б0} = 40$ пФ, $\varphi_0 = 0,75$ В, $n = 0,321$, $\tau = (0,15 \dots 20)$ мкс. 1.17. Дифференцируя

Тип	Схема		
	включения	замещения для НЧ	замещения для ВЧ
Общий эмиттер			
Общая база			
Общий коллектор			

уравнение ВАХ, получаем формулу дифференциального сопротивления диода $r_d = \frac{m\varphi_T}{I + I_0} \approx \frac{m\varphi_T}{I_{np}}$. При токе $I_{np} = 0,2$ В и $m = 2$ получим

$r_d = 0,258$ Ом. Построив треугольник вблизи точки ВАХ (рис. 10.1, б) с координатой $I_{np} = 0,2$ А, найдем $r_d \approx 0,8$ В/0,4 А = 2 Ом. Второй расчет r_d отличается от первого из-за влияния сопротивления базы r_b . 1.18. $r_d = 20$ Ом.

1.20. При включении ОБ входным током является ток эмиттера, а выходным — ток коллектора, поэтому коэффициент усиления по току $\alpha = \Delta I_K / \Delta I_\Sigma = 1,57 / 1,6 = 0,98$. В схеме с ОЭ входным током является ток базы, а выходным — ток коллектора, поэтому коэффициент усиления по току $\beta = \Delta I_K / \Delta I_B = \Delta I_K / (\Delta I_\Sigma - \Delta I_K) = 1,57 / (1,6 - 1,57) = 52,3$, где $\Delta I_B = \Delta I_\Sigma - \Delta I_K$. В схеме с ОК входным током является ток базы, а выходным — ток эмиттера, поэтому коэффициент усиления по току $\gamma = \Delta I_\Sigma / \Delta I_B = \Delta I_\Sigma / (\Delta I_\Sigma - \Delta I_K) = 1,6 / (1,6 - 1,57) = 53,3$. 1.21. См. табл. 10.1. 1.22. Система уравнений четырехполюсника в h -системе записывается в следующем виде:

$$\begin{aligned} U_1 &= h_{11}I_1 + h_{12}U_2; \\ I_2 &= h_{21}I_1 + h_{22}U_2, \end{aligned}$$

или

$$\begin{aligned} \Delta U_1 &= h_{11}\Delta I_1 + h_{12}\Delta U_2; \\ \Delta I_2 &= h_{21}\Delta I_1 + h_{22}\Delta U_2, \end{aligned}$$

где $h_{11} = \Delta U_1 / \Delta I_1$ — входное сопротивление при коротком замыкании на выходе ($\Delta U_2 = 0$); $h_{12} = \Delta U_1 / \Delta U_2$ — коэффициент обратной передачи напряжения при холостом ходе на входе ($\Delta I_1 = 0$); $h_{21} = \Delta I_2 / \Delta I_1$ — коэффициент передачи тока при коротком замыкании на выходе ($\Delta U_2 = 0$); $h_{22} = \Delta I_2 / \Delta U_2$ — выходная проводимость при холостом ходе на входе ($\Delta I_1 = 0$).

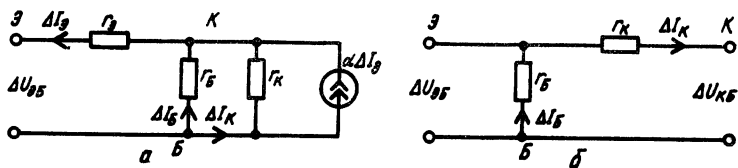


Рис. 10.2

Для схемы включения транзистора с общей базой (общим эмиттером) приращение выходного ΔU_2 и входного ΔU_1 напряжений представляют собой соответственно напряжения коллектор—база $\Delta U_{КБ}$ (коллектор—эмиттер $\Delta U_{КЭ}$) и эмиттер—база $\Delta U_{ЭБ}$ (база—эмиттер $\Delta U_{БЭ}$), а приращения выходного ΔI_2 и входного ΔI_1 токов — соответственно приращение токов коллектора $\Delta I_К$ (тока коллектора $\Delta I_К$) и эмиттера $\Delta I_Э$ (тока базы $\Delta I_Б$).

Так как параметры h_{11} и h_{21} определяются в режиме короткого замыкания на выходе для переменного тока, то схема замещения биполярного транзистора, включенного по схеме ОБ, принимает вид рис. 10.2, а. Используя законы Кирхгофа, найдем напряжение на входе

$$\Delta U_{ЭБ} = r_Э \Delta I_Э + \frac{(1 - \alpha) \Delta I_Э r_Б r_К}{r_Б + r_К};$$

$$h_{11} = \frac{\Delta U_{ЭБ}}{\Delta I_Э} = r_Э + \frac{(1 - \alpha) r_Б r_К}{r_Б + r_К} \approx r_Э + r_Б (1 - \alpha),$$

так как $r_К \gg r_Б$.

Из схемы замещения рис. 10.2, а видно, что

$$\Delta I_К = \alpha \Delta I_Э + U_{КБ}/r_К, \quad U_{КБ} = [(1 - \alpha) r_Б r_К / (r_Б + r_К)] \Delta I_Э.$$

Решая первое уравнение относительно токов $\Delta I_К$ и $\Delta I_Э$, получаем

$$\Delta I_К = \frac{\alpha r_К + r_Б}{r_Б + r_К} \Delta I_Э \approx \alpha \Delta I_Э.$$

Так как $r_К \gg r_Б$, то при делении числителя и знаменателя на $r_К$ получим $r_Б/r_К \ll 1$.

Таким образом,

$$h_{21} = \left. \frac{\Delta I_К}{\Delta I_Э} \right|_{\Delta U_{КБ}=0} \approx \alpha.$$

Параметры h_{12} и h_{22} определяются при холостом ходе на входе схемы ($\Delta I_Э = 0$). При этом зависимый генератор тока выключается (рис. 10.2, б):

$$h_{12} = \left. \frac{\Delta U_{ЭБ}}{\Delta U_{КБ}} \right|_{\Delta I_Э=0} = \frac{r_Б}{r_Б + r_К} \approx \frac{r_Б}{r_К},$$

так как $\Delta I_Б = \Delta I_К = \Delta U_{КБ}/(r_Б + r_К)$; $\Delta U_{ЭБ} = r_Б \Delta I_Б = [r_Б/(r_Б + r_К)] \Delta U_{КБ}$; $r_К \gg r_Б$.

$$h_{22} = \left. \frac{\Delta I_К}{\Delta U_{КБ}} \right|_{\Delta I_Э=0} = \frac{1}{r_Б + r_К} \approx \frac{1}{r_К}.$$

$$1.23. \alpha \approx h_{21}; \quad r_К \approx 1/h_{22}; \quad r_Э = 2 \left[h_{11} - \frac{h_{12}}{h_{22}} (1 - h_{21}) \right]; \quad r_Б = 2 \frac{h_{12}}{h_{22}} - \frac{h_{11}}{1 - h_{21}}.$$

$$1.24. h_{11} \approx r_Б + (1 + \beta) r_Э; \quad h_{21} \approx \beta; \quad h_{12} \approx r_Э/2r_К; \quad h_{22} \approx 1/r_К. \quad 1.25. \text{ См.}$$

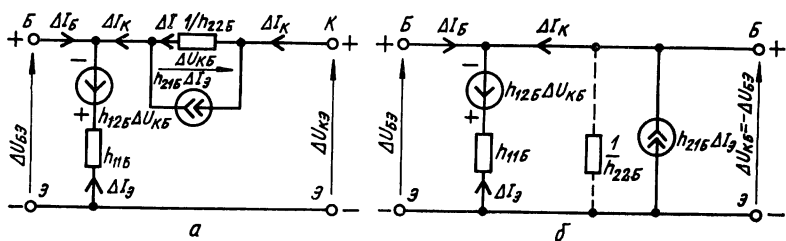


Рис. 10.3

табл. 1.1. 1.26. Схема замещения транзистора с ОБ приведена в табл. 1.1. Если данный транзистор включить по способу ОЭ, то схема замещения примет вид, показанный на рис. 10.3, а. Для определения $h_{21Э}$ и $h_{11Э}$ замкнем выходные зажимы схемы рис. 10.3, а ($\Delta U_{КЭ} = 0$) и получим схему рис. 10.3, б.

Пренебрегая отвлечением тока в очень большое сопротивление $1/h_{22Б}$, находим

$$\Delta I_{Б} + \Delta I_{К} + \Delta I_{Э} = 0; \quad \Delta I_{Б} = -\Delta I_{К} - \Delta I_{Э} = -\Delta I_{Э} - h_{21Б}\Delta I_{Э},$$

откуда

$$\Delta I_{Э} = -\Delta I_{Б}/(1 + h_{21Б}).$$

Так как $\Delta I_{К} = h_{21Б}\Delta I_{Э}$ (рис. 10.3, б), то

$$\Delta I_{К} = -h_{21Б}\Delta I_{Б}/(1 + h_{21Б}).$$

Следовательно,

$$h_{21Э} = \frac{\Delta I_{К}}{\Delta I_{Б}} = -\frac{h_{21Б}}{1 + h_{21Б}}.$$

Из схемы рис. 10.3, б видно, что

$$\Delta I_{Э} = -\Delta U_{БЭ}(1 - h_{12Б})/h_{11Б}.$$

Подставляя ранее найденное значение тока $\Delta I_{Э}$ в полученное выражение, получим

$$h_{11Э} = \frac{\Delta I_{Э}}{\Delta U_{БЭ}} = \frac{h_{11Б}}{(1 + h_{21Б})(1 - h_{12Б})} \approx \frac{h_{11Б}}{1 + h_{21Б}},$$

так как $h_{12Б} = 10^{-4} \dots 10^{-3}$ — коэффициент обратной передачи напряжения и он очень мал по сравнению с единицей, то им можно пренебречь. 1.27. Данные параметры определяются по схеме рис. 10.3, а, если на выход схемы подать напряжение $\Delta U_{КЭ}$, а входные зажимы разомкнуть ($\Delta I_{Б} = 0$). В этом случае $\Delta I_{Э} = -\Delta I_{К}$. Коллекторный ток разветвляется на два тока и, следовательно, равен $\Delta I_{К} = \Delta U_{КБ}h_{22Б} + h_{21Б}\Delta I_{Э}$. Считая, что $\Delta U_{КБ} \approx \Delta U_{КЭ}$, получаем $\Delta I_{К}(1 + h_{21Б}) = \Delta U_{КЭ}h_{22Б}$, откуда

$$h_{22Э} = \Delta I_{К}/\Delta U_{КЭ} = h_{22Б}/(1 + h_{21Б}).$$

По определению,

$$h_{12Э} = \left. \frac{\Delta U_{БЭ}}{\Delta U_{КЭ}} \right|_{\Delta I_{Б}=0} = \left| \frac{-\Delta U_{КБ} + \Delta U_{КЭ}}{\Delta U_{КЭ}} \right|_{\Delta I_{Б}=0} = \left(1 - \frac{\Delta U_{КБ}}{\Delta U_{КЭ}} \right)_{\Delta I_{Б}=0}.$$

Так как $\Delta I_{Б} = 0$, то $\Delta I_{К} = -\Delta I_{Э}$ и ток (рис. 10.3, а) $\Delta I = -(1 + h_{21Б})\Delta I_{Э} = h_{22Б}\Delta U_{КБ}$.

Используя второй закон Кирхгофа, для выходного контура на рис. 10.3, а можно записать

$$h_{11Б}\Delta I_{\text{Э}} + h_{12Б}\Delta U_{\text{КБ}} - \Delta U_{\text{КБ}} + \Delta U_{\text{КЭ}} = 0,$$

или

$$\frac{\Delta U_{\text{КБ}}}{\Delta U_{\text{КЭ}}} = \frac{1 + h_{21Б}}{h_{11Б}h_{22Б} + (1 - h_{12Б})(1 + h_{21Б})}.$$

Следовательно,

$$h_{21Э} = 1 - \frac{\Delta U_{\text{КБ}}}{\Delta U_{\text{КЭ}}} = \frac{h_{11Б}h_{22Б} - (1 + h_{21Б})h_{12Б}}{h_{11Б}h_{22Б} + (1 - h_{12Б})(1 + h_{21Б})}.$$

Учитывая, что $h_{12Б} \ll 1$ и $h_{22Б}h_{11Б} \ll 1 + h_{21Б}$, получаем $h_{12Э} \approx \frac{h_{11Б}h_{22Б}}{1 + h_{21Б}} - h_{12Б}$. 1.37. См. табл. 10.2. 1.39. См. табл. 10.3. 1.40. $R_t = 5 \cdot 10^8 \text{ Ом}$. 1.41. 110 мА/В. 1.43. Так как предельное значение прямого напряжения $U_{\text{пр}} = 5 \text{ В}$, а средний прямой ток $I_{\text{ср}} = 0,2 \text{ А}$, то статическое сопротивление $R_{\text{пр}} = U_{\text{пр}}/I_{\text{ср}} = 5/0,2 = 25 \text{ Ом}$. 1.45. По справочным данным строим прямую ветвь ВАХ тиристора, как показано на рис. 1.12, б, и проводим линию нагрузки (IH) сопротивления R_A . Пересечение этих линий дает рабочую точку тиристора Q с координатами $U_{\text{АК}}^0 = 8 \text{ В}$ и $I_{\text{А}}^0 = 130 \text{ мА}$. 1.49. Тиристор Т6-10-5-2 имеет следующие параметры: предельный прямой ток 10 А; повторяющееся напряжение $U_{\text{п}} = 5 \cdot 100 \text{ В} = 500 \text{ В}$; $du/dt = 50 \text{ В/мкс}$ (2-я группа), время включения $t_{\text{вк}} = 10 \text{ мкс}$. Следовательно, до анодного напряжения $U_{\text{АК}} = \frac{du}{dt} t_{\text{вк}} = 500 \text{ В}$ этот тиристор не будет переключаться. 1.50. $U_{\text{АК}} = 1000 \text{ В}$.

К главе 2

2.1. Указание: при решении задач этого типа рекомендуется заменить диод его эквивалентной схемой для закрытого и открытого состояний:

а) при $u_{\text{вх}} = 5 \text{ В}$ диод открыт и выходное напряжение равно $u_{\text{вых}} \approx 4,7 \text{ В}$; б) при $u_{\text{вх}} = -5 \text{ В}$ диод закрыт и выходное напряжение равно $u_{\text{вых}} = E = 1,5 \text{ В}$. 2.2. а) $u_{\text{вых}} = 4,14 \text{ В}$; б) $u_{\text{вых}} = -0,75 \text{ В}$. 2.3. $U_{\text{вых}}^1 \approx 4,15 \text{ В}$; $U_{\text{вых}}^0 = 0$. 2.4. $R_{\text{н}} \geq 4,3 \text{ кОм}$. 2.5. а) изменение сопротивления $R_{\text{н}}$ не влияет на значение выходного напряжения, а влияет только на ток нагрузки, при этом $u_{\text{вых}} = u_{\text{вх}}$; б) изменение сопротивления $R_{\text{н}}$ оказывает следующее влияние на зна-

чение $u_{\text{вых}}$: при $u_{\text{вх}} \geq E \frac{R_{\text{н}}}{R + R_{\text{н}}}$ $u_{\text{вых}} = u_{\text{вх}}$; при $u_{\text{вх}} < E \frac{R_{\text{н}}}{R + R_{\text{н}}}$ $u_{\text{вых}} = E \frac{R_{\text{н}}}{R + R_{\text{н}}}$, т. е. ключ закрыт и выходное напряжение определяется только

напряжением делителя, образованного источником напряжения E и сопротив-
лениями резисторов R и $R_{\text{н}}$. 2.6. $U_{\text{вх}}^0 < E$. 2.7. а) $u_{\text{вых}} = u_{\text{вх}} = 5 \text{ В}$; б) $u_{\text{вых}} \approx 1 \text{ В}$. 2.8. а) $u_{\text{вх}} < 1,5 \text{ В}$; б) $u_{\text{вх}} \geq 1,5 \text{ В}$. 2.9. Постоянная времени заряда конденсатора $C \tau_{\text{зар}} = [(R_{\text{вн}} + R_{\text{пр}}) + R \parallel R_{\text{н}}] C$. Постоянная времени разряда $\tau_{\text{раз}} = [(R_{\text{вн}} + R_{\text{обр}}) \parallel R \parallel R_{\text{н}}] C_{\text{н}}$. Очевидно, что всегда соблюдается условие $\tau_{\text{раз}} > \tau_{\text{зар}}$ и поэтому всегда $t_{\text{ф}}^+ < t_{\text{ф}}^-$. 2.10. Длительность $t_{\text{ф}}^+$ увеличивается, а $t_{\text{ф}}^-$ практически остается без изменения. 2.11. $U_{\text{обр} \text{ м}} = 0,5 \text{ В}$. 2.12. Указание: при решении задач этого типа следует перейти к эквивалентной схеме (рис. 10.4),

Тип транзистора		Вольт-амперные характеристики	
		управляющие	выходные
Полевой транзистор с управляемым переходом	n-каналом		
	p-каналом		
МДП-транзистор с встроенным	n-каналом		
	p-каналом		
МДП-транзистор с индуцированным	n-каналом		
	p-каналом		

Примечание. Зажимы транзистора: З — затвор; С — сток; И — исток; П — подложка.

Таблица 10.3

Схема включения транзистора		Модель на нижних частотах		Модель на верхних частотах		
		с управляемым источником				
		напряжения	тока	напряжения	тока	
Общий исток						
	Общий затвор					
		Общий сток				

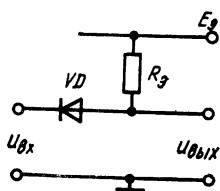


Рис. 10.4

где $R_э = \frac{RR_н}{R + R_н}$; $E_э = \frac{ER_н}{R + R_н}$, и затем в зависимости от соотношения $u_{вх}$ и $E_э$ определить эквивалентную электрическую схему ключа. При $u_{вх} > E_э$ диод VD закрыт и $u_{вых} = E_э$. При $u_{вх} \leq E_э$ диод открыт и $u_{вых} = u_{вх}$, если $R_{вн} = 0$, и $u_{вых} = \frac{u_{вх}}{R_э + R_{вн}} R_э + \frac{ER_{вн}}{R_э + R_{вн}}$, если $R_{вн} \neq 0$.

В данной задаче $E_э = \frac{R_н}{R + R_н} E \approx 6,76$ В, диод закрыт и $u_{вых} = E_э \approx 6,76$ В. 2.13. При $u_{вх} \leq 2,5$ В диод открыт, при $u_{вх} > 2,5$ В диод закрыт.

2.14. $U_{вых}^0 = \frac{E_э \cdot R_{вн}}{R_э + R_{вн}} \approx 0,417$ В, $U_{вых}^1 = E_э = 2,5$ В. 2.15. $R_н \geq 10$ кОм.

2.16. $U_{вх}^1 = E$. В этом режиме напряжения на аноде и катоде диода равны, ток через диод, а значит, и через внутреннее сопротивление $R_{вн}$ генератора не протекает и $U_{вых}^1 = U_{вх}^1$, т. е. затухание сигнала отсутствует и мощность от источника E не потребляется. 2.17. а) $u_{вых} = 5$ В; б) $u_{вых} = -5$ В. 2.18. Постоянная времени заряда конденсатора $\tau_{зар} = RC$, постоянная времени разряда $\tau_{раз} \approx R_{вн}C$, $R_{вн} \gg R_н$, поэтому длительность t_{ϕ}^+ всегда больше длительности t_{ϕ}^- . 2.19. Независимо от соотношения $u_{вх}$ и E постоянная времени заряда

в общем случае определяется значением $\tau_{зар} = C \frac{RR_н}{R + R_н}$, а разряда — $\tau_{раз} = C(R_{вн} \parallel R_н \parallel R)$, поэтому с увеличением сопротивления резистора $R_{вн}$ длительность t_{ϕ}^+ не изменяется, а t_{ϕ}^- увеличивается. 2.20. $U_{обр\ max} = 5$ В. 2.21. $t_{\phi}^+ = \tau_{зар} \ln \frac{E_э}{E_э - U_{вх}^1} = [C(R \parallel R_н)] \ln \frac{E_э}{E_э - U_{вх}^1} = 27,5 \cdot 10^{-6}$ с. 2.22. $t_{\phi}^+ \approx$

$\approx 3\tau_{зар} \approx 3C \frac{RR_н}{R + R_н} \approx 15 \cdot 10^{-6}$ с. 2.23. Временные диаграммы входного и выходного напряжений показаны на рис. 10.5. Напряжение $U_{вых\ max} = 5$ В. На участках $0 - t_1$ диод открыт, на участках $t_1 - t_2$ — закрыт. 2.24. Временные диаграммы входного и выходного напряжений показаны на рис. 10.6. Напряжение $U_{вых\ max} = 5$ В. На участках $0 - t_1$ и $t_2 - t_3$ диод закрыт, на участке $t_1 - t_2$ открыт. 2.25. Так как $VD1$ открыт, а $VD2$ закрыт, то $u_{вых} = u_{вх1} - U_{ост} = 4,2$ В. 2.26. а) $u_{вых} = 0$; б) $u_{вых} = 4,2$ В. 2.27. $u_{вых} = 0,2$ В. 2.28.

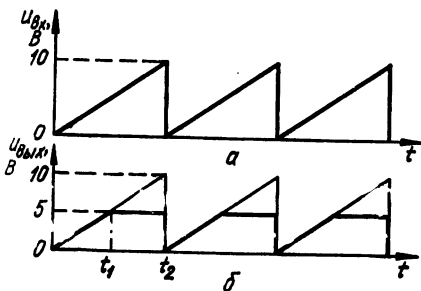


Рис. 10.5

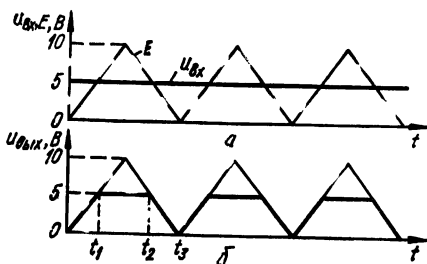


Рис. 10.6

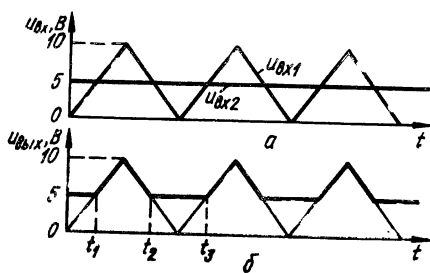


Рис. 10.7

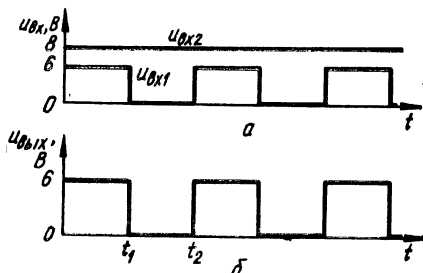


Рис. 10.8

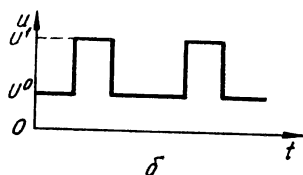
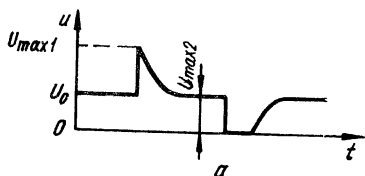


Рис. 10.9

$u_{\text{ВЫХ}} = 10 \text{ В}$. 2.29. $u_{\text{ВЫХ}} = 10 \text{ В}$. Диод $VD1$ закрыт, а диод $VD2$ открыт. 2.30. $u_{\text{ВЫХ}} \approx 5,65 \text{ В}$. Диод $VD1$ открыт, а диод $VD2$ закрыт. 2.31. Временные диаграммы входных и выходного напряжений показаны на рис. 10.7. На участках $0 - t_1$ диод $VD1$ открыт, а диод $VD2$ закрыт, на участках $t_1 - t_2$ диод $VD1$ закрыт, а диод $VD2$ открыт. 2.32. $u_{\text{ВЫХ}} = 1 \text{ В}$. 2.33. $u_{\text{ВЫХ}} = 4,5 \text{ В}$. 2.34. $u_{\text{ВЫХ}} = 5 \text{ В}$. Диод $VD1$ открыт, а диод $VD2$ закрыт. 2.35. $u_{\text{ВЫХ}} = 5 \text{ В}$. На диоде $VD1$ напряжение отсутствует, диод $VD2$ закрыт. 2.36. $u_{\text{ВЫХ}} = 4 \text{ В}$. Оба диода закрыты. 2.37. $u_{\text{ВЫХ}} \approx 0,68 \text{ В}$. Диод $VD1$ закрыт, диод $VD2$ открыт. 2.38. Временные диаграммы входных и выходного напряжений показаны на рис. 10.8. На участках $0 - t_1$ диод $VD1$ закрыт, а диод $VD2$ открыт, на участках $t_1 - t_2$ диод $VD1$ открыт, а диод $VD2$ закрыт. 2.39. а) схема рис. 2.1, г; б) схема рис. 2.1, а, г; в) схемы рис. 2.1, б, д; г) схема рис. 2.1, в; д) схема рис. 2.1, г. 2.40. а) на кремниевых диодах; б) на германиевых диодах. 2.41. В схеме последовательного ключа, так как в параллельном ключе $R_{\text{отр}} \ll R_{\text{н}}$. 2.42. Схема рис. 2.4, а. 2.43. Наличие емкости C_d приводит к появлению импульсов помехи при отрицательной полярности импульсов, а наличие емкости C_0 приводит к «завалу» переднего и заднего фронтов при положительной полярности импульсов. 2.44. Обе емкости суммируются и приводят к завалу переднего и заднего фронтов отрицательных импульсов. 2.45. а) уменьшает амплитуду напряжения положительной полярности; б) уменьшает амплитуду напряжения отрицательной полярности. 2.46. а) $U_{\text{ВЫХ}}^+ = 9,1$; $U_{\text{ВЫХ}}^- = 0,025 \text{ В}$; б) $U_{\text{ВЫХ}}^+ = 6,3 \text{ В}$; $U_{\text{ВЫХ}}^- = 0,025 \text{ В}$; $U_{\text{ВЫХ}}^+ = 4,8 \text{ В}$; $U_{\text{ВЫХ}}^- = 0,025 \text{ В}$. 2.47. См. рис. 10.9, а; $U^0 = 4 \text{ В}$; $U_{\text{max1}} = 10 \text{ В}$; $U_{\text{max2}} = 4 \text{ В}$. 2.48. См. рис. 10.9, б; а) $U^0 = 0,3 \text{ В}$; $U^1 = 2,3 \text{ В}$; б) $U^0 = 0$; $U^1 = 2,0 \text{ В}$. 2.49. а) $U_{\text{ВЫХ}}^+ = 0,9 \text{ В}$; $U_{\text{ВЫХ}}^- \approx 9 \text{ В}$; б) $U_{\text{ВЫХ}}^+ = 0,83 \text{ В}$; $U_{\text{ВЫХ}}^- = 5 \text{ В}$. 2.50. $U_m^+ = 4,95 \text{ В}$; $U_m^- = 1,16 \text{ В}$. 2.51. Если источник сигнала E_{max} и диод не сгорают от тока короткого замыкания, то на выходе появится положительный импульс с амплитудой $U_{\text{max}}^+ = 2,5 \text{ В}$;

К главе 3

3.7. $I_K \approx 2I_{K0}$. 3.8. $I_K \approx I_{K0}$. 3.9. $I_{\text{Э}} \approx I_{K0}$. 3.10. $I_{\text{Э}} \approx (0,02 \dots 0,05) I_{K0}$. 3.11. $I_K \approx I_{\text{Э}} = 10 \text{ мА}$. 3.12. $I_B = 2 \text{ мА}$. 3.13. Транзистор открыт и его стелень

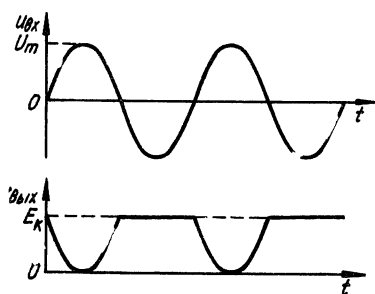


Рис. 10.10

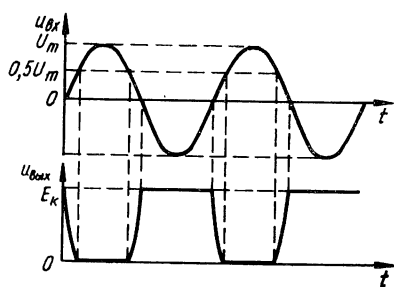


Рис. 10.11

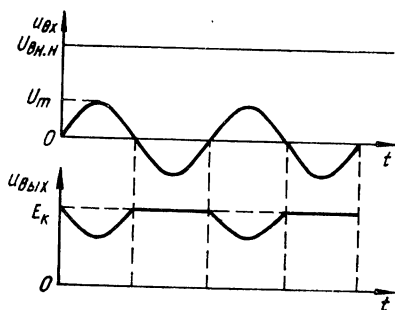


Рис. 10.12

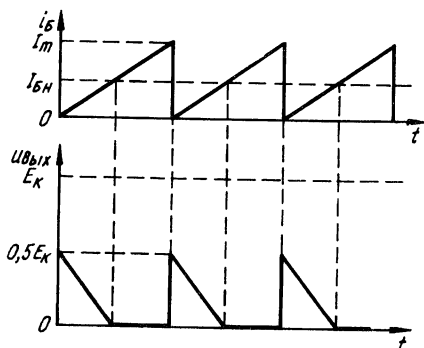


Рис. 10.13

насыщения $\gamma = 8$. 3.14. а) транзистор в активном режиме; б) транзистор закрыт; в) транзистор в активном режиме. 3.15. Может, при этом транзистор будет находиться в насыщении, но с большей степенью насыщения. 3.16. С увеличением температуры увеличивается степень насыщения. 3.17. Уменьшится, так как $u_K = u_{\text{вых}} = E_K - I_{K0} R_K$, а I_{K0} с увеличением температуры растет. 3.18. а) $u_{\text{вых}} = 9,6$ В; б) $u_{\text{вых}} = 6,6$ В. 3.19. В отсечке, так как $U_{БЭ} = 0,5 \text{ В} < U_{\text{пор}}$. 3.20. $U_{\text{вх}}^1 \geq 5,6$ В. 3.21. $u_{\text{вых}} = 9$ В. 3.22. $R_H \geq 8$ кОм. Необходимые условия не изменяются, т.е. все равно должны соблюдаться неравенства $i_B \geq I_{Бн}$, $u_{КЭ} \geq 0$. 3.24. На режим отсечки включение сопротивления R_H влияния не оказывает, а в режиме насыщения с уменьшением сопротивления R_H ухудшается соблюдение условия насыщения, т.е. степень насыщения транзистора уменьшается. 3.25. Временные диаграммы входного и выходного напряжений показаны на рис. 10.10. 3.26. Временные диаграммы входного и выходного напряжений показаны на рис. 10.11. 3.27. $R_B = 1$ кОм. 3.28. $R_K = 500$ Ом. 3.29. $U_{\text{вх.н}} = 5$ В. Временные диаграммы входного и выходного напряжений показаны на рис. 10.12. 3.30. Транзистор останется в режиме насыщения, но степень насыщения уменьшится в 2 раза ($\gamma = 1,5$). 3.31. Транзисторы перейдут в активный режим ($\gamma = 0,75$). 3.32. Временные диаграммы входного и выходного напряжений показаны на рис. 10.13. 3.33. $I_B = 0,75 \cdot 10^{-3}$ А. 3.34. В активном режиме, $\gamma \approx 0,6$. 3.35. $\beta \approx 9$. 3.36. $\gamma = 1,5$. 3.37. Транзистор работает в режиме насыщения. 3.38. Выполняются. 3.39. Входное напряжение необходимо увеличить не менее чем до 4 В. 3.40. Транзистор останется работоспособным. 3.41. а) $u_{\text{вых}} \approx 7,7$ В; б) $u_{\text{вых}} \approx 1,3$ В. 3.42. а) 20 мВт; б) 50 мВт. 3.46. t_{ϕ}^+ и t_{ϕ}^- уменьшатся, $t_{\text{рас}}$ увеличится. 3.47. t_{ϕ}^+ и $t_{\text{рас}}$ уменьшатся. 3.48.

t_{ϕ}^{+} увеличивается, t_{ϕ}^{-} и $t_{\text{рас}}$ уменьшатся. 3.49. $t_{\text{рас}}$ уменьшится. 3.50. $t_{\text{рас}}$ уменьшится. 3.51. Источник E_K . 3.52. $u_{\text{вых}} = 6$ В, $t_{\phi}^{-} = 3,48$ мкс. 3.53. Диод Шоттки образует нелинейную отрицательную обратную связь, предотвращающую насыщение транзистора VT. 3.54. а) транзистор VT работает в режиме насыщения; б) транзистор VT работает в активном режиме. 3.55. Появится время рассасывания, так как прямое падение напряжения обычного (кремниевое) диода $U_{\text{пр}} > U_{\text{КБ}}$ транзистора. 3.56. При $u_{\text{вх}} = 0$ транзистор открыт и ключ замкнут. При $u_{\text{вх}} \leq -U_{\text{пор}}$ транзистор закрыт и ключ разомкнут. 3.57. При $u_{\text{вх}} = 0$ транзистор открыт и ключ замкнут. При $u_{\text{вх}} \geq U_{\text{пор}}$ транзистор закрыт и ключ разомкнут. 3.58. Для упрощения технологии изготовления ключа и уменьшения остаточного напряжения. 3.59. Для уменьшения остаточного напряжения, уменьшения потребляемой мощности и обеспечения высокого уровня $u_{\text{вых}} \approx E_C$. 3.60. $R_C = 7$ кОм. 3.61. $t_{\phi}^{+} > t_{\phi}^{-}$, так как заряд конденсатора C_0 , представляющего собой емкость нагрузки и выходную емкость ключа, происходит через большое сопротивление резистора R_C , а разряд — через малое сопротивление открытого транзистора. 3.62. Время t_{ϕ}^{+} определяется зарядом емкости C_0 с постоянной времени $\tau_{\text{зар}} = C_0 R_C$, а время t_{ϕ}^{-} определяется разрядом емкости C_0 током стока транзистора I_C , значение которого зависит от входного напряжения $u_{\text{вх}}$: чем больше $u_{\text{вх}}$, тем больше I_C и тем меньше t_{ϕ}^{-} . 3.63. В обоих случаях напряжение $U_{\text{ост}}$ уменьшится. 3.64. а) Напряжение $U_{\text{ост}}$ уменьшится; б) напряжение $U_{\text{ост}}$ увеличится. 3.65. а) VT1 закрыт, VT2 открыт и находится на пологом участке характеристики; б) VT1 открыт и находится на крутом участке, VT2 открыт и находится на пологом участке характеристики. 3.66. а) и б) VT1 закрыт, VT2 открыт и находится на крутом участке; в) VT2 закрыт, VT1 открыт и находится на крутом участке характеристики. 3.67. а) t_{ϕ}^{+} не изменится; t_{ϕ}^{-} уменьшится; б) t_{ϕ}^{+} увеличится; t_{ϕ}^{-} — не изменится. 3.68. $t_{\phi}^{+} > t_{\phi}^{-}$, поскольку длительность процесса разряда конденсатора нагрузки C_0 определяется сравнительно малым сопротивлением открытого транзистора VT1. 3.69. а) $u_{\text{вых}} = -E_C + I_{C0}R = -19$ В, транзистор закрыт; б) решая совместно уравнения $u_C = -E_C + i_C R$, $u_3 = u_{\text{вх}}$, $i_C = \frac{b}{2}(u_3 - U_{\text{пор}})^2$, получаем $i_C = 5$ мкА, $u_C = -15$ В; поскольку $u_C < u_3 - U_{\text{пор}} < 0$, транзистор работает в пологой области характеристики $i_C = f(u_C)$; в) решая совместно уравнения $u_C = -E_C + i_C R$, $i_C = b \left[(u_3 - U_{\text{пор}}) u_C - \frac{1}{2} u_C^2 \right]$, $u_3 = u_{\text{вх}}$, получаем $i_C = 19,6$ мкА, $u_C = -0,4$ В; поскольку $0 > u_C > u_3 - U_{\text{пор}}$, транзистор работает в крутой области характеристики $i_C = f(u_C)$. 3.70. Поскольку затвор отделен от стока, истока и подложки диэлектриком, входное сопротивление транзистора очень велико как в открытом, так и в закрытом состоянии и $i_{\text{вх}} \approx 0$. 3.71. Напряжением насыщения называется напряжение между стоком и истоком транзистора, при котором происходит перекрытие канала: $|U_H| = |U_{3H}| - |U_{\text{пор}}|$. 3.72. а) транзистор закрыт, $u_{\text{вых}} \approx 20$ В; б) $u_{\text{вых}} \approx 16$ В; в) $u_{\text{вых}} \approx 8$ В. 3.73. $u_{\text{ост}} = 1,4$ В. 3.74. Входное сопротивление МДП-транзисторов очень велико, поэтому на паразитной входной емкости накапливается электростатический заряд, способный при отсутствии шунтирующего сопротивления вызвать необратимый пробой в МДП-транзисторе. 3.75. Транзистор не выйдет из строя. 3.76. Для уменьшения остаточного напряжения и улучшения технологичности схемы. 3.77. Транзистор VT1 закрыт; считая ток стока запертого транзистора $i_C \approx 0$, получаем $u_{\text{вых}} = -E_C + |U_{\text{пор}}| = -19$ В. 3.78. $u_{\text{вых}} = E_C - U_{\text{пор}} = 10$ В. 3.79. $u_{\text{вых}} = \frac{S_2}{2S_1} \cdot \frac{(E_C - U_{\text{пор}2})}{u_{\text{вх}} - U_{\text{пор}1}} = 25$ мВ. 3.80. Для повышения быстро-

действия уменьшения, потребляемой мощности, уменьшения остаточного напряжения и обеспечения высокого уровня $u_{\text{вых}} \approx E_C$. 3.81. Падение напряжения

на транзисторе VT2 $u_{\text{СИ2}} = \frac{I_{\text{ост}}}{S_2 (E_C - |U_{\text{пор}}|)} = 2,5 \text{ мВ}$. 3.82. $t_{\text{ф}}^+ = t_{\text{ф}}^- \approx 0,8 \text{ мкс}$.

3.83. Для p -канального транзистора $U_{\text{П}} \geq +5 \text{ В}$, для n -канального $-U_{\text{П}} \leq -5 \text{ В}$, для n -канального $-U_{\text{П}} \leq -5 \text{ В}$. 3.84. Для p -канального транзистора уменьшится, для n -канального — увеличится. 3.85. При $u_{\text{вх}} = 5 \text{ В}$. 3.86.

$\delta_{\text{отк}}$ увеличивается, $\delta_{\text{зак}}$ уменьшается. 3.87. Отсутствие p - n переходов в цепи сигнала, гальваническая развязка сигнальной и управляющей цепей. 3.88. Более высокое быстродействие, больший диапазон коммутируемых сигналов. 3.89. $U_{\text{П}}^n = -15 \text{ В}$, $U_{\text{П}}^p = +15 \text{ В}$.

К главе 4

4.3. Восемь прямых и восемь инверсных. 4.4. 16. 4.5. 256. 4.6. $F = x_1 \bar{x}_2 + \bar{x}_1 x_2$, таблицу соответствия см. табл. 10.4. 4.7. $F = \bar{x}_3 x_2 x_1 + x_3 \bar{x}_2 x_1 + x_3 x_2 \bar{x}_1$; таблицу соответствия см. табл. 10.5. 4.8. $F = P + K$. 4.9. $F = x_2 x_1 + x_3 x_1 + x_3 x_2$. 4.10. $F = K\bar{P} + \bar{K}P$. 4.11. В совершенной дизъюнктивной нормальной форме: $F_1 = \bar{x}_3 \bar{x}_2 x_1 + \bar{x}_3 x_2 \bar{x}_1 + \bar{x}_3 x_2 x_1 + x_3 \bar{x}_2 x_1$; $F_2 = \bar{x}_3 \bar{x}_2 x_1 + \bar{x}_3 x_2 \bar{x}_1 + \bar{x}_3 x_2 x_1 + x_3 \bar{x}_2 x_1 + x_3 x_2 \bar{x}_1 + x_3 x_2 x_1$; $F_3 = x_3 \bar{x}_2 x_1$; $F_4 = \bar{x}_3 \bar{x}_2 x_1 + \bar{x}_3 x_2 \bar{x}_1 + \bar{x}_3 x_2 x_1$; $F_5 = x_3 \bar{x}_2 x_1 + x_3 x_2 \bar{x}_1 + x_3 x_2 x_1$; $F_6 = \bar{x}_3 \bar{x}_2 x_1 + x_3 \bar{x}_2 x_1 + x_3 x_2 \bar{x}_1 + x_3 x_2 x_1$; $F_7 = x_3 \bar{x}_2 x_1 + x_3 x_2 \bar{x}_1 + x_3 x_2 x_1$; $F_8 = x_3 \bar{x}_2 x_1 + \bar{x}_3 x_2 x_1 + \bar{x}_3 x_2 \bar{x}_1 + x_3 x_2 x_1$. В совершенной конъюнктивной нормальной форме: $F_1 = \bar{x}_3 \bar{x}_2 x_1 + x_3 \bar{x}_2 \bar{x}_1 + x_3 \bar{x}_2 x_1 + \bar{x}_3 x_2 x_1 = (x_3 + x_2 + x_1) (\bar{x}_3 + \bar{x}_2 + x_1) (\bar{x}_3 + x_2 + \bar{x}_1) \times (x_3 + \bar{x}_2 + \bar{x}_1)$; $F_2 = \bar{x}_3 \bar{x}_2 x_1 = x_3 + x_2 + x_1$; $F_3 = \bar{x}_3 \bar{x}_2 x_1 + \bar{x}_3 x_2 \bar{x}_1 + \bar{x}_3 x_2 x_1 + x_3 \bar{x}_2 x_1 + x_3 x_2 \bar{x}_1 + x_3 x_2 x_1 = (x_3 + x_2 + \bar{x}_1) (x_3 + \bar{x}_2 + x_1) (x_3 + \bar{x}_2 + \bar{x}_1) (\bar{x}_3 + x_2 + x_1) (\bar{x}_3 + x_2 + \bar{x}_1) (\bar{x}_3 + \bar{x}_2 + \bar{x}_1)$; $F_4 = \bar{x}_3 \bar{x}_2 x_1 + \bar{x}_3 x_2 \bar{x}_1 = (x_3 + \bar{x}_2 + x_1) (\bar{x}_3 + \bar{x}_2 + \bar{x}_1)$; $F_5 = x_3 \bar{x}_2 x_1 + x_3 x_2 \bar{x}_1 = (\bar{x}_3 + x_2 + \bar{x}_1) (\bar{x}_3 + \bar{x}_2 + x_1)$; $F_6 = \bar{x}_3 \bar{x}_2 x_1 + \bar{x}_3 x_2 \bar{x}_1 + \bar{x}_3 x_2 x_1 = (x_3 + x_2 + x_1) (x_3 + \bar{x}_2 + \bar{x}_1) (\bar{x}_3 + x_2 + x_1)$; $F_7 = \bar{x}_3 \bar{x}_2 x_1 + x_3 x_2 x_1 = (x_3 + x_2 + \bar{x}_1) (\bar{x}_3 + \bar{x}_2 + \bar{x}_1)$; $F_8 = \bar{x}_3 \bar{x}_2 x_1 + x_3 \bar{x}_2 x_1 = (x_3 + \bar{x}_2 + \bar{x}_1) (\bar{x}_3 + x_2 + x_1)$. 4.12. а) $F = x_1$; б) $F = x_1 + x_3$; в) $F = \bar{x}_2$; г) $F = x_1 x_2 + x_3$. 4.13. а) $F = x_1$; б) $F = x_1$; в) $F = x_2 (x_1 + x_3)$; г) $F = \bar{x}_1 + \bar{x}_3 x_2$. 4.15. $F = \bar{x}_1 + \bar{x}_2 + \bar{x}_4$. 4.16. а) $F = x_1 + x_2$; б) $F = 1$; в) $F = x_1 x_2$; г) $F = x_1 x_3$; д) $F = x_1 + x_2 + x_3$; е) $F = x_2$. 4.17. $N = 2^n$. 4.18. $F = x_2$. 4.19. а) $F = x_3 x_1 + x_3 \bar{x}_2$; б) $F = x_3 x_2 + \bar{x}_3 x_1 + \bar{x}_3 \bar{x}_2$ или

Таблица 10.4

x_2	x_1	F
0	0	0
0	1	1
1	0	1
1	1	0

Таблица 10.5

x_3	x_2	x_1	F
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	0

Таблица 10.6				Таблица 10.7				Таблица 10.8				Таблица 10.9			
x_3	x_2	x_1	F	x_3	x_2	x_1	F	x_3	x_2	x_1	F	x_1	x_2	x_1	F
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1
0	0	1	1	0	0	1	0	0	0	1	0	0	0	1	1
0	1	0	1	0	1	0	0	0	1	0	0	0	1	0	1
0	1	1	1	0	1	1	0	0	1	1	0	0	1	1	1
1	0	0	1	1	0	0	0	1	0	0	0	1	0	0	1
1	0	1	1	1	0	1	0	1	0	1	0	1	0	1	1
1	1	0	1	1	1	0	0	1	1	0	0	1	1	0	1
1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	0

$F = x_3x_2 + x_2x_1 + \bar{x}_3\bar{x}_2$; в) $F = x_3\bar{x}_1 + x_3\bar{x}_2 + x_2\bar{x}_1$; г) $F = x_3x_2 + x_2x_1 + x_3x_1$;
 д) $F = x_2x_1 + x_3x_1$. 4.20. а) $F = x_4x_1 + x_3x_1 + x_3x_2 + \bar{x}_4x_2$; б) $F = x_4x_1 +$
 $+ \bar{x}_2x_1$; в) $F = x_4x_3x_2 + x_3x_2x_1 + \bar{x}_4x_3x_2$; г) $F = x_4x_1 + x_3x_1 + x_4x_3x_2 + x_4x_3x_2$;
 д) $F = x_3x_1 + x_4x_3 + x_4x_2x_1 + x_4x_2x_1$. 4.21. а) $F = x_2 + x_3x_1$; б) $F = x_3x_2 +$
 $+ \bar{x}_2x_1$; в) $F = x_3x_1 + x_3x_1$; г) $F = x_3x_1 + x_2x_1$; д) $F = x_2x_1$. 4.22. а) $F =$
 $= x_3x_2 + x_3x_2 + x_3x_1$; б) $F = x_4 + x_2$; в) $F = x_4x_2 + x_4x_1 + x_3x_2x_1$; г) $F =$
 $= x_3x_1 + x_4x_2 + x_4x_1$; д) $F = x_4 + x_3x_2$. 4.23. а) $F = x_2x_1 + x_3x_1 + \bar{x}_4x_3$;
 б) $F = x_2x_1 + x_4x_3x_1 + x_4x_2x_1$; в) $F = x_4x_1 + x_3x_1$; г) $F = x_4 + x_3x_2x_1$; д) $F =$
 $= x_4x_2 + x_3x_1 + x_3x_2$. 4.24. а) $F = x_1$; б) $F = x_3x_2 + x_3x_1 + x_3x_2$; в) $F =$
 $= x_3 + x_2x_1 + x_2x_1$; г) $F = x_2x_1$; д) $F = x_3x_1$; е) $F = x_3 + x_1$. 4.25. а) $F = x_1$;
 б) $F = (x_3 + x_2 + x_1)(\bar{x}_3 + x_2 + \bar{x}_1)$; в) $F = (x_3 + \bar{x}_2 + x_1)(x_3 + x_2 + \bar{x}_1)$;
 г) $F = x_2x_1$; д) $F = x_3(x_2 + x_1)$; е) $F = x_3 + x_1$. 4.26. а) $F = x_2 + x_3x_1$;
 б) $F = x_2x_1 + x_3x_1 + x_3x_2$; в) $F = x_2 + x_3x_1$; г) $F = x_3x_1 + x_3x_1$; д) $F = x_3x_2 +$
 $+ x_3x_1$; в) $F = x_2 + x_3x_4$; г) $F = x_3x_1 + x_3x_1$; д) $F = x_3x_2 + x_3x_1$; е) $F = x_2 +$
 $+ x_1$. 4.27. а) $F = (x_1 + x_3)(x_2 + x_3)$; б) $F = (x_1 + x_3)(x_1 + x_2 + x_3)$; в) $F =$
 $= (x_1 + x_3)(x_2 + x_3)$; г) $F = (x_1 + x_3)(x_1 + x_3)$; д) $F = (x_1 + x_3)(x_2 + x_3)$;
 е) $F = x_1 + x_2$. 4.28. а) $F = x_4x_3x_2 + x_4x_3x_1 + x_4x_3x_1 + x_4x_3x_2$; б) $F = x_2x_1 +$
 $+ x_3x_1 + x_4x_3x_2 + x_4x_3x_2$; в) $F = x_1 + x_4x_2$. 4.29. а) $F = (x_4 + x_3 + x_2)(x_4 +$
 $+ x_3 + x_1)(x_4 + x_3 + x_1)(x_4 + x_3 + x_2)$; б) $F = (x_3 + x_2)(x_4 + x_1)(x_3 + x_2 +$
 $+ x_1)$; в) $F = (x_2 + x_1)(x_4 + x_1)$. 4.30. а) $F = x_4x_2x_1 + x_4x_3x_2 + x_4x_2x_1 +$
 $+ x_4x_3x_2$; б) $F = x_3x_1 + x_4x_3 + x_4x_2x_1 + \bar{x}_4x_3x_2$; в) $F = x_2x_1 + x_3$. 4.31. а) $F =$
 $= (x_4 + x_2 + x_1)(x_4 + x_3 + x_2)(x_4 + x_3 + x_2)(x_4 + x_2 + x_1)$; б) $F = (x_4 +$
 $+ x_1)(x_3 + x_2)(x_4 + x_3 + x_1)$; в) $F = (x_3 + x_1)(x_3 + x_2)$. 4.32. а) $F = x_5x_4 +$
 $+ x_5x_3x_2 + x_4x_3x_2$; б) $F = x_5x_1 + x_5x_2 + x_3x_2x_1 + x_5x_3x_2x_1 + x_5x_4x_2x_1$; в) $F =$
 $= x_2x_1 + x_5x_2 + x_5x_4x_1 + x_5x_3x_1 + x_5x_3x_2x_1 + x_4x_3x_2x_1$. 4.33. а) $F = (x_5 + x_4 +$
 $+ x_2)(x_5 + x_3 + x_2)(x_5 + x_4 + x_2)(x_4 + x_3 + x_2)$; б) $F = (x_5 + x_1)(x_5 + x_2 +$
 $+ x_1)(x_4 + x_3 + x_2)(x_5 + x_3 + x_2)$; в) $F = (x_5 + x_3 + x_2)(x_5 + x_4 + x_2)(x_5 +$
 $+ x_3 + x_2 + x_1)(x_5 + x_3 + x_2 + x_1)(x_5 + x_2 + x_1)(x_4 + x_2 + x_1)$. 4.34. а) $F =$
 $= x_5x_4 + x_4x_1 + x_5x_3x_2 + x_4x_3x_2$; б) $F = x_5x_1 + x_5x_2 + x_5x_2 + x_5x_3x_1$; в) $F =$
 $= x_2 + x_5x_3x_1 + x_5x_3x_1 + x_4x_3x_1$. 4.35. а) $F = (x_5 + x_4 + x_2)(x_5 + x_3 + x_2) \times$
 $\times (x_4 + x_3 + x_2)(x_5 + x_4 + x_2 + x_1)$; б) $F = (x_5 + x_2 + x_1)(x_5 + x_2 + x_1)(x_5 +$
 $+ x_2 + x_1)(x_5 + x_3 + x_2)$; в) $F = (x_5 + x_3 + x_2)(x_4 + x_2 + x_1)(x_5 + x_3 + x_2 +$
 $+ x_1)$. 4.36. См. табл. 10.6. $F = x_1 + x_2 + x_3$. 4.37. См. табл. 10.7. $F =$
 $= x_3x_2x_1$. 4.38. См. табл. 10.8. $F = x_3x_2x_1$. 4.39. См. табл. 10.9. $F = x_1 +$
 $+ x_2 + x_3$. 4.40. $F = x$. 4.41. $F = x$. 4.42. $F = x_1x_2$. 4.43. $F = x_1 + x_2$.
 4.44. Диоды $VD1$ и $VD2$ вводятся для повышения надежности работы схемы.

При $x = 0$ $u_{\text{вх1}} = U^0$ или при $x_2 = 0$ $u_{\text{вх2}} = U^0$ напряжение u_1 равно сумме остаточного напряжения $U_{\text{ост}} \approx 0,8$ В на диоде $VD1$ или $VD2$ и входного напряжения $U^0 \approx 0,2$ В ($u_1 \approx 0,8 + 0,2 = 1$ В). Диоды $VD3$ и $VD4$ открыты и суммарное падение напряжения на них составляет порядка 1,6 В, следовательно, напряжение на входе транзистора $U_{\text{БЭ}} = u_1 - 2U_{\text{ост}} \approx -0,6$ В, что обеспечивает отсечку транзистора. При $x_1 = 1$ ($u_{\text{вх1}} = U^1$) и $x_2 = 1$ ($u_{\text{вх1}} = U^1$) диоды $VD3$ и $VD4$ также открыты, но транзистор находится в режиме насыщения за счет того, что повышается напряжение u_1 , которое становится равным $u_1 \approx U^1$. 4.45. Схема реализует функцию И-НЕ; $U^0_{\text{вых}} = 0,2$ В, $U^1_{\text{вых}} = 5$ В. 4.46. Схема реализует функцию ИЛИ-НЕ; $U^0_{\text{вых}} = 5$ В, $U^1_{\text{вых}} \approx 0,2$ В. 4.47. Транзистор $VT1$ открыт, $VT3$ закрыт. 4.48. Транзисторы $VT1$ и $VT2$ находятся в инверсном активном режиме, транзистор $VT3$ открыт и находится в режиме насыщения. 6.49. а) Насыщен; б) закрыт; в) закрыт. 4.50. $P_{\text{max}} = \frac{E_{\text{к}}^2}{R_1 R_2} (R_1 + R_2) \approx 18,8$ мВт. 4.51. Потенциал базы транзистора $VT1$ (рис. 4.9, б) $U_{\text{Б1}} = U_{\text{БЭн}} + U_{\text{БК1}} \approx 1,4$ В, где $U_{\text{БК1}} \approx 0,6$ В — напряжение между базой и коллектором многоэмиттерного транзистора; для того чтобы начался процесс выхода из насыщения транзистора $VT2$, необходимо открыть один из эмиттерных переходов многоэмиттерного транзистора $VT1$; для того чтобы открылся первый эмиттерный переход, необходимо напряжение $U_{\text{вх1 min}} = U_{\text{Б1}} - U_{\text{пор}} \approx 0,8$ В; отсюда следует, что $U^1_{\text{п min}} = 4,2$ В. 4.52. Потенциал базы закрытого транзистора $VT2$ равен $U_{\text{Бзак}} = u_{\text{вх1}} + U_{\text{КН1}} \approx 0,4$ В, где падение напряжения на насыщенном транзисторе $VT1$ $U_{\text{КН1}} \approx 0,2$ В; отсюда $U^0_{\text{п min}} = U_{\text{пор}} - U_{\text{Бзак}} = 0,2$ В. 4.53. Для повышения нагрузочной способности и быстродействия. 4.54. Транзистор $VT1$ управляет состоянием транзисторов $VT2$ и $VT3$. Если он открыт, то $VT3$ также открыт, а $VT2$ закрыт; если $VT1$ закрыт, состояния транзисторов $VT2$ и $VT3$ инвертируются. Диод VD обеспечивает надежное запираание транзистора $VT2$, компенсируя падение напряжения на открытом транзисторе $VT1$. При отсутствии диода $VT2$ открыт при любых значениях входных сигналов. 4.55. При переключении схемы в течение некоторого промежутка времени оказываются одновременно открыты транзисторы $VT2$ и $VT3$; это приводит к кратковременному возрастанию тока, потребляемого от источника питания, и, следовательно, к возникновению импульсов помех. Резистор $R4$ ограничивает амплитуду импульсов помех. Он обычно имеет небольшое по сравнению с резистором R в схеме (рис. 4.9, б) сопротивление (десятки ом) и поэтому практически не влияет на быстродействие схемы. 4.56. Транзистор $VT3$ в открытом состоянии удерживается большим базовым током, который обеспечивается эмиттерной цепью транзистора $VT1$. Поэтому $VT3$ не выходит из насыщения при достаточно большом токе нагрузки. 4.57. Схема реализует операцию отрицания. 4.58. Схема реализует операцию отрицания. 4.59. Предпочтительнее второй способ, так как при объединении входов суммируются их входные емкости и тем самым увеличивается входная емкость, на которую должен работать источник входного сигнала. 4.60. Для насыщения транзистора $VT1$ необходимо обеспечить $I_{\text{Б1}} > I_{\text{БН1}}$. Ток насыщения базы можно определить через коллекторный ток насыщения $I_{\text{БН1}} = I_{\text{КН}}/\beta$. При открытом транзисторе $VT1$ транзистор $VT3$ также открыт, в этом случае ток коллектора насыщения можно определить следующим образом: $I_{\text{КН}} = \frac{u_{R1}}{R_1} = \frac{E - U_{\text{КН1}} - U_{\text{БН3}}}{R_1} = 2,5$ мА; тогда $I_{\text{БН}} = \frac{I_{\text{КН}}}{\beta} = 0,167$ мА. 4.61. 250 пФ. 4.62. $F = \overline{x_1 x_2}$. 4.63. $F = \overline{x_1 x_2}$. 4.64. Элемент становится неуправляемым, на выходе будет напряжение логической единицы ($F = 1$). 4.65. Диод $VD5$ служит для повышения порога отпираания транзистора $VT1$. 4.66. $F = (\overline{x_1} + \overline{x_2} + \overline{x_3})(\overline{x_4} + \overline{x_5} + \overline{x_6})$. 4.67. Недопустимым повышением низкого уровня на выходе, так как ток коллектора транзистора $VT2$ увеличи-

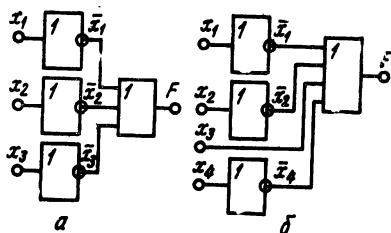


Рис. 10.14

тает в режиме насыщения, поэтому время рассасывания $t_{\text{рас}} = 0$. Кроме того, так как входные сигналы логических транзисторов изменяются в малых пределах (доли вольт), то на быстрейшем транзисторах практически не сказывается перезаряд входных емкостей транзисторов. 4.73. Эмиттерный повторитель обеспечивает, во-первых, согласование уровней входных и выходных напряжений, т. е. возможность работы элементов друг на друга, и, во-вторых, усиление мощности, т. е. повышение нагрузочной способности элемента. 4.74. а) $F = x_1 + x_2$; б) $F = x_1 x_2$. 4.75. $F = x$; б) $F = \bar{x}$. 4.76. Транзистор открыт независимо от напряжения на входе x_1 , схема реализует функцию «константа ноль». 4.77. $F = \bar{x}_1$. 4.78. а) $u_{\text{вых}} = 9$ В; б), в), г) $u_{\text{вых}} = 3$ В. 4.79. а) $F = x_1 + x_2$; б) $F = \bar{x}_1 x_2$. 4.80. а) $F = \bar{x}_1 x_2$; б) $F = x_1 + x_2$. 4.81. а) $F = \bar{x}_1$; б) $F = x$. 4.82. а) $F = 1$; б) $F = 0$. 4.83. а) $F = \bar{x}$; б) $F = \bar{x}$. 4.84. а), в), г) $u_{\text{вых}} = 8$ В; б) $u_{\text{вых}} = 2$ В. 4.85. а) $F = (x_1 + x_2) x_3$; б) $F = x_1 x_2 + x_3$. 4.86. $F = 1$. 4.87. $F = x_1 + x_2$. 4.88. $F = \bar{x}_1 x_3$. 4.89. $F = \bar{x}_3$, вход x_1 на значение F не влияет. 4.90. $F = x_2 x_3$. 4.91. $F = x_3$, вход x_2 на значение F не влияет. 4.92. $F = \bar{x} x_3$. 4.93. $F = x$. 4.94. Нельзя, транзистор со свободным входом может пробиться. 4.95. а) $F = x_1 + x_2$; б) $F = x_1 x_2$. 4.96. $F = \bar{x}_1$. 4.97. $F = 0$. 4.98. а) $u_{\text{вых}} = 9$ В; б), в), г) $u_{\text{вых}} = 1$ В. 4.99. а), б), в) $u_{\text{вых}} = 9$ В; г) $u_{\text{вых}} = 1$ В. 4.100. $F = x_1 (x_2 + x_3)$. 4.101. $F = 1$. 4.102. $F = x_2 + x_3$. 4.103. $F = \bar{x}_1 x_2$. 4.104. $F = \bar{x}_1$. 4.105. $F = \bar{x}_1 x_3$. 4.106. $F = \bar{x}_1$. 4.107. а) $F = (x_1 x_2 + x_3 x_4)$; б) $F = \bar{x}_1 \bar{x}_2 (x_3 + \bar{x}_4)$. в) $F = \bar{x}_1 x_2 + \bar{x}_3 x_4$. 4.108. а) $F = \bar{x}_3 + x_2 x_1 (x_2 + x_3)$; б) $F = x_3 x_2 x_1 (x_1 + x_2)$. 4.109. а) $F = \bar{x}_1 x_2 x_3$; б) $F = \bar{x}_1 + x_2 + x_3$; в) $F = x_1 x_2 + x_3 x_4$. 4.110. а) $F = x_1 x_2 + x_2 x_4 + \bar{x}_5 x_6$; б) $F = (x_1 + x_2) (x_5 + x_6) \bar{x}_3 x_4$. в) $F = x_1 x_2 + x_3 \bar{x}_4 + \bar{x}_5 + x_6 + x_7$. г) $F = (x_1 + x_2) (x_3 + x_4) (x_5 + x_6 + x_7)$. 4.111. а) Два элемента 4И-НЕ; б) элемент 8И-НЕ; в) четыре элемента 2И-НЕ; г) три элемента 3И-НЕ; д) два элемента 2-2ИЛИ-НЕ (один расширяем по ИЛИ); а) элемент 2-2-2-3И-4ИЛИ-НЕ с возможностью расширения по ИЛИ; ж) элемент 4-4ИЛИ-НЕ с возможностью расширения по ИЛИ; з) четыре элемента 2И; и) шесть элементов НЕ; к) четыре элемента 2ИЛИ-НЕ. 4.112. Схемы представлены на рис. 10.14. 4.113. Схемы представлены на рис. 10.15. 4.114. В системе ИЛИ-НЕ: а) $F = x_1 + \bar{x}_2 + x_3$, б) $F = \bar{x}_1 + \bar{x}_2 + x_3 x_4 = \bar{x}_1 + \bar{x}_2 + (x_3 + \bar{x}_4)$, схемы представлены на рис. 10.16.

В системе И-НЕ: а) $F = x_1 + \bar{x}_2 + x_3 = \bar{x}_1 x_2 x_3$; б) $F = \bar{x}_1 + \bar{x}_2 + x_3 x_4 = \bar{x}_1 x_2 (x_2 x_4)$, схемы представлены на рис. 10.17. 4.115. а) $F = x_1 + x_2 + x_3$, схема представлена на рис. 10.18, число элементов $n = 4$; б) $F = x_1 + x_2 + x_3 =$

вается и транзистор выходит из режима насыщения. 4.68. Нагрузочная способность уменьшится. 4.69. Нагрузочная способность увеличится. 4.70. а) $u_{\text{вых}} = U_{\text{вых}}^1$ в остальных случаях $u_{\text{вых}} = 0$. Схема реализует логическую функцию ИЛИ-НЕ. 4.71. Схема будет реализовать функцию $F = (x_1 + x_2) + (x_3 + x_4)$, где x_3 и x_4 — входы второго логического элемента. 4.72. В логических элементах на переключателях тока ни один из транзисторов не работает в режиме насыщения, поэтому время

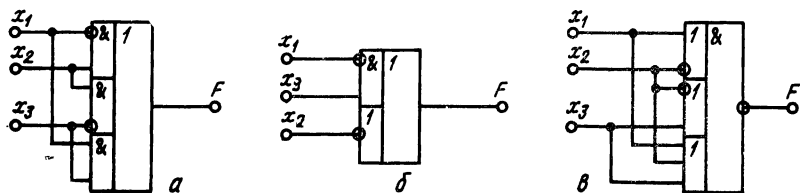


Рис. 10.15

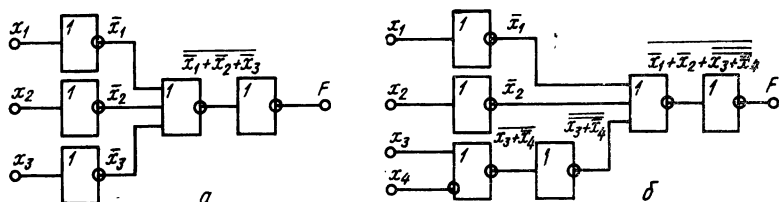


Рис. 10.16

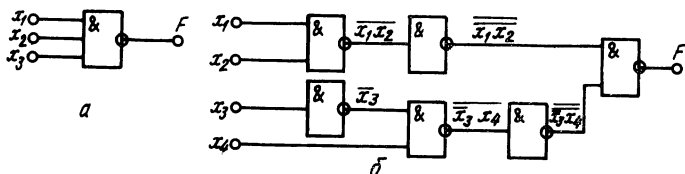


Рис. 10.17

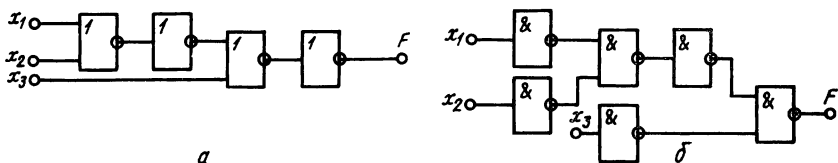


Рис. 10.18

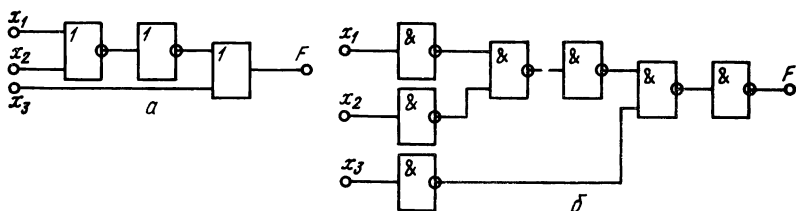


Рис. 10.19

$\overline{\overline{\overline{x_1 x_2 x_3}}}$, схема представлена на рис. 10.18, б, число элементов $n=6$.

4.116. а) $F = \overline{\overline{\overline{x_1 x_2 x_3}}} = \overline{\overline{\overline{x_1 + x_2 + x_3}}}$, схема представлена на рис. 10.19, а,

число элементов $n=3$; б) $F = \overline{\overline{\overline{x_1 x_2 x_3}}}$, схема представлена на рис. 10.19, б,

число элементов $n=7$. 4.117. а) $F = \overline{\overline{\overline{x_1 + x_2 x_3 x_1}}} = \overline{\overline{\overline{x_1 (x_2 x_3 x_4)}}}$, схема представ-

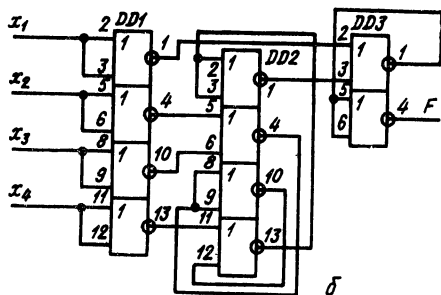
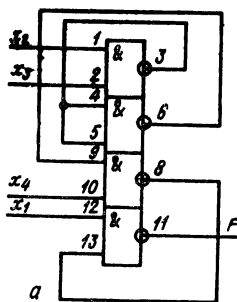


Рис. 10.20

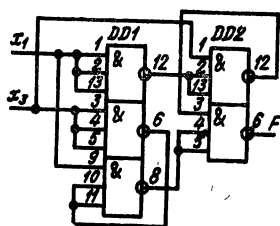


Рис. 10.21

лена на рис. 10.20, а, число корпусов $N = 1$;

б) $F = x_1 + x_2 x_3 x_4 = x_1 + (x_2 + x_3 + x_4)$, схема представлена на рис. 10.20, б, число корпусов $N = 2,5$. 4.118. $F = x_1 x_3 + x_1 x_3 = x_1 x_3 x_1 x_3$, число корпусов $1 \frac{2}{3}$, схема представлена на рис. 10.21.

4.119. $F = x_3 + x_4 + x_2 + x_3 + x_4 + x_1 = x_1 x_2 + x_2 x_4 + x_1 x_4 + x_3 x_4$. 4.120. $F = x_1 x_3 x_1 \cdot x_4 x_3 x_2 = x_3 x_1 + x_4 x_1 + x_3 x_2 + x_4 x_2$. 4.121. а) $F = 0$;

б) $F = x_3 x_4 + x_2$. 4.122. а) $F = 1$; б) $F = x_2 + x_1$. 4.123. а) $F = x_4 x_2 + x_4 x_2 x_1 + x_4 x_2 x_1 + x_2 x_1 = x_4 x_2 + x_4 x_2 x_1 + x_2 x_1$; б) $F = x_3 x_1 + x_3 x_2 x_1 + x_3 x_1 x_1 + x_2 x_1 = x_3 x_1 + x_2 x_1$; в) $F = x_2 x_1 + x_2 x_2 x_1 + x_1 x_2 x_1 + x_2 x_1 = x_2 x_1 + x_2 x_1$.

4.124. $F = x_1 x_2 + x_3 + x_4 \cdot x_3 x_4 + x_1 + x_2$. 4.125. а) $F = 1$; б) $F = 1$.

К главе 5

5.5. Частоты, на которых модуль коэффициента передачи падает на 3 дБ.

5.6. Используя методику, изложенную в [3], определяем коэффициенты a , b ,

c , имея в виду, что $4kT/2e = 0,052$ В, где $T = 273 + t^0$, $a = \frac{I_K}{h_{21\Omega}} + I_{K0} +$

$+\frac{1}{h_{21\Omega}^2} \left(I_K + \frac{4kT}{2e} \cdot \frac{1}{R_H} \right) = 74,5 \cdot 10^{-6}$ А; $b = 2r_B \left(\frac{I_K}{h_{21\Omega}} + I_{K0} \right) +$

$+\frac{2(r_B + r_{\Omega})}{h_{21\Omega}^2} \left(I_K + \frac{4kT}{2e} \cdot \frac{1}{R_H} \right) = 6,65 \cdot 10^{-3}$ В; $c = \frac{4kT r_B}{2e} + r_B^2 \left(\frac{I_K}{h_{21\Omega}} +$

$+ I_{K0} \right) + \frac{(r_B + r_{\Omega})^2}{h_{21\Omega}^2} \left(I_K + \frac{4kT}{2e} \cdot \frac{1}{R_H} \right) = 2,34$ В²/А. $R_{\text{вн opt}} = \sqrt{c/a} =$

$= \sqrt{2,34/(74,5 \cdot 10^{-6})} = 178$ Ом. $F_{\text{ш min}} = 1 + \frac{2e}{4kT} (b + 2\sqrt{ac}) = 1,635$

(2,14 дБ). 5.7. Используя методику [3], определяем коэффициенты a , b и c :

$a = I_3 + \frac{4kT(s + 1/R_H)}{2e(sr_3)^2} = 1 \cdot 10^{-8}$ А; $b = \frac{8kT(s + 1/R_H)}{2es^2 r_3} = 22,8 \cdot 10^{-8}$ В;

$c = \frac{4kT(s + 1/R_H)}{2es^2} = 11,32$ В²/А; $R_{\text{вн opt}} = \sqrt{c/a} = 33\,600$ Ом; $F_{\text{ш min}} = 1 +$

+ 19,2(b + 2√ac) = 1,013, т. е. менее чем 0,1 дБ. 5.8. 89,5 дБ. 5.9. M = 1,1. 5.10. I_{0Б} = I_{0К}/h_{21Э} min = 2 · 10⁻³/50 = 40 мкА; R_К = (E_К - U_{0К})/I_{0К} = (9 - 5)/2 · 10⁻³ = 2 кОм, R_Б ≈ E_К/I_{0Б} = 9/40 · 10⁻⁶ = 225 Ом. 5.11. I_{0Б} = I_{0К}/h_{21Э} = 0,01 А. I_д = 5I_{0Б} = 0,05 А. R₁ ≈ (E_К - U_{0Б})/(I_д + I_{0Б}) = 183 Ом. R₂ = U_{0Б}/I_д = 20 Ом. Выбираем стандартные сопротивления R₁ = 200 Ом, R₂ = 20 Ом. 5.12. Принимаем коэффициент температурной нестабильности s_{доп} = 3,5. R_Э = 0,1E_К/I_{0Э} = 8 Ом; R_Б ≈ R_Э(s_{доп} - 1) = 20 Ом; R₂ = E_КR_Б/(E_К - R_БI_{0Б} - U_{0Б} - R_ЭI_{0Э}) = 24 Ом; R₁ = R_БR₂/(R₂ - R_Б) = 120 Ом; I_д = E_К/(R₁ + R₂) = 83 мА > (2...5) I_{0Б}. 5.13. R_К = (E_К - U_{0К})/I_{0Э} = 26 Ом; R_Б = R_К ((s_{доп}h_{21Э} / (h_{21Э} - s_{доп}) - 1) = 122,5 Ом.

Принимаем стандартные сопротивления R_К = 27 Ом; R_Б = 130 Ом. 5.16. β = 0,015. 5.17. R_н ≈ 33 Ом; R_с = 51 Ом. 5.18. При расчете используем методику [3]. Мощность рассеяния на коллекторе P_К = U_{0К}I_{0К} = 5 · 5 = 25 мВт. Температура перехода t_{j min} = t_{а min} + R_тP_К = -10 + 0,43 · 25 ≈ 0 °C; t_{j max} = t_{а max} + R_тP_К = 45 + 0,43 · 25 ≈ 55 °C. h₂₁ = √(h_{21 min}h_{21 max}) = √(20 · 250) ≈ 71; h'₂₁ = (0,78h_{21 min} + 0,22h_{21 max}) (1 - (25 °C - t_{j min}) / (300...500 °C)) = 65; h''₂₁ = (0,78h_{21 max} + 0,22h_{21 min}) (1 + (t_{j max} - 25 °C) / (200...250 °C)) ≈ 230; Δh₂₁ = h''₂₁ - h'₂₁ = 230 - 65 = 165. ΔI_{К0} ≈ I_{К0} (2...3)^(0,1t_{j max}-25 °C) = 24 мкА. ΔI₀ = ΔI_{К0} + (Δh₂₁ / h₂₁²) I_{0К} = 0,189 мА. ΔU₀ = 2,2 · 10⁻³ (t_{а max} - t_{а min}) + 0,06 = 0,181 В.

Схема 1, табл. 5.2. При идеальной фиксации тока базы (R_Б = ∞) изменение коллекторного тока, определяемое выражением ΔI_К = h₂₁ΔI₀ = 13,4 мА.

В реальных условиях сопротивление резистора R_Б = (E_К - U_{0БЭ})/I_{0Б} = (U_{0К} + R_КI_{0К} - U_{0БЭ})/I_{0Б} = 240 кОм, а уход коллекторного тока ΔI_К = h₂₁(ΔI_Б + ΔI₀) = h₂₁(ΔU₀ + R_БΔI₀)/(h₁₁ + R_Б) = 13,4 мА. Входное сопротивление транзистора, включая цепь смещения, в первом случае равно R_{вх} = h₁₁ = 400 Ом, а во втором — R_{вх} = h₁₁R_Б/(h₁₁ + R_Б) = 399 Ом.

Схема 2, табл. 5.2. При идеальной фиксации напряжения на базе R_Б = R₁R₂/(R₁ + R₂) = 0 (R₁ = 0) коллекторный ток изменяется на величину ΔI_К = y₂₁ΔU₀ = 32,2 мА.

Схема 3, табл. 5.2. R_Б = (U_{0К} - U_{0Б})/I_{0Б} ≈ 120 кОм. ΔI_К = h₂₁[ΔU₀ + (R_Б + R_К)ΔI₀] / (h₁₁ + R_Б + (1 + h₂₁)R_К) = 8,52 мА. R_{вх} ≈ h₁₁R_Б / (R_Б + h₂₁R_К) = 251 Ом.

Схема 4, табл. 5.2. Изменение коллекторного тока зависит от величин R_Э и R_Б = R₁R₂/(R₁ + R₂). При R_Э = 300 Ом; R₁ = 6,2 кОм; R₂ = 1,2 кОм; R_Б = 1 кОм получаем ΔI_К = h₂₁[ΔU₀ + (R_Б + R_Э)ΔI₀] / (h₁₁ + R_Б + (1 + h₂₁)R_Э) = 1,32 мА. R_{вх} = h₁₁R_Б/(h₁₁ + R_Б) = 286 Ом. Требуемое напряжение источника питания E_К = R_Э(I_{0Б} + I_{0К}) + U_{0К} + R_КI_{0К} ≈ 11,5 В.

Схема 5, табл. 5.2. При R_Э = 300 Ом; R_К = 1 кОм; R_ф = 2 кОм; R₁ = 6,2 кОм; R₂ = 1,2 кОм; ΔI_К = h₂₁[ΔU₀ + (R_{Б0} + R_{Э0})ΔI₀] / (h₁₁ + R_{Б0} + (1 + h₂₁)R_{Э0}) = 0,76 мА, где R_{Б0} = R₁R₂/(R₁ + R₂ + R_ф) = 0,790 кОм; R_{Э0} = R_Э + R₂R_ф/(R₁ + R₂ + R_ф) = 0,556 кОм.

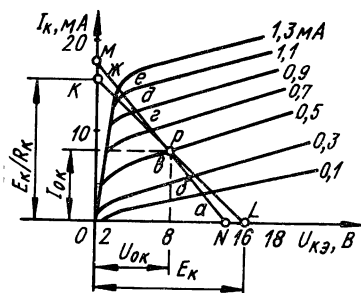


Рис. 10.22

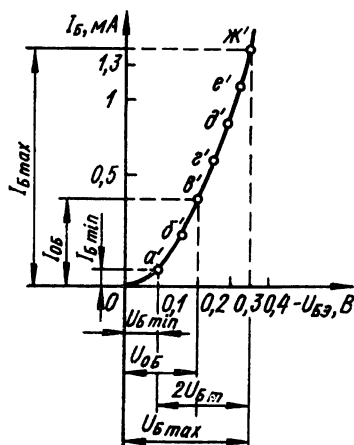


Рис. 10.23

Входное сопротивление такое же, как и у предыдущей схемы ($R_{вх} = 286 \text{ Ом}$). Требуемое напряжение источника питания $E_K = R_{\Sigma}(I_{0B} + I_{0K}) + U_{0K} + R_K I_{0K} + R_{\phi} \left(I_{0K} + \frac{U_{0K} - U_{0B} + R_K I_{0K}}{R_1} \right) = 21,5 \text{ В}$.

Результаты расчета показывают, что схемы 1, 2, 3 не удовлетворяют требуемому условию $\Delta I_K \leq (0,1 \dots 0,5) I_{0K}$. Схемы 4, 5 характеризуются вполне допустимыми отклонениями коллекторного тока (соответственно 26,4 и 15,2 %), однако схема 5 требует сравнительно высокого напряжения источника питания $E_K = 21,5 \text{ В}$.

Схема 4 позволяет также получить такую же малую нестабильность тока $\Delta I_K = 0,76$, но только за счет увеличения R_{Σ} с 300 до 620 Ом (при $R_B = 1 \text{ кОм}$). Таким образом, схему 5 целесообразно применять в тех случаях, когда выбор сравнительно большого сопротивления R_{Σ} нежелателен, например, при отсутствии конденсатора C_{Σ} большой емкости, с тем, чтобы не получить чрезмерного ослабляющего действия обратной связи. 5.19. Пользуясь уравнением $U_{вых} = E_K - I_{вых} R_K$ при $I_{вых} = I_K = 0$, определяем положение точки L на оси абсцисс, соответствующее $U_{вых} = U_K = E_K = 16 \text{ В}$ (рис. 10.22). Точка K на оси ординат определяется из $E_K/R_K = 16 \text{ мА}$. Нагрузочная прямая по постоянному току является линией соединения этих точек. Точка пересечения нагрузочной прямой со статической характеристикой $I_{0B} = 0,5 \text{ мА}$ является точкой покоя p , для которой $U_{0K} = 8 \text{ В}$ и $I_{0K} = 8 \text{ мА}$.

Сопротивление нагрузки переменному току, согласно выражению, $R_{K\sim} = R_K R_{н}/(R_K + R_{н}) = 0,9 \text{ кОм}$. Точка N на оси абсцисс определяется напряжением $U_{0K} + I_{0K} R_{K\sim} = 15,2 \text{ В}$. Через точки N и p проведем нагрузочную линию по переменному току. 5.20. Точки пересечения нагрузочной прямой по переменному току со статическими характеристиками ($a, б, в, г, д, е, ж$), соответствующие базовым токам 0,1; 0,3; 0,5; 0,7; 0,9; 1,1; 1,3 мА, переносим на входную статическую характеристику $I_B = f(U_B)/U_{K=\text{const}}$ (рис. 10.23). Получим точки $a', б', в', г', д', е', ж'$. Опустив из крайних точек a' и $ж'$, соответствующих минимальному и максимальному токам базы, перпендикуляры на ось абсцисс, получим соответственно $U_{Bmin} = 0,1 \text{ В}$ и $U_{Bmax} = 0,35 \text{ В}$. Следовательно, $2U_{Bm} = U_{Bmax} - U_{Bmin} = 0,25 \text{ В}$; $2I_{Bm} = I_{Bmax} - I_{Bmin} = 1,3 - 0,1 = 1,2 \text{ мА}$. 5.21. На нагрузочной прямой по переменному току для точек

Параметры	Точки						
	а	б	в	г	д	е	ж
I_K , мА	3,8	5,5	8	10,7	12,3	14	14,5
I_B , мА	0,1	0,3	0,5	0,7	0,9	1,1	1,3
$U_{БЭ}$, мА	100	170	200	260	300	320	340
$E_{и} = U_{БЭ} + I_B R_{вн}$, мВ	150	320	450	610	750	870	990

а, б, в, г, д, е, ж (рис. 10.22) определяем значения тока I_K , для соответствующих им точек а', б', в', г', д', е', ж' входной статической характеристики (рис. 10.23) — значения I_B и $U_B = U_{вх}$.

Согласно уравнению $E_{и} = U_{вх} + I_{вх} R_{вн}$, вычисляем значения э. д. с. $E_{и}$. Результаты вычисления и отчисленные значения параметров внесем в табл. 10.10.

Приведенные в табл. 10.10. данные для I_K и $E_{и}$ переносим в систему координат (I_K , $E_{и}$). Соединив линией отмеченные точки а'', б'', в'', г'', д'', е'', ж'', получим сквозную динамическую характеристику (рис. 10.24). 5.22. а) напряжение отсечки $U_{отс} = 2I_{с\max}/s_{\max} \approx 2$ В. При $U_{зи} = -1$ В; $s = s_{\max} (1 - |U_{зи}|/|U_{отс}|) = 1$ мА/В; $|K_{yU}| = sR_c = 10$; б) $s = 1,5$ мА/В; $|K_{yU}| = 15$; в) $s = 2$ мА/В; $|K_{yU}| = 20$. 5.23. Напряжение затвор—исток $U_{зи}$ находим из выражения $I_c = I_{с\max} (1 - |U_{зи}|/|U_{отс}|)^2$. Подставляя значения, данные в условии задачи, получаем $1 \cdot 10^{-3} = 1,8 \cdot 10^{-3} (1 - |U_{зи}|/2)^2$, откуда $|U_{зи}| = 0,5$ В. $s_{\max} = 2I_{с\max}/U_{отс} = 1,8$ мА/В. Крутизна транзистора в рабочей точке $s = s_{\max} (1 - |U_{зи}|/|U_{отс}|) = 1,35$ мА/В. $R_{и} = |U_{зи}|/I_c = 0,5$ кОм. Так как $R_{вн} \gg R_c$, то сопротивление в цепи стока находим из выражения $|K_{yU}| = sR_c$. Откуда $R_c = |K_{yU}|/s = 10/(1,35 \cdot 10^{-3}) = 7,4$ кОм. 5.24. Для тока базы $I_{0Б} = 150$ мкА $R_B = (E_K - U_{0Б})/I_{0Б} = 64,3$ кОм, $R_{вх} = R_B h_{11}/(R_B + h_{11}) \approx 330$ Ом, $R_{вых} = (R_K/h_{22})/(R_K + 1/h_{22}) = R_K/(1 + R_K h_{22}) \approx 1$ кОм, $K_{yU} = U_{вых}/U_{вх} = h_{21} R_{вх}/(h_{11} R_B) = h_{21} R_K/[h_{11} (1 + R_K h_{22})] \approx 170$, $K_{yI} = \frac{U_{вых} R_B h_{11}/R_K}{U_{вх} (R_B + h_{11})} = \frac{h_{21} R_B}{(R_B + h_{11}) (1 + R_K h_{22})} = 52,5$, $K_{yP} = K_{yU} K_{yI} = 8925$. 5.25. $K_{yU} = 50$. 5.26. $E_{и} = 0,5$ В. 5.27. $R_{вх} = 40$ Ом. 5.28. $U_{вх} = E_{и} h_{11}/(R_{вн} + h_{11}) = 5$ мВ. $R_{вых} = (R_K/h_{22})/(R_K + 1/h_{22}) = R_K/(1 + R_K h_{22}) \approx 1,5$ кОм. $U_{вых} = K_{yU} U_{вх} = h_{21} R_K U_{вх}/[h_{11} (1 + R_K h_{22})] = 0,46$ В. 5.29. $C_{\Sigma} = 10^7/[(1 \dots 2) 2\pi f_{и} R_{\Sigma}] \approx 16$ мкФ. 5.30. $K_{yU} = 10$. 5.31. $K_{yU} = \frac{1}{1 + h_{11} \frac{1 + h_{22} R_{\Sigma}}{R_{\Sigma} (1 + h_{21})}} \approx 0,994$, $K_{yI} = K_{yU} \frac{h_{11}}{R_{\Sigma} (1 - K_{yU})} = 53$, $R_{вх} = \frac{h_{11}}{1 - K_{yU}} \approx 53,4$ кОм, $R_{вых} = \frac{h_{11}}{1 + h_{21}} = 5,6$ Ом. 5.32. $K_{yU} = 0,99$;

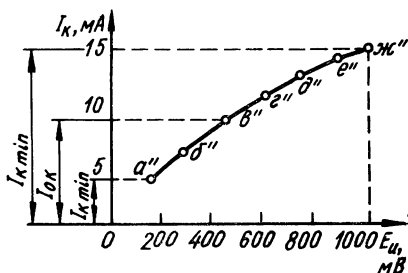


Рис. 10.24

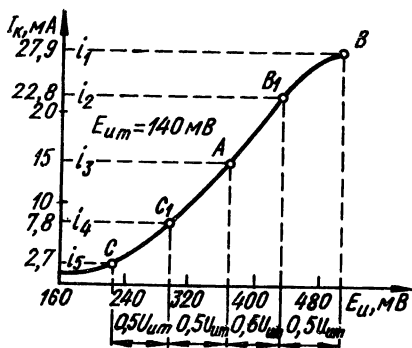


Рис. 10.25

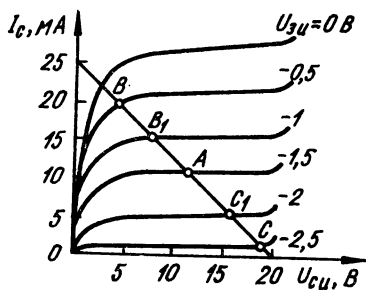


Рис. 10.26

$K_{yI} = 32$, $R_{вх} = 65$ кОм, $R_{вых} = 16$ Ом. 5.33. По исходным данным и выбранному типу транзистора строится сквозная динамическая характеристика $I_K = f(E_u)$ (рис. 10.25). Ординаты пяти точек B , B_1 , A , C_1 , C , как видно из рис. 10.25; $i_1 = 27,9$ мА, $i_2 = 22,8$ мА, $i_3 = 15$ мА, $i_4 = 7,8$ мА, $i_5 = 2,7$ мА. Используя эти значения токов, находим среднее значение и амплитуды переменных составляющих коллекторного тока [3]: $I_{Kcp} = \frac{(i_1 + i_5) + 2(i_2 + i_4)}{6} =$

$$= 15,3 \text{ мА}; I_{Km} = \frac{|(i_1 - i_5) + (i_2 - i_4)|}{3} = 13,4 \text{ мА}; I_{Km_2} = |i_1 + i_5 - 2i_3|/4 = 0,15 \text{ мА}; I_{Km_3} = |(i_1 - i_5) - 2(i_2 - i_4)|/6 = 0,8 \text{ мА}; I_{Km_4} = |i_1 + i_5 - 4(i_2 + i_4) + 6i_3|/12 = 0,15 \text{ мА}.$$

$K_p = \frac{\sqrt{I_{Km_2}^2 + I_{Km_3}^2 + I_{Km_4}^2}}{I_{Km}} = 0,062 = 6,2\%$. 5.34. На стоковых характеристиках строим нагрузочную прямую для $R_H = 800$ Ом (рис. 10.26) [3]. Определяем длины отрезков $BA = 27$ мм, $AC = 28$ мм, $BC = 55$ мм, $B_1C_1 = 29$ мм, $BB_1 = 13$ мм, $C_1C = 13$ мм, $AC_1 = 15$ мм, $B_1A = 14$ мм.

Коэффициенты отдельных гармоник и коэффициент гармоник: $K_{r2} = I_{m2}/I_m = \frac{3|BA - AC|}{4(BC + B_1C_1)} \approx 0,009 = 0,9\%$; $K_{r3} = I_{m3}/I_m = \frac{|BC - 2B_1C_1|}{2(BC + B_1C_1)} = 0,018 = 1,8\%$; $K_{r4} = I_{m4}/I_m = \frac{|BB_1 - C_1C + 3(AC_1 - B_1A)|}{4(BC + B_1C_1)} = 0,009 =$

$0,9\%$. $K_r = \sqrt{K_{r2}^2 + K_{r3}^2 + K_{r4}^2} = 2,2\%$. 5.35. Нагрузочное сопротивление усилительного каскада на транзисторе VT1 $R_H = R_{вх2}R_{12}/(R_{вх2} + R_{12}) = 400$ Ом. $I_{нм} = (R_{вх2}/R_H) I_{Бм2} = 0,25$ мА. Коэффициент усиления по току усилительного каскада должен быть не менее $K_{yI} = I_{нм}/I_{Бм1} = 25$. Так как ток покоя транзистора VT1 I_{0K} должен в 1,5 ... 2 раза превышать амплитудное значение тока усиливаемого сигнала на входе последующего каскада, то $I_{0K} = 2I_{Бм2} = 2 \cdot 0,2 = 0,4$ мА.

Для усилительного каскада выбираем транзистор ГТ115 В со следующими параметрами: $I_{Kmax} = 30$ мА; $U_{КЭ доп} = 20$ В; $h_{21 min} = 60$; $h_{21 max} = 150$; $f_{\alpha} = 1$ МГц; $C_K = 50$ пф. Так как $f_{\alpha} = 1$ МГц $> 3f_{д21 min} = 720$ кГц, то по граничной частоте транзистор выбран в соответствии с требованиями. $R_{K1} = 0,4E_K/I_{0K} = 0,4 \cdot 12,6/0,4 \cdot 10^{-3} = 12600$ Ом (станд. 12 кОм); $R_{Э1} = 0,1E_K/I_{0K} = 0,1 \cdot 12,6/0,4 \cdot 10^{-3} = 3000$ Ом (станд. 3 кОм). $U_{0K} \approx E_K - I_{0K}R_K - I_{0K}R_{Э} = 6,6$ В.

Коэффициент усиления тока при использовании в усилительном каскаде транзистора с минимальным коэффициентом передачи тока базы $K_{y10} = h_{21э} R_{K1} / (R_{K1} + R_H) = 58,8$, чего достаточно с запасом.

Так как $f_\alpha \gg f_B$, то частотные искажения на верхней частоте диапазона f_B определяются в основном постоянной времени высших частот. Рассчитав $C_{KЭ} = C_K (1 + h_{21 \max}) = 7,55 \cdot 10^{-9}$ Ф и $\tau_{bc} \approx C_K (R_{K1} \parallel R_{12} \parallel R_{BХ2}) = 2,9 \times 10^{-6}$ с, находим значение коэффициента частотных искажений $M_B = \sqrt{1 + (2\pi f_B \tau_{bc})^2} = 1,003$, что значительно меньше допустимого.

Емкость разделительного конденсатора C_{p2} с учетом того, что выходное сопротивление транзистора VTI очень велико, $C_{p2} = 1 / [2\pi f_H (R_{K1} + R_H) \times \sqrt{M_{H2}^2 - 1}] = 0,256$ мкФ.

Падение напряжения на конденсаторе C_{p2} на нижней частоте диапазона $U_{C_m} = I_{Bм2} / (2\pi f_H C_{p2}) = 1,25$ В. Амплитудное значение входного напряжения последующего каскада $U_{Bм2} = I_{Bм2} R_{BХ2} = 0,1$ В. Следовательно, усилительный каскад на транзисторе VTI должен обеспечить выходное напряжение переменного сигнала $U_{вых м} = U_{C_m} + U_{Bм2} = 1,35$ В.

Так как напряжение покоя коллекторной цепи транзистора этого каскада $U_{0К} = 6,6$ В, то нелинейные искажения переменного сигнала с амплитудой 1,35 В будут незначительны.

Учитывая, что r_Σ для транзистора ГТ115 В равно 15 Ом, емкость конденсатора в цепи эмиттера при заданном $M_{HЭ}$ $C_\Sigma = 1 / (2\pi f_H r_\Sigma \sqrt{M_{HЭ}^2 - 1}) = 210$ мкФ.

Определив ток покоя базы $I_{0Б} = I_{0К} / h_{21} = 6,6$ мкА и воспользовавшись входной характеристикой транзистора для данного значения тока, находим напряжение смещения базы $U_{0Б} = 0,05$ В. Падение напряжения на сопротивлении резистора $R_{Э1}$ $U_{Э1} = 0,1 E_K = 1,26$ В.

$$R_1 = \frac{E_K - U_{0Б} - U_{Э1}}{I_{0Б} + I_{R_2}} = 282 \text{ кОм (станд. 270 кОм)},$$

где $I_{R_2} = (2 \dots 5) I_{0Б} = 33$ мкА, $R_2 = \frac{U_{Э1} + U_{0Б}}{I_{R_2}} = 39,7$ кОм (станд. 39 кОм).

5.36. а) ОК; б) ОК; в) ОБ, ОЭ; г) ОБ; д) ОЭ. 5.37. Коэффициенты усиления по напряжению схемы без обратной связи по току и с обратной связью определяются соответственно выражениям $K_{yU} \approx R_c s$; $K_{yU \text{ ос}} = s R_c / (1 + s R_H)$. Следовательно, коэффициент усиления уменьшится в $(1 + s R_H) = 2,5$ раза.

5.38. 4.55 кОм; 50 кОм. 5.39. $R_{вых} = R_K \parallel \left\| \frac{R_B}{1 + h_{21э}} \right\| \approx 91$ Ом. 5.40. Для

получения высокой стабильности коэффициента усиления сопротивление R_1 выбирают из условия $R_{BН} \ll R_1 \ll R_{BХ}$: $R_1 = (1 \dots 10)$ кОм. Выбираем $R_1 = 2$ кОм. Сопротивление цепи обратной связи $R_2 = R_2' \cdot K_{yU} = 50$ кОм, где $R_1' = R_1 + R_{BН} \approx 2$ кОм. Выбираем операционный усилитель типа 153УД5А с $K_{yU_0} \geq 12500$; $R_{BХ ОУ} \geq 1$ МОм, $R_{BХ} \leq 150$ Ом. Входное сопротивление

$R_{BХ} = R_1 + \frac{R_{BХ ОУ} R_2}{R_{BХ ОУ} (1 + K_{yU_0}) + R_2} = 2$ кОм. Выходное сопротивление усилителя $R_{BХ} = R_{BХ ОУ} / \beta = R_{BХ ОУ} K_{yU} / K_{yU_0} = 0,3$ Ом. Для симметричного ОУ необходимо, чтобы $R_3 = (R_1 + R_{BН}) R_2 / (R_1 + R_{BН} + R_2) \approx 1,9$ кОм (станд. 2 кОм).

Выходное напряжение $U_{вых} = -(R_2 / R_1') E_H = -7,5$ В. Выходной ток $I_H = E_H / R_{BХ} + U_{вых} / R_H = 0,45$ мА. 5.41. $R_1 = (1 \dots 10)$ кОм. Выбираем $R_1 =$

$= 2 \text{ кОм}$, $R_2 = R_1 (K_{yU} - 1) = 48 \text{ кОм}$ (станд. 51 кОм). Коэффициент обратной связи $\beta = R_1 / (R_2 + R_1) \approx 0,038$. Выбираем, как и в предыдущем случае, операционный усилитель 153УД5А.

Входное сопротивление усилителя $R_{вх} = R_{вхОУ} (1 + \beta K_{yU_0}) \approx 473 \text{ МОм}$.

Выходное сопротивление $R_{вых} = R_{выхОУ} [1 / (1 + \beta K_{yU_0})] \approx 0,3 \text{ Ом}$. Выходное напряжение и ток нагрузки $U_{вых} = (1 + R_2 / R_1) E_{и} = 7,8 \text{ В}$; $I_{и} = U_{вых} / R_{и} + E_{и} / R_{вн} = 6,3 \text{ мА}$. 5.42. $K_{yU} = \frac{-R_2 / R_1}{1 + \frac{1}{K_{yU_0}} \left(1 + R_2 / R_1 + \frac{R_2}{R_{вхОУ}} \right)} = -99,9$,

$R_{вх} = R_1 + \frac{R_{вхОУ} R_2}{R_{вхОУ} (1 + K_{yU_0}) + R_2} \approx 10,1 \text{ кОм}$; $R_{вых} = R_{выхОУ} K_{yU} / K_{yU_0} = 6,99 \text{ Ом}$. 5.43. Используем схему рис. 5.12. Поскольку требуемое входное сопротивление $R_{вх}$ невелико, $K_{yU} = -R_2 / (R_1 + R_{вн})$. Требуемая величина входного сопротивления $R_{вх} = R_1 = 10 \text{ кОм}$, поэтому $R_2 = K_{yU} (R_1 + R_{вх}) = 110 \text{ кОм}$. Такая величина сопротивления не приведет к большой погрешности за счет разностного тока и может считаться приемлемой. Для уменьшения токовой погрешности выбираем резистор $R_3 = (R_1 + R_{вн}) \parallel R_2 \approx 11 \text{ кОм}$. Выходной ток ОУ $I_{вых} = U_{вых} / R_{и} + U_{вых} / R_2 \approx 0,42 \text{ мА}$. Выходное сопротивление усилителя $R_{вых} = R_{выхОУ} K_{yU} / K_{yU_0} = 8 \text{ Ом}$, что много меньше требуемого

значения. Оценим дрейф, приведенный ко входу усилителя $e_{др}^{вх} = \frac{\Delta U_{вых.ош}}{\Delta T K_{yU}} =$

$= \frac{\Delta U_{см}}{\Delta T} + \frac{\Delta I_{Боразн}}{\Delta T} (R_{вн} + R_1) \approx 350 \text{ мкВ/}^\circ\text{С}$, где $\Delta U_{см} / \Delta T$ — дрейф напряжения смещения; $\Delta I_{Боразн} / \Delta T$ — дрейф разностного входного тока; $\Delta U_{вых.ош} / \Delta T$ — изменение напряжения ошибки с температурой (дрейф выходного напряжения). Изменение напряжения на выходе усилителя в диапазоне температур $\Delta U_{вых.ош} = e_{др}^{вх} \Delta T K_{yU} = 70 \text{ мВ}$. Изменение напряжения смещения $\Delta U_{см}$ за счет изменения напряжения питания ($U_{п} = \pm 6,3 \text{ В}$) на $\pm 10 \%$ $\Delta U_{см} = \Delta U_{п} / K_{о.в.н.п.} = 1,26 \text{ мВ}$, где $K_{о.в.н.п.} = 10^3$ для ОУ 140УД1 — коэффициент ослабления влияния напряжения питания. Изменение напряжения на выходе усилителя при изменении напряжения питания $\Delta U_{вых.ош}^{\Delta U_{п}} = \Delta U_{см} K_{yU} = 1,26 \cdot 10 = 12,6 \text{ мВ}$, $\Delta U_{вых.ош} = \Delta U_{вых.ош}^{\Delta U_{п}} + \Delta U_{вых.ош}^{\Delta T} + \Delta U_{вых.ош}^{\Delta U_{п}} = 82,6 \text{ мВ}$, где $\Delta U_{вых.ош}^{\Delta T} = 0$ (для рассматриваемого усилителя) — изменение выходного напряжения при воздействии синфазного сигнала на входе.

Температурный градиент коэффициента усиления ОУ $\Delta K_{yU_0} / (K_{yU_0} \Delta T) = (0,2 \dots 0,4) \cdot 10^{-2} \text{ } ^\circ\text{С}^{-1}$. Выберем $\Delta K_{yU_0} / (K_{yU_0} \Delta T) = 0,4 \cdot 10^{-2} \text{ } ^\circ\text{С}^{-1}$. При охвате ОУ обратной связью в схеме инвертирующего усилителя при $\Delta T = 20^\circ\text{С}$ $\Delta K_{yU} / K_{yU} = \Delta K_{yU_0} \Delta T / (\Delta T K_{yU_0} \beta) = 9 \cdot 10^{-4}$, или 0,09 %. Общая статическая погрешность

$$\delta_{\text{стат}} = \frac{\Delta K_{yU}}{K_{yU}} + \frac{\Delta U_{вых.ош}}{K_{yU} U_{вх\max}} = 0,0423, \text{ или } 4,23 \%$$

Как видно из расчета, основной вклад в величину погрешности вносит дрейф разностного входного тока ОУ. 5.44. 404 мВ. 5.45. $U_{вых} \approx -I_{ос} R_{ос} = -R_{ос} \left(\frac{U_{вх1}}{R_1} + \frac{U_{вх2}}{R_2} + \frac{U_{вх3}}{R_3} \right) = -R \left(\frac{U_{вх1}}{R} + \frac{U_{вх2}}{0,5R} + \frac{U_{вх3}}{2R} \right) = -(U_{вх1} + 2U_{вх2} + 0,5U_{вх3})$. Сопротивление резистора R_4 , который включен для снижения токового дрейфа, выбирают из условия $R_4 = R_1 \parallel R_2 \parallel R_3 \parallel R_{ос}$ (при $R_{вн1} = R_{вн2} = R_{вн3} = 0$). 5.46. Противоположность выходного и входного сигналов в схеме рис. 5.14 вызвана тем, что входные сигналы поданы на инверти-

рующий вход ОУ. Для синфазности напряжений необходимо применить схему рис. 10.27. Параметры элементов схемы должны удовлетворять двум условиям. Первое условие — сохранение прежних (см. задачу 5.45) масштабных коэффициентов по входам:

$$\begin{aligned} \frac{U_{\text{вх1}}/R_1 + U_{\text{вх2}}/R_2 + U_{\text{вх3}}/R_3}{1/R_1 + 1/R_2 + 1/R_3 + 1/R_4} \cdot \frac{R_6}{R_5} = \\ = \frac{U_{\text{вх1}}/R + U_{\text{вх2}}/0,5R + U_{\text{вх3}}/2R}{1/R + 1/0,5R + 1/2R + 1/R_4} \cdot \frac{R_6}{R_5} = \\ = U_{\text{вх1}} + 2U_{\text{вх2}} + 0,5U_{\text{вх3}}. \end{aligned}$$

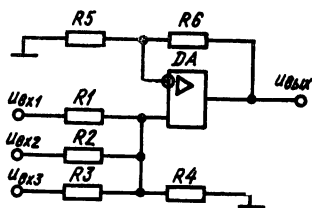


Рис. 10.27

Это следует из уравнения для межузлового напряжения и дает (при $R_4 = R$) $R_6/R_5 = 4,5$. Второе условие — баланс ОУ по входам в состоянии покоя: $1/R_1 + 1/R_2 + 1/R_3 + 1/R_4 = 1/R_5 + 1/R_6$, $1/R + 1/0,5R + 1/2R + 1/R_4 = 1/R_5 + 1/R_6$, что дает $4,5R = 1/R_5 + 1/R_6$.

Из этих условий получаем $R_5 = 0,27R$ и $R_6 = 1,22R$. 5.47. $U_{\text{вых}} = -K_y U_{\text{инв}} U_{\text{вх1}} + K_y U_{\text{ненив}} U_{\text{вх2}} \frac{R_3}{R_3 + R_2} = -\frac{R_{\text{ос}}}{R_1} U_{\text{вх1}} + \frac{R_1 + R_{\text{ос}}}{R_1} \frac{R_3}{R_3 + R_2} U_{\text{вх2}}$. Если $R_2 = R_1$, $R_3 = R_{\text{ос}}$ и $R_3/R_2 = R_{\text{ос}}/R_1 = m$, то $U_{\text{вых}} = -m U_{\text{вх1}} + \frac{(m+1)m}{m+1} U_{\text{вх2}} = m(U_{\text{вх2}} - U_{\text{вх1}}) = 5 \text{ В}$, $I_H = U_{\text{вых}}/R_H = 1 \text{ мА}$. 5.48. —3,6 В.

5.49. $R_{\text{вх. инв}} = R_1 + \frac{R_{\text{вхОУ}} R_{\text{ос}}}{R_{\text{вхОУ}} (1 + K_{yU_0}) + R_{\text{ос}}} = R_1 = 10 \text{ кОм}$, $R_{\text{вх. ненив}} = R_2 + R_3 = 110 \text{ кОм}$. 5.50. Для этого необходимо $R_1 = \infty$, $R_3 = 0$. 5.51. $R_1 = 75 \text{ кОм}$; $R_2 = 50 \text{ кОм}$; $R_3 = 30 \text{ кОм}$. 5.52. Выбираем сопротивление $R_{\text{ос}} = 60 \text{ кОм} \gg R_{\text{вых ОУ}}$. Так как коэффициент усиления $K_{yU} = 3$, то $R_1 = R_{\text{ос}}/K_{yU} = 60/3 = 20 \text{ кОм}$. Для баланса ОУ при отсутствии входных сигналов $R_2 = R_1 R_{\text{ос}}/(R_1 + R_{\text{ос}}) = 15 \text{ кОм}$. 5.53. $f_0 \approx 50 \text{ кГц}$. $K_{yV} = 5$. 5.54. Комплексное сопротивление колебательного контура

$$Z_K = \frac{(R_L + j\omega L) \left(-j \frac{1}{\omega C}\right)}{R_L + j \left(\omega L - \frac{1}{\omega C}\right)} = \rho \frac{Qv - j}{v + j(v^2 - 1)Q},$$

где $v = \omega/\omega_0$; $\omega_0 \approx 1/\sqrt{LC} = 0,4 \cdot 10^6 \text{ рад/с}$; $\rho = L\omega_0 = 4 \text{ кОм}$; $Q = \rho/R_L = 40$ (Q — добротность контура). Наибольшее значение Z_K достигается на частоте $v = 1$ $Z_K = \rho \sqrt{1 + Q^2} \approx \rho Q = 158 \cdot 10^3 \text{ Ом}$ и значительно превышает $R_{\text{вых}}$, R_1 . Поэтому $\max K_{yU} = Z_K/R_1 = 790$. Полоса пропускания может быть определена по добротности контура: $2\Delta\omega = \omega_0/Q = 10^4 \text{ рад/с}$ и $2\Delta f = 2\Delta\omega/(2\pi) \approx 1,6 \text{ кГц}$. 5.55. Схема рис. 5.17 обеспечивает заданный наклон АЧХ в полосе ограничения $n = -40 \text{ дБ/дек}$ [16]. Выбираем ОУ по частоте единичного усиления $f_{\text{ТОУ}} \gg f_0 K_0 = 100 \text{ кГц}$. Для ОУ типа 140УД6 $f_T = 1 \text{ МГц}$, т. е. неравенство удовлетворяется с запасом. Для ОУ типа 140УД6 $R_{\text{вхОУ}} = 2000 \text{ кОм}$, $R_{\text{выхОУ}} = 200 \text{ Ом}$. Задаемся значением емкости $C_2 = 510 \text{ пФ}$ и находим значение вспомогательного коэффициента $K = 2\pi f_0 C_2 = 3,2 \cdot 10^{-5}$. Для максимально плоской характеристики и $\alpha = \sqrt{2}$ значение емкости $C_1 = (4/\alpha^2) (H + 1) C_2 = 11220 \text{ пФ}$ (принимаем 11000 пФ), где $H = K_0 = -R_2/R_1$. Сопротивления резисторов схемы фильтра: $R_1 = \alpha/(2HK) = 2,2 \text{ кОм}$; $R_2 = \alpha/(2K) = HR_1 = 22 \text{ кОм}$; $R_3 = \alpha/[2(H + 1)K] \approx 2 \text{ кОм}$. Проверяем полученное значение частоты среза $f_0 = 1/(2\pi \sqrt{C_1 C_2 R_2 R_3}) \approx 10,1 \text{ кГц}$ и коэффициент усиления в полосе пропускания $K_0 = R_2/R_1 = 10$.

Значение входного напряжения $U_{вх} = I_{вх} (R_3 + R_1 || R_2) = 160$ мкВ, где $I_{вх} = 40$ нА для ОУ типа 140УД6. Это напряжение можно скомпенсировать, подключив между неинвертирующим входом ОУ и общей шиной резистор $R_4 \approx 4$ кОм (на рис. 5.17 показан пунктиром). 5.56. $K_0 = H = -C_1/C_2 = 10$, $f_0 = 1/(2\pi RC) \approx 1,6$ кГц, где $R = R_1 = R_2$, $C = C_2 = C_3$. 5.57. Так как для фильтров верхних частот частота единичного усиления ОУ должна удовлетворять неравенству $f_{ТОУ} \geq 100f_0K_0$ [16], то реальная полоса пропускания будет $2\Delta f = f_{ТОУ} - f_0 = 90$ кГц. 5.58. Выбираем ОУ по частоте единичного усиления $f_{ТОУ} \geq f_0K_0 = 150$ кГц. Для ОУ типа 140УД6 $f_T = 1$ МГц, т. е. неравенство удовлетворяется с запасом. Для ОУ типа 140УД6 $R_{вхОУ} = 2000$ кОм; $R_{выхОУ} = 200$ Ом.

Задаемся значением емкости конденсатора $C_1 = 5 \dots 15$ пФ (примем $C_1 = 10$ пФ). $C_2 = 0,5 \cdot C_1 = 5$ пФ. Определяем вспомогательный коэффициент $K = 2\pi f_0 C_1 = 0,94 \cdot 10^{-3}$. Определяем сопротивления резисторов: $R_1 = 2/K = 2,12$ кОм (станд. 2,2 кОм), $R_2 = 2/(3H) = 709$ Ом (станд. 750 Ом), $R_3 = 2R_1 = 4,4$ кОм (станд. 4,7 кОм) [16]. Добротность фильтра $Q = f_0/(2\Delta f) = 15$. Определяем коэффициент $\bar{K} = (6,5 - 1/Q)/3 \approx 2,15$.

Определяем сопротивления резисторов из условия $R_4 + R_5 = 100$ кОм, где $R_4 = R$; $R_5 = (\bar{K} - 1)R$, т. е. $R + (\bar{K} - 1)R = 100$ кОм, $R = R_4 = 46,5$ кОм (станд. 47 кОм), $R_5 = (2,15 - 1)47 = 54$ кОм (станд. 56 кОм). 5.59. Так как основной причиной дрейфа тока в нагрузке УПТ, выполненного по балансной схеме, является температурный дрейф коллекторного тока обоих транзисторов, необходимо выбрать пару транзисторов, имеющих минимальный относительный дрейф в диапазоне температур. С этой точки зрения наиболее целесообразно применять кремниевые транзисторы, имеющие малые обратные коллекторные токи и их относительные изменения.

Пусть относительный дрейф транзисторов $VT1$ и $VT2$ $\Delta I_{K01} - \Delta I_{K02} = 20$ мкА в заданном диапазоне температур. На семействе выходных характеристик транзистора выбираем рабочую точку с координатами $U_{0К} = 8$ В; $I_{0Э} = 1$ мА. Сопротивления $R_{K1} = R_{K2} = R_K$ принимаем равными 10 кОм. Определяем коэф-

фициент стабилизации дрейфа $s = \left(2 + \frac{R_H}{R_K}\right) \frac{\Delta I_{др}}{\Delta I_{K01} - \Delta I_{K02}} = 3,7$. Значения сопротивлений $R'_2 = R''_2 = R_2$ определяем по формуле, приняв $h_{21Б} = 0,98$: $R_2 =$

$$= \frac{sE_K - U_{0К}}{h_{21Б} I_{0Э}} \approx 91,8 \text{ кОм (станд. 92 кОм)}.$$

Взяв из справочника для выбранных транзисторов значение I_{K0} (например, 10 мкА), определяем токи: $I_1 = (U_{0К}/R_2) - I_{0Э} (1 - h_{21Б}) + I_{K0} = 0,117$ мА; $I_{0К} = I_{K0} + h_{21Б} I_{0Э} + (U_{0К}/R_2) = 1,077$ мА.

Определяем сопротивления в цепи смещения $R'_1 - R''_1 = R_1$ и в цепях эмиттеров $R'_3 = R''_3 = R_3$: $R_1 = \frac{E_K - U_{0К} - I_{0К} R_K}{I_1} = 51$ кОм (станд. 51 кОм); $R_3 = R_1 I_1 / I_{0Э} = 6$ кОм (станд. 6,2 кОм). Сопротивление R_0 обычно выбирается равным $10r_3 = 300$ Ом.

Находим входное сопротивление каскада $R_{вх} = 2R_1 R'_{вх} / (2R_1 + R_{вх})$, где

$$R'_{вх} = R_0 \frac{2R_2 + R_{н. экв}}{2R_2 (1 - h_{21Б}) + R_0 + R_{н. экв}};$$

$$R_{н. экв} = 2R_K R_H / (2R_K + R_H) = 4 \text{ кОм}.$$

Определив $R'_{вх} = 7,4$ кОм, получим окончательно $R_{вх} = 6,9$ кОм. Находим коэффициенты усиления по напряжению $K_{yU} = \frac{h_{21Б} R_{н. экв}}{R_0 (1 + R_{н. экв} / 2R_2)} = 13$ и по току

$$K_{yI} = \frac{h_{21Б}}{(1 - h_{21Б}) + R_{н. экв}/2R_2 + R_0/R_H} \times \\ \times \frac{R_{н. экв}}{R_H} = 13.$$

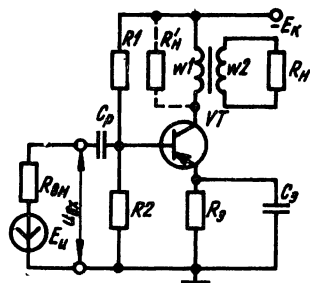


Рис. 10.28

5.60. Так как коэффициент гармоник велик, используем схему ОЭ (рис. 10.28). Задавшись к. п. д. трансформатора $\eta_{TV} = 0,75$, определяем мощность, выделяемую в коллекторной цепи транзистора: $P_K = P_{в\text{ых}}/\eta_{TV} = 1,33$ Вт. Мощность, потребляемая от источника питания при $\eta_H = 0,4$ в режиме А, $P_{пит} = P_K/\eta_H = 3,32$ Вт. Учитывая, что падение напряжения на активном сопротивлении первичной обмотки r_1 порядка 0,1 В, $E_K = 1,6$ В, а падение напряжения на сопротивлении R_3 $0,08 \cdot E_K = 1,28$ В, получим напряжение питания участка коллектор—эмиттер $U_{OK} = 14,1$ В. Следовательно, транзистор должен выдержать максимальное напряжение $U_{K\text{max}} \approx U_{OK}/0,4 = 35$ В. Применим в каскаде транзистор типа ГТ703Д, имеющий максимальную мощность рассеяния с дополнительным радиатором 15 Вт, допустимое напряжение коллектор—эмиттер $U_{K, \text{доп}} = 40$ В, $h_{21\text{эmin}} = 20$, $h_{21\text{эmax}} = 45$, $I_{K0} = 45$ мкА, тепловое сопротивление переход—корпус $R_{т\text{т}} = 3^\circ\text{C}/\text{Вт}$, $f_{h_{21}} = 10$ кГц. $I_{OK} = P_K/(\eta_K U_{OK}) = 0,235$ А. Ток смещения базы при среднем значении коэффициента передачи по току $h_{21\text{э. ср}} = 30$, $I_{OB} = I_{OK}/h_{21\text{э. ср}} = 7,85$ мА. По полученным значениям U_{OK} , I_{OK} , I_{OB} отмечаем положение точки покоя p , через которую для сопротивления нагрузки коллекторной цепи переменному току $R'_H = U_{OK}^2/(2P_K) = 71$ Ом проводим нагрузочную прямую (рис. 10.29, а).

Отметив значения остаточного напряжения на коллекторе $U_{K\text{ост}} = 0,5$ В, минимальный и максимальный ток коллектора ($I_{K\text{min}}$, $I_{K\text{max}}$), находим на нагрузочной прямой крайние положения рабочей точки 1 и 6. Мощность, выделяемая в коллекторной цепи транзистора в выбранном режиме, $P_K = 0,125 (I_{K\text{max}} - I_{K\text{min}})^2 R'_H = 2,6$ Вт, чего достаточно с запасом. Амплитуда входного тока, обеспечивающая полученное значение мощности коллекторной цепи при наихудшем транзисторе, $I_{Бм} = (I_{K\text{max}} - I_{K\text{min}})/(2h_{21\text{эmin}}) = 13,7$ мА. Переноса точки 1, p и 6 с динамической выходной характеристики на входную характеристику (точки 1', p' , 6'), найдем значение $U_{OB} = 0,2$ В; $2U_{Бм} = 0,3$ В; $R_{вх} = 2U_{Бм}/(2I_{Бм}) = 6$ Ом; $P_{вх} = 2I_{Бм} \cdot 2U_{Бм}/8 = 1,87$ мВт. Определяем коэффициент усиления каскада по мощности: $K_p = P_K/P_{вх} = 710$. Так как падение напряжения на сопротивлении эмиттерной температурной стабилизации

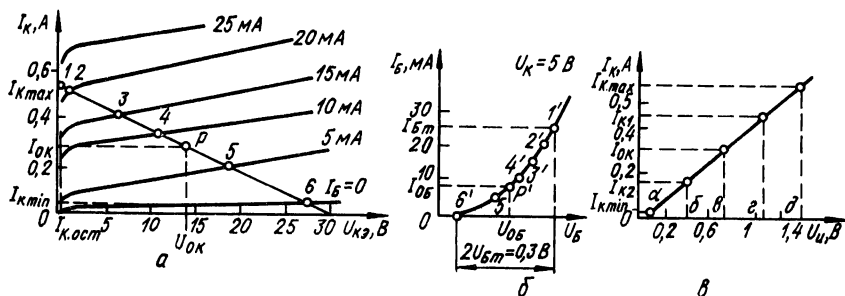


Рис. 10.29

Таблица 10.11

Номер точки	1	2	3	4	5	6
I_K , мА	570	560	430	260	180	20
I_B , мА	25	20	15	10	5	0
U_B , В	0,35	0,3	0,27	0,23	0,16	0,05
$U_H = U_B + I_B R_{BH}$, В	1,45	1,18	0,95	0,67	0,38	0,05

$U_{\Sigma} = 1,28$ В, то $R_{\Sigma} = U_{\Sigma}/I_{0\Sigma} \approx U_{\Sigma}/I_{0K} = 1,28/0,235 = 5,450$ Ом (станд. 5,60 Ом). Сопротивление резистора R_2 принимается $R_2 = (5...15) \cdot R_{B\kappa} = 60$ Ом (станд.

62 Ом); $R_1 = \frac{E_K - U_{0B} - U_{\Sigma}}{I_{0B} + I_{R_2}} = 377$ Ом (станд. 390 Ом), где I_{R_2} — ток через резистор R_2 , равный $(2...5) I_{0B} = 31$ мА. Для определения коэффициента гармоник необходимо знать внутреннее сопротивление источника сигнала R_{BH} (выходное сопротивление предыдущего каскада). Пусть рассчитанное значение R_K предыдущего каскада равно 300 Ом, тогда $R_{BH} = R_K R_d / (R_K + R_d) = 440$ Ом, где $R_d = R_1 R_2 / (R_1 + R_2) = 52$ Ом. Определим значения I_K (точки 1...6 на выходной динамической характеристике, рис. 10.29, а и значения I_B , U_B (точки 1'...6' на входной характеристике, рис. 10.29, б) и вычислим э. д. с. источника сигнала U_H для $R_{B\kappa} = 400$ Ом.

Результаты отсчета и вычислений сведем в табл. 10.11. По полученным данным строим сквозную динамическую характеристику (рис. 10.29, в). Отмечаем значения $I_{Kmin} = 20$ мА, $I_{Kmax} = 570$ мА и проектируем, согласно методу пяти ординат, эти крайние точки сквозной динамической характеристики на горизонтальную ось (отрезок ad). Разделив отрезок ad на четыре равные части, находим токи $I_{K2} = 160$ мА, $I_{0K} = 300$ мА (уточненное значение тока покоя), $I_{K1} = 440$ мА. Определяем гармонические составляющие

$$\begin{aligned}
 I_{K1m} &= \frac{I_{Kmax} - I_{Kmin} + I_{K1} - I_{K2}}{3} = 276 \text{ мА}; \\
 I_{K2m} &= \frac{I_{Kmax} + I_{Kmin} - 2I_{0K}}{4} = -2,5 \text{ мА}; \\
 I_{K3m} &= \frac{I_{Kmax} - I_{Kmin} - 2(I_{K1} - I_{K2})}{6} = -1,66 \text{ мА}; \\
 I_{K4m} &= \frac{I_{Kmax} - I_{Kmin} - 4(I_{K1} + I_{K2}) + 6I_{0K}}{12} = -0,83 \text{ мА}, \\
 K_r &= \frac{\sqrt{I_{K2m}^2 + I_{K3m}^2 + I_{K4m}^2}}{I_{K1m}} = 1,12 \%.
 \end{aligned}$$

Определяем наибольшую мощность, выделяемую в транзисторе в режиме покоя: $P_{pac} = I_{0K} U_{0K} + I_{0B} U_{0B} = 3,321$ Вт. Необходимую поверхность охлаждения радиатора, если температура перехода $T_{\Pi} = 85$ °С, рассчитываем по формуле

$$S_{охл} = \frac{1200...1500}{\frac{T_{\Pi} - T_{окр\ max}}{P_{pac}} - R_{т\tau}} = 128 \text{ см}^2.$$

Коэффициент трансформации трансформатора $TV\ n = \sqrt{R_H/(\eta_{TV}R'_H)} = 2,44$. Активное сопротивление первичной и вторичной обмоток трансформатора $r_1 = \frac{c}{1+c} R'_H (1 - \eta_{TV}) = 6,7\ \text{Ом}$; $r_2 = \frac{1}{1+c} R_H \left(\frac{1 - \eta_{TV}}{\eta_{TV}} \right) = 0,625\ \text{Ом}$.

Коэффициент c выбираем равным (0,5...0,7), что обуславливает уменьшение падения напряжения на первичной обмотке трансформатора и увеличение к. п. д. усилителя. Значение $M_H \leq 1,5$ дБ распределяем между звеньями схемы, вносящими частотные искажения в области нижних частот. Приняв для конденсатора C_Σ $M_{H.c}$ (дБ) = 0,5 ($M_{H.c} = 1,06$) и для трансформатора $M_{H.TV}$ (дБ) = 1 дБ ($M_{H.TV} = 1,12$), рассчитываем необходимые емкость конденсатора C_Σ и индуктивность первичной обмотки трансформатора:

$$C_\Sigma = \frac{0,159}{f_H [R_{вх0Б} + (1 - h_{21Бmax}) R_{вн} \sqrt{M_{H.c}^2 - 1}]} = 475\ \text{мкФ (станд. 500 мкФ)},$$

где $R_{вх0Б} = r_\Sigma + r_B (1 - h_{21Бmax}) = 0,248\ \text{Ом}$ — входное сопротивление транзистора, включенного по схеме ОБ (определяем по входной статической характеристике); $L_1 = \frac{0,159 (R'_H - r_1)}{f_H \sqrt{M_{H.TV}^2 - 1}} = 0,2\ \text{Гн}$.

К главе 6

6.7. Схема генератора приведена на рис. 6.1, а. Баланс фаз обеспечивается за счет того, что общий фазовый сдвиг в замкнутой цепи усилитель—звено обратной связи равен нулю (за счет соответствующего подключения обмотки обратной связи к базе транзистора). Условие баланса амплитуд выполняется, если $h_{21Э}$ удовлетворяет выражению (6.3). Частота генерируемых колебаний $f_r \approx 1/(2\pi \sqrt{LC}) = 3185\ \text{Гц}$. **6.8.** В параллельном LC -контуре с потерями энергии в обеих ветвях может быть резонанс токов, когда $b_1 + b_2 = 0$, или

$$\frac{\omega L}{R_1^2 + (\omega L)^2} = \frac{1/\omega C}{R_2^2 + (1/\omega C)^2},$$

где R_1 и R_2 соответственно активное сопротивление катушки и сопротивление потерь в конденсаторе. Угловая резонансная частота

$$\omega_p = \frac{1}{\sqrt{LC}} \sqrt{\frac{R_c^2 - R_1^2}{R_c^2 + R_2^2}},$$

где $R_c = \sqrt{L/C}$ — характеристическое сопротивление. Сопротивление параллельного контура при резонансе $R_K = \frac{R_c^2 + R_1 R_2}{R_1 + R_2}$.

Пренебрегая потерями в конденсаторе, имеем

$$\omega_p = \sqrt{1 - \frac{R_1^2}{R_c^2}}; \quad R_K = \frac{R_c^2}{R_1}.$$

Для добротного контура $Q = R_c/(R_1 + R_2) \gg 1$, т. е. при малых потерях можно считать, что $\omega_p \approx \omega_0 = 1/\sqrt{LC}$ и сопротивление контура при резонансе $R_K = Q^2 R_1$. Ток в неразветвленной части цепи при резонансе $I_p = U_K/R_K$, где U_K — напряжение на LC -контуре, откуда $U_K = I_p R_K$. Добротность контура

$Q = \sqrt{R_K/R_1} = 50$. Токи в каждой из ветвей при резонансе примерно одинаковы и каждый из них больше тока в неразветвленной части цепи I_p в Q раз: $I_{1p} \approx I_{2p} = I_p Q = 500$ мА. 6.9. Эквивалентное резонансное сопротивление контура $R_K = Q^2 R = 25$ кОм. Характеристическое сопротивление контура $R_c = \sqrt{R_K R} = 500$ Ом. Емкость конденсатора $C = L/R_c^2 = 0,8$ мкФ. Частота колебаний при резонансе $f_r = \frac{1}{2\pi\sqrt{LC}} \sqrt{1 - \frac{R^2}{R_c^2}} \approx 398$ Гц. Длина волны электрических колебаний $\lambda = c/f_r = 3 \cdot 10^8/398 = 753768,8$ м. 6.10. Круговая частота генерации определяется по формуле [6]

$$\omega^2 = \frac{C_1 + C_2}{LC_1 C_2} \left(1 + \frac{(R_{12} + h_{11\Omega})(h_{22\Omega} R_K + 1)L}{h_{11\Omega} R_{12} R_K (C_1 + C_2)} \right),$$

где $R_{12} = R_1 R_2 / (R_1 + R_2)$.

Подставляя значения входящих в формулу величин, получим: $\omega^2 = 55(1 + 0,074) 10^{12}$; $f = \frac{\omega}{2\pi} = 1,18 \cdot 1,036 = 1,22$ МГц. Введение нагрузки R_n параллельно R_K приводит к увеличению частоты. Выясним, какая должна быть наименьшая величина нагрузочного резистора, чтобы частота изменилась не более чем на 5%. В этом случае коэффициент 1,036 превратится в $1,036 \times 1,05 = 1,09$, а в уравнении для ω^2 его значение будет равно 1,18. Следовательно,

$$\frac{L(R_{12} + n_{11\Omega})(n_{22\Omega} R_K + 1)}{n_{11\Omega} R_{12} R_K (C_1 + C_2)} = 0,18,$$

откуда новое значение $R_K = 1490$ Ом. Из выражения $R'_K = R_K R_n / (R_K + R_n)$ найдем $R_n = R_K R'_K / (R_K - R'_K) = 2,12$ кОм. 6.11. Как видно из предыдущего примера, круговая частота генерации схемы с емкостной трехточкой может быть определена по формуле $\omega^2 \approx (C_1 + C_2) / (LC_1 C_2)$.

Так как $C_1 = C_2 = C$, то $\omega^2 = 2/(LC)$ и $L = 2/(\omega^2 C) = 100$ мкГн.

Генератор будет генерировать, если проводимость $Y_{21} = \frac{G_1 C_2^2 + G_2 C_1^2}{C_1 C_2}$, или при $C_1 \neq C_2$ $Y_{21} = G_1 + G_2$, где G_1 — проводимость резистора в цепи стока; G_2 — входная проводимость транзистора, которую в данном случае можно считать равной нулю. Таким образом, $Y_{21} = G_1$. Большинство транзисторов удовлетворяют этому требованию и хорошо работают в схеме генератора. При возникновении колебаний отрицательное напряжение постепенно нарастает, уменьшая Y_{21} до значения, при котором поддерживается постоянная амплитуда колебаний. Обычно на практике для получения лучшей формы колебаний вместо резистора R_c включают катушку с индуктивностью около 200 мкГн. 6.12. Расчет ведется в следующей последовательности: а) выбирается схема RC-автогенератора с фазовращающей цепью; б) производится расчет транзисторного усилителя, при котором определяется U_{0K} , U_{R_3} , $R_{вх}$, $R_{вых}$, K_y и т. д.; в) рассчитывается фазовращающая цепь в зависимости от выбранного RC-звена по формулам (6.8...6.11); г) проверяется условие самовозбуждения, при котором полученный коэффициент передачи по току усилителя K_y должен удовлетворять условию $K_y > h_{21\Omega \cdot \text{кр}}$. 6.13. Выбираем фазосдвигающую цепочку C-параллель. В качестве последнего резистора цепочки служит входное сопротивление усилительного каскада с учетом цепи смещения:

$$R = \frac{1}{\frac{1}{R_1} + \frac{1}{R_2} + \frac{1}{h_{11\Omega}}} = 0,8 \text{ кОм.}$$

Из формулы $\omega = \sqrt{6}/RC$ определяем $C = \sqrt{6}/(2\pi fR) = 0,04$ мкФ. Коэффициент усиления каскада $K_y = \left| -\frac{\alpha R_0}{h_{11B}} \right| = 163 > 29$, где $\alpha = h_{21Э}/(1 + h_{21Э}) = 0,98$; $h_{11Б} = h_{11Э} - (1 - \alpha) = 20$ Ом; $1/R_0 = h_{22Э} + 1/R_K = 3 \cdot 10^{-4}$ См.

Схема генератора представлена на рис. 6.15, б. Разделительный конденсатор $C_p \approx C_Э$. 6.14. Выбираем схему типа рис. 6.3, в. Для согласования фазы, ведущей цепочки с усилительным звеном и для повышения коэффициента передачи по току применяем эмиттерный повторитель на транзисторе VT1 (рис. 6.16).

1. В качестве усилительных элементов выбираем маломощные низкочастотные транзисторы типа МП41, имеющие следующие h -параметры: $h_{11Б} = 28$ Ом; $h_{12Б} = 4 \cdot 10^{-4}$, $h_{21Б} = 0,97$, $h_{22Б} = 0,8$ мкСм.

2. Определяем внутренние параметры транзистора: $\alpha = |h_{21Б}| = 0,97$; $r_B = h_{12Б}/h_{22Б} = 500$ Ом; $r_Э \approx h_{11Б} - r_B(1 - \alpha) = 13$ Ом; $r_K = 1/h_{22Б} - r_B \approx \approx 1/h_{22Б} = 1,25$.

3. Находим входное сопротивление усилительного каскада по схеме ОЭ: $R_{вх2} = r_B + r_Э/(1 - \alpha) = 930$ Ом.

4. Определяем входное сопротивление эмиттерного повторителя $R_{вх1} = R_{вх2}/(1 - \alpha) = 31$ кОм.

5. Рассчитываем коэффициент усиления по напряжению эмиттерного повторителя $K_{yU_1} \approx R_{вх2}/[(1 - \alpha)r_B + r_Э + R_{вх2}] = 0,977$.

6. Сопроотивления резисторов фазирующей цепочки определяем по формуле $R = R_{вх1}/(2 \dots 5)$.

Таким образом, $R = 31 \cdot 10^3/4 = 7500$ Ом (станд. 7,5 кОм). В этом случае входное сопротивление эмиттерного повторителя не оказывает существенного влияния на затухание фазирующей цепочки.

7. Из тех же соображений рассчитываем нагрузочное сопротивление в цепи коллектора $R_K = R/(2 \dots 5) = 7500/4 = 1875$ Ом (станд. 2 кОм).

8. Определяем коэффициент усиления по напряжению усилительного каскада по схеме ОЭ $K_{yU} = \alpha R_K/[(1 - \alpha)r_B + r_Э] \approx 76$. Следовательно, общий коэффициент усиления двухкаскадного усилителя $K_{yU} = K_{yU_1} K_{yU_2} = 74,4$. Поскольку коэффициент затухания трехзвенной фазирующей RC-цепочки равен 29, то для выполнения условия самовозбуждения (условия баланса амплитуд) необходимо, чтобы $K_{yU} > K_з = 29$, что и соблюдается, так как $K_{yU} = 74,4 > 29$.

9. Рассчитываем емкости конденсаторов фазирующей RC-цепочки $C = 1/(2\pi fR\sqrt{6}) = 2900$ пФ (станд. 3000 пФ).

10. Сопротивление нагрузки эмиттерного повторителя определяем из условия $R_Э \geq (10 \dots 20) \frac{r_Э + r_B(1 - \alpha)}{\alpha} = 578$ Ом (станд. 620 Ом).

11. На частоте генерации разделительные конденсаторы не должны вносить фазовых сдвигов. Величину их емкостей находим из формулы $C_p = 10^8/(2\pi f_0 1R_{вх.у})$, где $R_{вх.у}$ — входное сопротивление усилительного каскада. Таким образом, $C_{p1} = 0,171$ мкФ (станд. 0,018 мкФ); $C_{p2} = 0,63$ мкФ (станд. 0,68 мкФ).

12. На семействе статических характеристик строим динамическую характеристику и выбираем положение рабочей точки (рабочая точка для обоих транзисторов имеет одинаковые координаты). При этом $I_{0К} = 22$ мА; $U_{0К} = 6$ В; $I_{0Б} = 0,6$ мА; $U_{0Б} = 0,3$ В. Так как в цепи делителей $R1R2$ и $R1'R2'$ ток выбирается $I_d = (2 \dots 5) I_{0Б} = 2 \cdot 0,6 = 1,2$ мА, то расчетные значения сопротивлений делителя будут $R_1 = (E_K - \Delta U_Э - U_{0Б})/(I_{0Б} + I_d) = 5,9$ кОм (станд. 6,2 кОм), где $\Delta U_Э \approx 0,09 E_K = 1,08$ В, $R_2 = (\Delta U_Э - U_{0Б})/I_d = 1,5$ кОм.

13. Находим сопротивления $R_Э = \Delta U_Э/(I_{0К} + I_{0Б}) = 47,8$ кОм (станд. 47 кОм). $R'_1 = (E_K - U_{0Б})/(I_{0Б} + I_d) = 6,5$ кОм (станд. 6,8 кОм); $R'_2 = U_{0Б}/I_d = 250$ Ом (станд. 270 Ом).

Учитывая, что общее входное сопротивление эмиттерного повторителя $R_{вх} = R_{вх1} \parallel R_1 \parallel R_2 \approx 1$ кОм меньше величины сопротивлений фазировочной RC -цепи, что обуславливает увеличение ее затухания и баланс на частоте, отличной от 3000 Гц, емкости конденсаторов C следует уточнить по формуле (6.10), а критический коэффициент усиления — согласно (6.11). **6.15.** Так как частота низкая, то не налагаются какие-либо специальные требования на выбор операционного усилителя. Выбираем операционный усилитель типа 140УД5 с напряжением питания ± 12 В. Выбираем: емкость конденсатора $C = 10$ пФ; сопротивление резистора $R = 0,159/(f_{гC}) = 15,9$ кОм (станд. 16 кОм); максимальное сопротивление потенциометра $R_4 = 0,45R = 0,45 \cdot 15,9 = 7,2$ кОм (станд. 6,8 кОм); $R_1 = 1,3R = 20,8$ кОм (станд. 20 кОм); $R_2 = 2R = 31,8$ кОм (станд. 33 кОм); $R_3 = R = 16$ кОм; $C_p = 0,3/(f_{гR_H}) = 150$ пФ, где $f_{г}$ — кГц, R_H — кОм; дифференциальное сопротивление диодов $R_d = 10 R_3 = 160$ кОм. **6.19.** Не изменится, так как частота генерируемых колебаний не зависит от указанных параметров. **6.20.** Для получения необходимой стабильности амплитуды и частоты колебаний. **6.21.** Принимаем $R_1 = R_2 = R$; $C_1 = C_2 = C$. Чтобы $R_{вх}$ мало влияло на работу генератора, необходимо выбирать $R = (15...10) R_{вх}$. Емкость конденсатора C при изменении частоты

$$C_{\min} = \frac{1}{2\pi f_{\max} R} \sqrt{1 + \frac{R}{R_{вх}}}; C_{\max} = \frac{1}{2\pi f_{\min} R} \sqrt{1 + \frac{R}{R_{вх}}}.$$

Критический коэффициент усиления $K_{окр} \geq 3 + R/R_{вх}$. Коэффициент отрицательной обратной связи определяется из условия самовозбуждения $\beta_{оос} \approx \approx 1/[(1,6...2) K_{окр}]$. Сопротивление резистора в цепи отрицательной обратной связи $R_{ос} \approx R_{Э1} \frac{1 - \beta_{оос}}{\beta_{оос}}$.

Для обеспечения малых нелинейных искажений $R_{ос}$ или $R_{Э1}$ выбирают нелинейными. В качестве $R_{ос}$ выбирают сопротивление с отрицательным коэффициентом, а в качестве $R_{Э1}$ — сопротивление с положительным коэффициентом (лампа накаливания). **6.22.** Уменьшить в два раза $\tau_2 = R_2 C_2$; а) $t_{и1} = t_{и2} = 0,5$ мс, $Q = 2$; б) $t_{и1} = 0,25$ мс, $t_{и2} = 0,75$ мс, $Q_1 = 4$; $Q_2 \approx 1,34$. **6.23.** $f = 500$ Гц, $Q \approx 1,34$. **6.24.** $\tau_1 \approx 230$ мкс, $\tau_2 \approx 57$ мкс. **6.25.** Частота увеличится в 1,6 раз, $E_{0\min} = 2,4$ В. **6.26.** $Q_{\max} \approx 30$. **6.27.** $T \approx 211$ мкс, $t_{и} = 71,4$ мкс, $t_{ф1}^+ = 30$ мкс, $t_{ф2}^+ = 60$ мкс, $t_{ф1}^- = t_{ф2}^- = 0,4$ мкс. **6.28.** $R_1 = R_2 \approx \approx 14$ кОм. **6.29.** а) увеличится; б) не изменится; в) уменьшится; г) не изменится. **6.30.** а) увеличится; б) увеличится; в) не изменится; г) не изменится; д) не изменится. **6.31.** а) практически не изменится, если $I_{K0} R_{K1} \ll E_K$; б) не изменится; в) уменьшится; г) увеличится; д) практически не изменится, если $E_K \gg I_{K02} R + I_{K01} R_{K1}$; е) не изменится; ж) не изменится; з) не изменится; и) увеличится; к) не изменится. **6.32.** $R_{H \min} t \approx 0,307$ кОм, $R_{H \min} U \approx 1,34$ кОм. **6.33.** Условие насыщения транзистора $\bar{VT}2$ выполняется, так как $i_{B2} = E_K/R_2 = 750$ мкА $> I_{Bн2} = 500$ мкА. Условие закрытого состояния $VT1$ выполняется, так как $u_{B1} = I_{K0} R_1 + U_{Kн2} = -0,35$ В $> U_{пор} = -0,6$ В; $t_{и} = 140$ мкс, $f = 2$ кГц. **6.34.** 5,88 кГц. **6.35.** $f_{\max} = 4,4$ кГц, $t_{и} = 210$ мкс. **6.36.** а) увеличится; б) увеличится; в) увеличится; г) уменьшится; если $R_H \gg R_{с}$, то практически не изменится; д) уменьшится. **6.37.** $t_{вос} \approx 9$ мкс. **6.38.** а) не изменится; б) не изменится; в) уменьшится; г) увеличится. **6.39.** $t_{и1} = t_{и2} = 15,3$ мкс, $T = 30,6$ мкс. **6.40.** а) $t_{и1} = 15,3$ мкс, $t_{и2} = 30,6$ мкс, $T = 45,9$ мкс, б) $t_{и1} = 30,6$ мкс, $t_{и2} = 15,3$ мкс, $T = 45,9$ мкс; в) $t_{и1} = 5,4$ мкс, $t_{и2} = 15,3$ мкс, $T = 20,7$ мкс; г) $t_{и1} = 15,3$ мкс, $t_{и2} = 25$ мкс, $T = 40,3$ мкс. **6.41.** При включении напряжения питания и последующем его медленном нарастании ток зарядки конденсаторов может быть незначительным, что приводит к малому падению напряжения на резисторах $R1$ и $R2$, элементы $DD1$

и $DD2$ не откроются и схема не возбуждётся. 6.42. $R_{\text{Бтах}} = 2$ кОм. 6.43. $C_1 = C_2 = 0,1$ мкФ. 6.44. Не отразится. 6.45. Колебания сорвутся, так как при различных сигналах (0 и 1) на входах элемента $DD3$ всегда будет 0, значит на выходе $DD4$ — 1 и цепь зарядки $C2$ разорвана. 6.46. Элементы $DD2$ и $DD3$ открыты, так как на их входах напряжение равно нулю; элемент $DD1$ закрыт, так как на обоих его входах напряжение высокого уровня; $u_C(0) \approx 0$. 6.47. По окончании запускающего импульса схема удерживается в квазистационарном состоянии низким уровнем напряжения с выхода $DD2$, который сохраняется до тех пор, пока падение напряжения на входе $DD2$ от тока зарядки конденсатора C не уменьшится до порогового. Длительность этого процесса определяется постоянной времени $\tau \approx RC$. 6.48. $t_{\text{н}} \approx 16,0$ мкс, $T = 150$ мкс. 6.49. а) $t_{\text{н}} \approx 80$ мкс, $T = 150$ мкс; б) $t_{\text{н}} = 8$ мкс, $T = 150$ мкс; в) схема потеряет работоспособность; г) $t_{\text{н}} \approx 20$ мкс, $T = 150$ мкс. 6.50. $t_{\text{н}} \approx 11$ мкс. 6.51. $C \approx 0,0446$ мкФ. 6.52. $t_{\text{вос}} \approx 165$ мкс. 6.53. $t_{\text{н}} = 654$ мкс, $T = 1,308$ мкс. 6.54. $t_{\text{н1}} \approx 37$ мкс, $t_{\text{н2}} \approx 131$ мкс, $Q = T/t_{\text{н1}} \approx 3,5$, $f = 7,56$ кГц. 6.55. $t_{\text{н1}} = t_{\text{н2}} = 50$ мкс, $Q = 2$, $f = 10$ кГц. 6.56. $f = 13,4$ кГц, $t_{\text{н1}} = 25$ мкс, $t_{\text{н2}} = 50$ мкс, $Q = T/t_{\text{н1}} = 3$. 6.57. $t_{\text{н}} = 204$ мкс, $Q \approx 3,07$, $f \approx 1,6$ кГц. 6.58. а) $t_{\text{н}} \approx 204$ мкс, $Q \approx 1,59$, $f \approx 2,82$ кГц; б) $t_{\text{н}} = 137$ мкс, $Q = 4,08$, $f \approx 1,8$ кГц. 6.59. $t_{\text{н}} = 330$ мкс, $t_{\text{вос}} = 120$ мкс, $T = T_{\text{зап}} = 500$ мкс. 6.60. Схема начнет работать в автоколебательном режиме. 6.61. Необходимо поменять полярность включения диодов $VD1$ и $VD2$ и полярность запускающих импульсов. 6.62. Уменьшает время восстановления схемы. 6.63. $t_{\text{вос}} \approx 9,5$ мкс, $t_{\text{н}} = 20$ мкс, $f_{\text{мах}} \approx 34$ кГц. 6.64. Ввести цепочку $R4$, $VD3$, причем $R_{4\text{мах}} = 7,7$ кОм. 6.65. а) увеличится; б) не изменится; в) увеличится; г) уменьшится. 6.66. а) увеличится; б) увеличится; в) увеличится; г) увеличится. 6.67. $t_{\text{н}} \approx 9,4$ мкс, $T \approx 601$ мкс. 6.68. а) $t_{\text{н}} \approx 8,4$ мкс, $T \approx 600$ мкс; б) $t_{\text{н}} = 16,8$ мкс; $T = 1200$ мкс; в) $t_{\text{н}} \approx 9,4$ мкс, $T = 294$ мкс. 6.69. Появление короткозамкнутых витков эквивалентно шунтированию нагрузки $R_{\text{н}}$ малым сопротивлением, при этом может перестать выполняться условие возникновения регенеративного процесса и блокинг-генератор потеряет работоспособность. 6.70. Резистор $R_{\text{д}}$ включен для того, чтобы изменения входного сопротивления $R_{\text{вх.н}}$ открытого транзистора VT мало влияли на длительность импульса блокинг-генератора, поэтому следует выбирать $R_{\text{д}} > R_{\text{вх.н}}$. 6.71. Коэффициент усиления транзистора в инверсном режиме как минимум на порядок меньше, чем в режиме нормального включения, поэтому может нарушиться условие возникновения регенеративного процесса и схема работать не будет. Если же это условие не нарушится, то при работе блокинг-генератора длительность импульсов уменьшится. 6.72. Через транзистор $VT1$ происходит восстановление напряжения на конденсаторе C времязадающей цепи, транзистор — параметрический токостабилизирующий элемент. 6.73. а) уменьшится; б) уменьшится; в) уменьшится; г) не изменится. 6.74. а) увеличится; б) увеличится; в) увеличится; г) увеличится. 6.75. $U_{\text{мах}} = 10,5$ В; $\varepsilon \approx 0,011$, $t_{\text{вос}} \approx 99$ мкс. 6.76. При увеличении емкости C_0 ε уменьшается, $t_{\text{вос}}$ увеличивается; $C_0 \gg C$. 6.77. Диод VD играет роль ключа, отключающего в течение рабочего хода времязадающую цепь от источника $-E_{\text{К}}$ и подключающего ее к источнику $-(U_{\text{вых}} + U_{C0})$. Допустимый ток через диод должен превышать величину $i = E_{\text{К}}/R$, обратное пробивное напряжение диода должно быть больше амплитуды пилообразного напряжения, формируемого схемой; прямое сопротивление по возможности малым. 6.78. $U_{\text{мах}} = 6$ В, $t_{\text{н}} = 100$ мкс, $t_{\text{вос}} = 50$ мкс, $\varepsilon = 0,02$, $k_E = 0,6$. 6.79. а) уменьшится; б) уменьшится; в) увеличится; г) уменьшится. 6.80. Линеаризация основана на стабилизации тока перезаряда конденсатора за счет ООС между коллекторной и базовой цепями транзистора $VT2$. Постоянство этого тока обеспечивается компенсацией напряжения на конденсаторе напряжением на транзисторе $VT2$.

6.81. а) увеличится; б) уменьшится; в) увеличится; г) увеличится. 6.82. $U_{\max} = 4,5$ В, $\varepsilon = 0,075$, $t_{\text{вос}} = 132$ мкс. 6.83. 20 %. 6.84. а) нет; б) да; в) нет. 6.85. Плюс. 6.86. $U_{\max} = 5$ В, $\varepsilon = 0,5 \cdot 10^{-3}$. 6.87. $\varepsilon_{\min} = 0,4$. 6.88. $U_{\text{вых min}} = -0,4$ В; $U_{\text{вых max}} = 3,35$ В. 6.89. $t_{\text{и}} = 10$ мс, $t_{\text{вос}} = 1$ мс.

К главе 7

7.1. а) $S = 1100$; б) $S = 10000$; в) $S = 10111$; $n = 4$. 7.2. а) $S = 100000$; $n = 5$; б) $S = 1000$; $n = 3$; в) $S = 110110$, $n = 6$. 7.4. а) один полусумматор и два сумматора; б) один полусумматор; в) один полусумматор и четыре сумматора; г) один полусумматор и два сумматора; д) один полусумматор и семь сумматоров.

Таблица 10.12

Входы		Выходы	
A	B	P	S
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	0

7.5. Микросхема К155ИМ2 — это двухразрядный сумматор. Вход P_0 — перенос из предыдущего (младшего) разряда, входы A_1 и B_1 , A_2 и B_2 соответственно входы первого и второго разрядов суммируемых чисел, S_1 и S_2 — выходы суммы первого и второго разрядов, P_2 — выход переноса в старший разряд. 7.6. Микросхема К155ИМ3 — это четырехразрядный сумматор. Вход P_0 — перенос из предыдущего (младшего) разряда, входы A_1 и B_1 , A_2 и B_2 , A_3 и B_3 , A_4 и B_4 — соответственно входы первого, второго, третьего и четвертого разрядов, P_4 — перенос в старший разряд. 7.7. Можно. 7.8. При последовательном соединении микросхем с целью наращивания разрядности выход переноса непосредственно соединяют со входом переноса микросхем, принадлежащим более высоким разрядам. 7.9. Схема приведена на рис. 10.30. Два младших разряда подаются на входы микросхемы DD1, а два старших — на входы микросхемы DD2. 7.10. Схема приведена на рис. 10.31. Трехразрядное суммируемое число и четыре младших разряда шестиразрядного числа подаются на входы микросхемы DD1 в порядке возрастания разрядов. Оставшиеся два старших разряда подаются на два младших разряда микросхемы DD2. 7.11. Одна. 7.12. 16 мкс. 7.13. 4 мкс. 7.16. 15 мкс. 7.17. а) 0,7 мкс; б) 5,6 мкс. 7.18. Подать на вход переноса сигнал логического нуля. 7.19. См. табл. 10.12. 7.20. а) $S_i = 1$, $P_i = 0$; б) $S_i = 0$; $P_i = 1$. 7.23. Для дешифраторов пирамидального типа. 7.24. Каскадные или пирамидальные дешифраторы. 7.25. Шестнадцать. 7.26. Тридцать семь. 7.27. Матричная структура. 7.28. Элементов ИЛИ-НЕ. 7.29. Матричный. 7.30. Два модуля. 7.31. $t_{3\text{Э}} = 7t_3$. 7.32. $t_{3\text{Э}} = 3t$. 7.33. Десять. 7.34. 40. 7.35. 2048. 7.36. Схемы представлены на рис. 10.32. 9.37. Схема представлена на рис. 10.33. Для упрощения схемы соединения представлены в виде жгута. 7.38. Схема представлена на рис. 10.34. 7.40. Входное трехразрядное число следует подключать ко входам $D0$, $D1$ и $D2$. Выходные сигналы снимаются с выходов 0...7. На вход $D3$ при этом надо подать сигнал U^* .

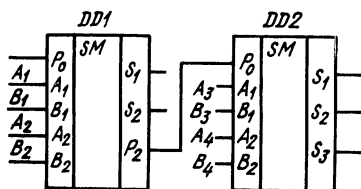


Рис. 10.30

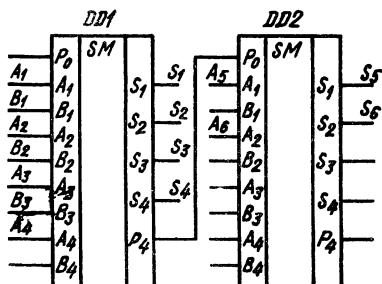


Рис. 10.31

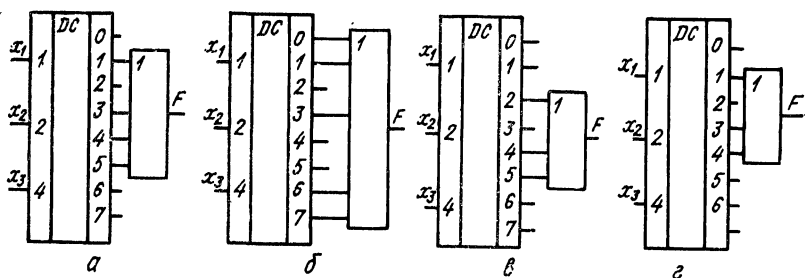


Рис. 10.32

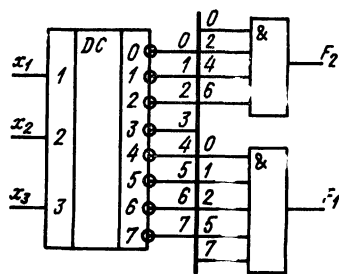


Рис. 10.33

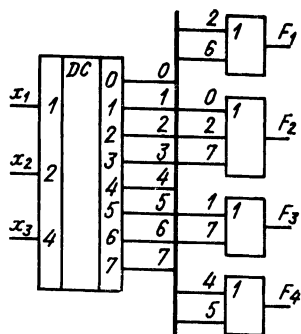


Рис. 10.34

Можно также в качестве входов использовать $D1$, $D2$ и $D3$, тогда выходами будут 8...15. На вход $D1$ при этом надо подать сигнал U^1 . 7.41. Нельзя. 7.42. $N=2$. 7.43. Схема приведена на рис. 7.10, б. 7.45. а) $n=2$; б) $n=3$; в) $n=3$; г) $n=4$; д) $n=5$; е) $n=5$. 7.46. а) $m=4$; б) $m=8$; в) $m=16$; г) $m=32$. 7.47. а) $N=5$; б) $N=17$; в) $N=24$. 7.48. $R_1 =$

$$= x_5 + x_3 = x_5 + x_3 = x_5 x_3; \quad F_2 = x_5 + x_2 + x_4 =$$

$$= x_5 + x_2 + x_4 = x_5 x_2 x_4; \quad F_3 = x_4 + x_1 =$$

$$= x_4 + x_1 = x_4 x_1. \quad 7.49. \text{ Схема приведена на рис. 10.35. 7.50. Семь диодов. 7.51. Двенадцать диодов. 7.52. Тридцать два. 7.53. Схема рис. 7.20, а — это шифратор с восьмью прямыми входами и четырьмя прямыми и четырьмя инверсными выходами. Схема рис. 7.20, б — это двоично-десятичный дешифратор с тремя прямыми и тремя инверсными входами и десятью прямыми выходами. 7.54. Код 1100. 7.55. Код 1111. 7.58. Семь. 7.59. Дешифратор } 5 \times 32, \text{ число диодов шифратора 12. 7.60. С увеличением разрядности точность преобразования увеличивается, так как дискретная функция может быть задана более близкой к ее непрерывному аналогу. 7.62. а) } 4. 7.63. а), б), в) } F=0. 7.64. а) F=1, \bar{F}=0; б) F=0, \bar{F}=1; в) F=0, \bar{F}=1; г) F=x_3, \bar{F}=x_3. 7.65. а) F=1; б) F=0; в) F=1. 7.68. Пирамидальный способ, так как при параллельном способе необходимы дополнительно микросхемы логики или дешифратор; требуемое число корпусов 5. 7.69. а) два; б) шесть; в) семь; г) шины A, B, C микросхемы первого каскада соответственно соединяются между собой и на них$$

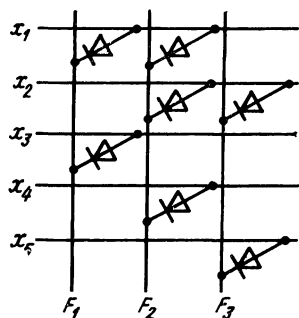


Рис. 10.35

7.54. Код 1100. 7.55. Код 1111. 7.58. Семь. 7.59. Дешифратор } 5 \times 32, \text{ число диодов шифратора 12. 7.60. С увеличением разрядности точность преобразования увеличивается, так как дискретная функция может быть задана более близкой к ее непрерывному аналогу. 7.62. а) } 4. 7.63. а), б), в) } F=0. 7.64. а) F=1, \bar{F}=0; б) F=0, \bar{F}=1; в) F=0, \bar{F}=1; г) F=x_3, \bar{F}=x_3. 7.65. а) F=1; б) F=0; в) F=1. 7.68. Пирамидальный способ, так как при параллельном способе необходимы дополнительно микросхемы логики или дешифратор; требуемое число корпусов 5. 7.69. а) два; б) шесть; в) семь; г) шины A, B, C микросхемы первого каскада соответственно соединяются между собой и на них

подаются три младших разряда кода адреса; к шинам A, B, C микросхемы второго каскада подключаются три старших разряда кода адреса D, E, F . 7.70. $t_{32} = 6$ мкс. 7.71. а) одиннадцать; б) $n = 7$; в) 4×16 . 7.72. $D0 = 0$; $D1 = 1$; $D2 = 1$, $D3 = 0$. 7.73. $D0 = 1$, $D1 = \bar{x}_0$, $D2 = \bar{x}_0$, $D3 = 0$. 7.74. а) $D0 = D1 = D2 = 1$, $D3 = 0$; б) $D0 = D2 = D3 = 1$, $D1 = 0$; в) $D0 = D2 = D3 = 1$, $D1 = 0$; г) $D0 = 1$, $D1 = D3 = 0$, $D2 = x_0$; р) $D0 = \bar{x}_0$, $D1 = D2 = 0$, $D3 = x_0$. 7.75. а) $D0 = 0$; $D1 = D2 = D4 = \bar{x}_0$; $D3 = D5 = D6 = D7 = 1$; б) $D0 = \bar{x}_0$; $D1 = D3 = 0$; $D2 = D4 = D5 = D6 = D7 = 1$; в) $D0 = D6 = 0$; $D1 = D7 = x_0$; $D2 = D4 = D5 = 1$, $D3 = \bar{x}_0$. 7.76. а) $D0 = D1 = D6 = D7 = 1$; $D2 = D3 = x_0$; $D4 = D5 = 0$; $V = 0$; б) $D0 = D1 = D4 = D5 = D7 = 1$, $D2 = D3 = 0$, $D6 = \bar{x}_0$, $V = 0$. 7.77. а) $D0 = D3 = 0$; $D1 = D2 = 1$; б) $D0 = \bar{c}$, $D1 = D2 = D3 = 0$; в) $D0 = D1 = D2 = 1$; $D3 = \bar{c}$; г) $D0 = D2 = D3 = \bar{c}$; $D1 = 0$. 7.79. Пять. 7.82. Сорок. 7.83. Как дешифратор 2×4 микросхема К155ИД4 работает, если входы A и B служат как информационные, а $\bar{V}1$ и D (для одной секции) и $\bar{V}2$ и \bar{E} (для другой) играют роль разрешающих. Как демультиплексор 1×8 микросхема К155ИД4 работает, если входы A, B и \bar{E} (C) использовать как адресные, а информацию подавать на объединенные входы $V1$ и $V2$ (вход V). При заземленных входах $V1$ и $V2$ она действует как дешифратор 3×8 состояний трех входов A, B и \bar{E} (C) на восемь выходов (от $D0$ до $E3$). 7.84. $F = 1$, если $\bar{A} = \bar{B} = 1$, или $A = B = 1$. 7.85. а) $F_0 = F_1 = F_2 = F_3 = 1$, б) $F_0 = F_1 = F_3 = 1$, $F_2 = 0$. 7.86. $F_3 = 0$, если $A = 0$, $B = 1$, $x = 0$, $V = 0$, в остальных случаях $F = 1$. 7.87. а) $A_1 = A_2 = 1$, $A_3 = 0$, $V = 1$, $x = 1$; б) при $V = 0$; при $V = 1$, $A_1 = 1$, $A_2 = 0$, $A_3 = 1$, $x = 0$. 7.89. $A = 1$, $B = 0$, $C = 1$, $D = 0$, $E = 1$. 7.80. Четырнадцать.

К главе 8

8.2. Ток базы открытого транзистора больше тока базы насыщения, напряжение на базе закрытого транзистора — запирающее ($U_B \geq 0$ для p - n - p транзисторов, $U_B \leq 0$ для n - p - n транзисторов). 8.3. Ухудшает устойчивое состояние триггера, уменьшает его выходное напряжение (напряжение коллектор — эмиттер) при подключении нагрузки по напряжению (параллельно транзистору) и увеличивает выходное напряжение при подключении нагрузки по току (параллельно R_K). 8.4. С увеличением коэффициента усиления β выходное напряжение увеличивается, а условие устойчивости улучшается. 8.5. Коэффициент положительной обратной связи должен быть больше единицы, тогда увеличение сигнала на выходе одного усилителя-инвертора приводит к увеличению сигнала на входе у второго усилителя-инвертора, что по цепи обратной связи передается на вход первого и в случае нарастания этого процесса (коэффициент обратной связи больше единицы) процесс протекает нарастающе, лавинообразно. 8.6. В течение $t_{\text{рас}}$ происходит рассасывание избыточного заряда в базе открытого транзистора триггера, накопленного из-за того, что ток в базе был больше тока базы насыщения. Оно измеряется от момента поступления входного сигнала до момента начала запирающего открытого транзистора. В течение $t_{\text{п}}$ происходит уменьшение запирающего напряжения на базе закрытого транзистора до нуля. Измеряется от конца $t_{\text{рас}}$ до начала регенеративного режима. В течение времени $t_{\text{пер}}$ оба транзистора работают в линейном (усилительном) режиме и за счет действия положительной обратной связи идет лавинообразный процесс переключения триггера. Измеряется от конца $t_{\text{п}}$ до выхода любого из транзисторов из усилительного режима. В течение времени $t_{\text{у}}$ происходит окончание переходных процессов в емкостях. 8.7. Нет, состояние определяется разбросом параметров схемы и коэффициентов усиления транзисторов. 8.8. С увеличением температуры (в первую очередь в триггерах на германиевых транзисторах) растет $I_{\text{к0}}$, устойчивое состояние триггера ухудшается, а выходное напряжение уменьшается. 8.9. Без источника смещения, так как запас устойчивости в этой схеме (запирающее напряжение на базе закрытого

транзистора) отсутствует. 8.10. Так как пороговое напряжение отпирания кремниевых транзисторов существенно выше (0,5...0,7) В, чем у германиевых, а ток I_{K0} значительно меньше. 8.11. В схеме с раздельным запуском конденсаторы $C1$, $C2$ играют роль ускоряющих, в схеме с общим запуском — это элемент памяти предыдущего состояния триггера, обуславливающий асимметрию состояния схемы для ее опрокидывания в новое состояние. Аналогичную роль играют конденсаторы $C3$ и $C4$ в цепи общего запуска. 8.12. При неуправляемом счетном запуске переходный процесс переключения триггера происходит по окончании входного импульса. При управляемом — с момента поступления входного импульса. При неуправляемом запуске в цепях запуска отсутствуют запоминающие конденсаторы $C3$, $C4$ и асимметрия схемы определяется напряжениями на конденсаторах $C1$ и $C2$, наличие которых обязательно. При управляемом запуске в качестве запоминающих используются конденсаторы $C3$ и $C4$, а $C1$ и $C2$ могут отсутствовать. Схемы с управляемым запуском менее критичны к длительности запускающего импульса. На рис. 8.8 приведена схема

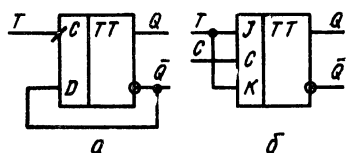


Рис. 10.36

с управляемым счетным запуском. 8.13. Выполняются. 8.14. $u_{\text{вых}} = \frac{R_1}{R_1 + R_K} \times (E_K - I_{K0}R_K) \approx 13,6$ В. 8.15. Выполняются. 8.16. а) степень насыщения транзистора $VT1$ увеличится, состояние триггера не изменится; б) транзистор $VT1$ перейдет из режима насыщения в активный режим, так как $i_B = 0,5 \text{ мА} < I_{Bн} = 1 \text{ мА}$. 8.17. а) степень насыщения $VT1$ уменьшится, так как ток базы $i_{B1} = 1,03 \text{ мА}$, запирающее напряжение на базе $VT2$ возрастет, состояние триггера не изменится; б) напряжение запираения транзистора $VT2$ будет отсутствовать, $VT2$ проткнется, что может привести к выходу $VT1$ из насыщения в активный режим; в) работоспособность сохранится, так как $i_B = 2,0 \text{ мА} > I_{Bн} = 1,5 \text{ мА}$; г) нарушится условие открытого состояния: $i_B = 0,46 \text{ мА} < I_{Bн} = 0,5 \text{ мА}$. Оба транзистора будут работать в активном режиме. 8.18. а) схема будет иметь одно устойчивое состояние ($VT1$ закрыт, $VT2$ открыт) и работать как усилитель; б) транзистор $VT2$ будет закрыт, так как $u_{K1} \approx 0$, при закорачивании проводником эмиттерного перехода напряжение u_{K1} не будет изменяться до $u_{K1} \approx E_K$, как это было бы при исправном транзисторе; в) схема будет иметь одно устойчивое состояние, при котором $VT2$ открыт, а $VT1$ закрыт; г) условие открытого состояния транзистора $VT1$ будет нарушено, так как $I_{Bн} = 2 \text{ мА} > i_B = 1,23 \text{ мА}$; это приведет к тому, что два транзистора окажутся в активном режиме и схема как триггер работать не будет. 8.19. $n_{\text{max}} = 12$. 8.20. $R_{K2} \leq 2,18 \text{ кОм}$. 8.21. Условие закрытого состояния выполняется ($0,3 \text{ В} < 0,6 \text{ В}$), условие открытого состояния также выполняется ($i_B = 1,6 \text{ мА} > I_{Bн} = 0,5 \text{ мА}$). 8.22. а) $R_{\text{нmin}} \approx 860 \text{ Ом}$; б) $R_{\text{нmin}} \approx 900 \text{ Ом}$. 8.23. $t_{\text{рас}} \approx 0,04 \text{ мкс}$, $t_{\text{п}} \approx 0,13 \text{ мкс}$, $t_{\text{рег}} \approx 0,16 \text{ мкс}$, $t_{y0} \approx t_{y3} \approx 0,6 \text{ мкс}$, $t_{yB} \approx 3,3 \text{ мкс}$, $t_{\text{разр}} = 3,63 \text{ мкс}$, $F_{\text{max}} = 276 \text{ кГц}$. 8.24. а) $F_{\text{max}} = 324 \text{ кГц}$; б) $F_{\text{max}} = 266 \text{ кГц}$; в) $F_{\text{max}} = 269 \text{ кГц}$. 8.25. $t_{\text{рас}} \approx 0,04 \text{ мкс}$, $t_{\text{п}} \approx 0,96 \text{ нс}$, $t_{\text{рег}} \approx 0,016 \text{ мкс}$, $t_{y3} \approx 1 \text{ мкс}$, $t_{y0} \approx 0,32 \text{ мкс}$, $t_{yB} \approx 3,3 \text{ мкс}$, $t_{\text{разр}} = 3,63 \text{ мкс}$, $F_{\text{max}} = 276 \text{ кГц}$. 8.26. а) $F_{\text{max}} \approx 111 \text{ кГц}$; б) $F_{\text{max}} \approx 333 \text{ кГц}$. 8.27. $t_{\text{зап min}} \geq t_{\text{рас}} + t_{\text{п}}$, так как триггер начинает опрокидываться за счет внутренней положительной обратной связи только после входа обоих транзисторов в активный режим. 8.28. Запирающим импульсом, так как от генератора запускающих импульсов потребляется меньшая энергия, уменьшается минимально необходимая длительность запускающих импульсов и время установления в схеме меньше, так как ускоряющие конденсаторы могут иметь меньшую емкость. 8.32. По схеме трех триггеров. 8.33. См. рис. 10.36, а и б. 8.34. Перейти на другую элементную базу, так как триггеры на элементах И-НЕ переключаются при переходе так-

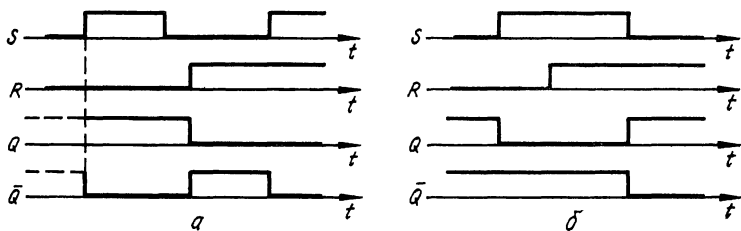


Рис. 10.37

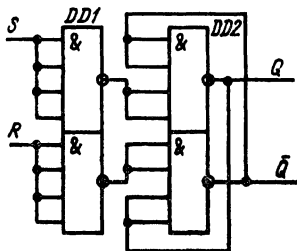


Рис. 10.38

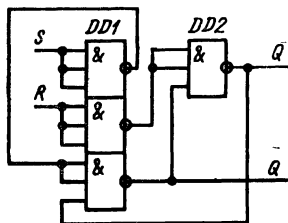


Рис. 10.39

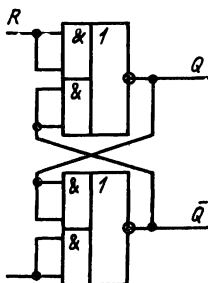


Рис. 10.40

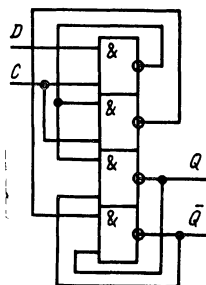


Рис. 10.41

тирующего импульса из 1 в 0, а триггеры на элементах ИЛИ-НЕ — из 0 в 1, или подавать тактирующий импульс через инвертор. 8.35. Можно. 8.36. а) $Q = 0$, $\bar{Q} = 1$; б) $Q = 1$, $\bar{Q} = 0$; в) $Q = \bar{Q} = 0$, т. е. состояние неразрешенное. 8.37. а) $Q = 1$, $\bar{Q} = 0$; б) $Q = 0$, $\bar{Q} = 1$; в) $Q = \bar{Q} = 1$, т. е. состояние неразрешенное. 8.38. См. рис. 10.37, а и б. 10.39. Схема см. рис. 10.38, число корпусов 2, $f_{\max} \approx 6,7$ МГц. Примечание. В схеме рис. 10.22 для упрощения лишние входы микросхем объединены, однако при этом увеличивается потребление элементов, подключенных к объединенным входам. Меньшее потребление будет, если свободные входы через резистор соединить с плюсом источника питания.

10.40. Схема см. рис. 10.39, число корпусов $1\frac{1}{3}$. 8.41. а) Тактируемый D-триггер, $x_1 = D$, $x_2 = C$; б) RS-триггер, $x_1 = S$, $x_2 = R$. 8.42. а) 2; б) 2; в) 2. 8.43. Схема см. рис. 10.40, число корпусов 2. 8.44. Схема см. рис. 10.41, число корпусов 1, $f_{\max} = 6,25$ МГц. 8.45. а) $Q = 1$; б) $Q = 0$; в) $Q_t = Q_{t-1}$. 8.46. $f_{\max} \approx 6,65$ МГц. 8.47. а) $Q = 0$; б) $Q = 1$; в) неопределенное состояние. 8.48. $f_{\max} \approx 13$ МГц. 8.49. а) $Q_t = 0$; б) $Q = 0$, а после перехода C из 1 в 0 $Q = 1$. 8.50. В основной триггер при переходе C из 0 в 1, во вспомогательный —

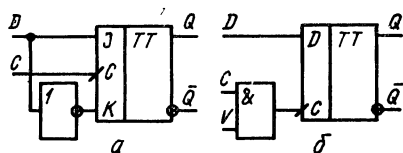


Рис. 10.42

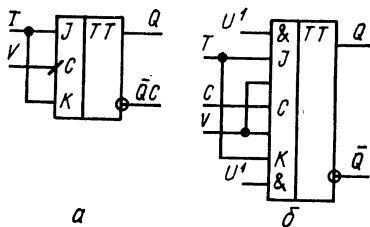


Рис. 10.43

при переходе C из 1 в 0. 8.51. Функции RS -триггера с внутренней задержкой, причем $JI = S$, $K = R$. 8.52. $f_{\max} \approx 1,89$ мГц. 8.53. а) $Q_t = Q_{t-1}$; б) $Q = 1$; в) $Q = 0$. 8.54. $C = 1$, $D = 1$. 8.55. $S = 0$, $R = 1$. 8.56. $f_{\max} \approx 6,25$ мГц. 8.57. а) Вход D соединить с выходом \bar{Q} , а входы C и V объединить и использовать как вход T ; б) вход D соединить с выходом \bar{Q} , вход V использовать как вход T , а вход C — как тактирующий. 8.58. См. рис. 10.42, а. 8.59. См. рис. 10.42, б. 8.60. а) см. рис. 10.43, а; б) см. рис. 10.43, б. 8.61. Универсальный JK -триггер. Входы \bar{S} и \bar{R} — асинхронные входы установки, J и K — информационные синхронные входы по схеме ЗИ, C — тактирующий вход. 8.62. Входы R и S — асинхронные входы установки состояния триггера. $Q = 1$, если $R = 1$, $S = 0$ или если $J = 1$, $K = 0$, $C = 1$ (в виде импульса). 8.63. Все шесть входов J и K объединены и служат входом T , вход C — тактовый. 8.64. а) входы \bar{S} и \bar{R} ; б) входы $J = S$, $K = R$, C ; в) входы \bar{S} , \bar{R} , объединенные входы $J = K = T$ и C . 8.65. а) S , R ; б) R , S , объединенные входы $J = K$ и C . 8.66. Из 0 в 1. 8.67. Это два синхронных D -триггера с асинхронными входами установки R и S , синхронными входами D и тактовыми входами C . 8.68. $S = R = 0$. 8.69. Один раз. 8.70. Нет. 8.71. $A = S$, $B = R$. При $S = R = 0$ $Q_t = Q_{t-1}$; при $S = 1$, $R = 0$ $Q_t = 1$; при $S = 0$, $R = 1$ $Q_t = 0$; при $S = R = 1$ $Q_t = Q_{t-1}$. 8.72. $A = S$, $B = R$. При $S = R = 0$ $Q_t = \bar{Q}_{t-1}$; при $S = 1$, $R = 0$ $Q_t = 0$; при $S = 0$, $R = 1$ $Q_t = 1$; при $S = R = 1$, $Q_t = \bar{Q}_{t-1}$. 8.74. а) 001000; б) 010010; в) 110100; г) 001110. 8.74. а) 8; б) 32; в) 256. 8.75. а) параллельно; б) параллельно. 8.76. а) 110110; б) 110110; в) 011011; г) 110110; д) 011011. 8.77. а) 3; б) 6; в) 7. 8.78. а) 1; б) 1; в) 1. 8.79. Это четырехразрядный регистр сдвига ТТЛ с последовательным или параллельным вводом информации и параллельным выводом ее. Регистр может выполнять операции: ввод информации параллельным кодом; сдвиг информации вправо, ввод информации последовательным кодом, ввод последовательным кодом со сдвигом влево, хранение. Управление осуществляется задним фронтом тактирующего импульса (при переходе C и 1 в 0). 8.80. Микросхема 5641P2 содержит два одинаковых четырехразрядных КМОП регистра с последовательным вводом и параллельным выводом информации. Вход D — информационный. Вход C — тактовый для сдвига информации (при переходе из 0 в 1). Вход R — сброс регистра в нуль. 8.81. Входы C и R всех микросхем объединяются, выходы Q_4 каждой предыдущей микросхемы соединяются со входом D последующей микросхемы. Вход D первой микросхемы служит для ввода информации. 8.82. 2 корпуса (1 полный и 1/4 второго). 8.83. 0010. 8.84. 00011. 8.85. В двоичном. 8.86. а) 1; б) 5; в) 4. 8.87. 16. 8.88. 12. 8.89. а) сквозным; б) параллельным. 8.90. а) 1,2 мкс; б) 170 нс; в) 190 нс. 8.91. 7. 8.92. 2. 8.93. Это четырехразрядные реверсивные счетчики-делители, различие между которыми только в модуле счета: схема рис. 8.14, а (K155IE6) имеет $K_{сч} = 10$, схема рис. 8.14, б (K155IE7) имеет $K_{сч} = 16$. Входы $+1$ и -1 — счетные, параллельные входы $D1$, $D2$, $D4$, $D8$ предназначены для ввода в счетчик исходного числа при $C = 0$, R — вход сброса. 8.94. Входы C и R объединяются, выходы ≥ 9 и ≤ 0 микросхемы младших разрядов соединяются соответственно со входами $+1$ и -1 микросхемы старших разрядов. 8.95. Входы C и R объединяются. Входы $+1$ каждой

последующей по разрядности микросхемы через схему ИЛИ соединяются с выходом ≥ 15 предыдущей по разрядности микросхемы и входом $+1$ микросхемы младшего разряда. Соответственно входы -1 каждой последующей микросхемы через схему ИЛИ соединяются с выходом ≤ 0 предыдущей микросхемы и входом -1 микросхемы младшего разряда

К главе 9

9.1. В последовательном ограничителе суммарное сопротивление диода (открытого или закрытого) и источника входного сигнала $R_{вн}$ и сопротивление нагрузки R_n образуют делитель напряжения, в котором выходное напряжение снимается с R_n . Для того чтобы коэффициенты передачи схемы при открытом и закрытом состояниях диодов существенно отличались ($K_1 \gg K_2$), необходимо, чтобы $(R_{пр} + R_{вн}) \ll R_n$, а $(R_{обр} + R_{вн}) \gg R_n$. **9.2.** Так как при закрытом диоде образуется делитель входного напряжения R_n и $R_{огр}$, то для получения большой амплитуды выходного сигнала необходимо, чтобы $R_n \gg R_{огр}$. **9.3.** И в последовательном, и в параллельном ограничителях уменьшает амплитуду выходного сигнала и ухудшает работу ограничителей. Необходимо стремиться уменьшать это сопротивление.

9.4.

$$а) u_{вых}(t) = \begin{cases} 0 & \text{при } u_{вх}(t) \geq 0, \\ u_{вх}(t) & \text{при } u_{вх}(t) \leq 0; \end{cases}$$

$$б) u_{вых}(t) = \begin{cases} \frac{U_{вхm}}{2} & \text{при } u_{вх}(t) \geq \frac{U_{вхm}}{2}, \\ u_{вх}(t) & \text{при } u_{вх}(t) \leq \frac{U_{вхm}}{2}; \end{cases}$$

$$в) u_{вых}(t) = u_{вх}(t);$$

$$г) u_{вых}(t) = \begin{cases} -\frac{U_{вхm}}{2} & \text{при } u_{вх}(t) \geq -\frac{U_{вхm}}{2}, \\ u_{вых}(t) & \text{при } u_{вх}(t) \leq -\frac{U_{вхm}}{2}. \end{cases}$$

$$9.5. U_{огр} = E_{см} \left(\frac{R_{вн} + R}{R_n} + 1 \right) \approx 1,1 E_{см} = 8,8 \text{ В.}$$

$$u_{вых}(t) = \begin{cases} -8 \text{ В} & \text{при } u_{вх}(t) \leq 8,8 \text{ В}, \\ 0,9 u_{вх}(t) & \text{при } u_{вх}(t) \geq 8,8 \text{ В}. \end{cases}$$

9.6. $U_{вых \max}^+ \approx 17,8 \text{ В}$, $U_{вых \max}^- \approx 0,08 \text{ В}$, $K_1 \approx 0,89$, $K_2 \approx 0,004$. **9.7.** $I_{д \max} = 17,5 \text{ мА}$, $U_{обр \max} = 45 \text{ В}$. **9.8.** а) $U_{вых \max}^+ \approx 47,5 \text{ В}$, $t_{ф}^+ \approx 0,35 \text{ мкс}$, $t_{ф}^- \approx 0,08 \text{ мкс}$, $U_{вых \max}^- = 0$; б) длительности фронтов минимальны, если схема представляет собой скомпенсированный резисторно-емкостный делитель, т. е.

$$R_{огр} C = R_n (C_d + C_n), \text{ откуда оптимальное значение емкости } C = \frac{R_n (C_d + C_n)}{R_{огр}} =$$

$= 218 \text{ пФ}$. **9.9.** $U_{вых \max} = 10 \text{ В}$, $U_{вых \min} \approx 6,67 \text{ В}$. **9.10.** Временные диаграммы и амплитуды напряжений см. рис. 10.44. **9.11.** Временные диаграммы и амплитуды напряжений см. рис. 10.45. **9.12.** Временные диаграммы и амплитуды напряжений см. рис. 10.46. **9.13.** а) $E_{см1} = -\frac{U_{выхm}}{2}$; $E_{см2} = \frac{U_{выхm}}{2}$; б) $E_{см1} = 0$;

$$E_{см2} = U_{выхm}; \text{ в) } E_{см1} = U_{вхm} \sin \pi \frac{Q-2}{2Q}; E_{см2} = U_{выхm} + U_{вхm} \sin \pi \frac{Q-2}{2Q}.$$

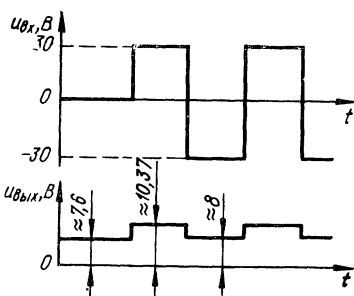


Рис. 10.44

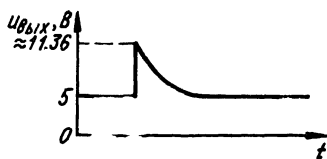


Рис. 10.45

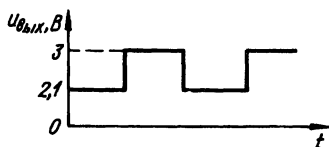
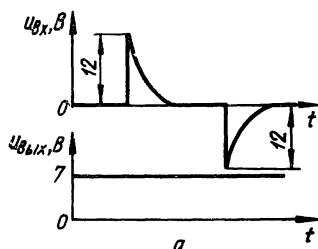


Рис. 10.46



а

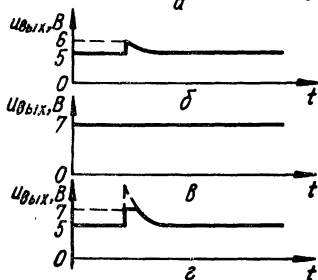


Рис. 10.47

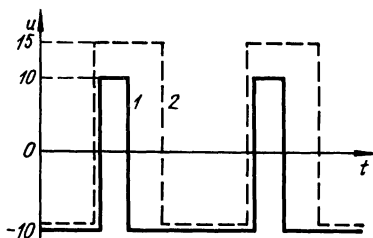


Рис. 10.48

9.14. а) $u_{\text{вых}} = E_{\text{см1}}$; б) $u_{\text{вых}} = E_{\text{см2}}$; в) и г) схема вырождается в односторонний ограничитель, соответствующий рис. 9.2, б и 9.2, а. 9.15. а) на положительную волну не повлияет, так как диод $VD1$ все равно открыт; при отрицательной полуволне на выходе будет суммироваться положительное напряжение параллельных цепей с источниками $E_{\text{см1}}$ и $E_{\text{см2}}$ и отрицательное входное напряжение; б) схема вырождается в односторонний ограничитель с двумя параллельными ветвями с источниками $E_{\text{см1}}$ и $E_{\text{см2}}$ на выходе; в) на

выходе постоянное напряжение, определяемое соотношением напряжений источников $E_{\text{см1}}$ и $E_{\text{см2}}$. г) на выходе напряжение $E_{\text{см2}}$. 9.16. См. рис. 9.18, а и б. 9.17. См. рис. 9.18, в и г. 9.18. $u_{\text{вых}} = 0$, $U_{\text{обр max}} = 50$ В. 9.19. $U_{\text{дин}} \approx 8,2$ В, $t_{\text{уст}} \approx 400$ мкс. 9.20. $U_{\text{дин}} \approx 27$ В. 9.21. $U_{\text{дин}} = 50$ В. 9.22. См. рис. 10.48, последовательность 1 (сплошная линия). 9.23. См. рис. 10.48, последовательность 2 (штриховая линия). 9.24. $E_{\text{см}} = 10$ В, $R_2 = 0$, $CR_1 \gg t_{\text{и}}$, $R_{\text{пр}} \ll R_1 \ll R_{\text{обр}}$, $R_{\text{вн}} \ll R_1$. 9.25. $\Delta U = 1,8$ В; 30 мкс; $U_{\text{max}} = 0,72$ В. 9.26. $C \gg 0,08$ мкФ. 9.27. $I_{\text{рб}} = 300$ мкА. 9.28. а) уменьшится; б) уменьшится; в) увеличится; г) увеличится. 9.29. а) $\approx 0,8$ В; б) $\approx 0,4$ В. 9.30. $I_{\text{рб}} = 600$ мкА. 9.31. $I_{\text{рб}} =$ а) 450 мкА; б) 150 мкА. 9.32. а) на границе области насыщения; б) на границе области отсечки; в) на середине нагрузочной прямой. 9.33. а) возрастет ограничение отрицательной полуволны; б) возрастет ограничение положительной полуволны. 9.34. а) не изменится; б) не изменится; в) появится ограничение на положительном уровне и вместе с положительной полуволной будет ограничиваться часть отрицательной полуволны; г) не изменится. 9.35. $K_1 = -1$;

$K_2 = 0,091$. 9.36. а) не влияет; б) $\bar{K}_1 = \frac{1}{1 + R_2/R_3}$, т. е. R_1 и R_4 не влияют, с ростом R_2 K_2/K_1 уменьшается, с ростом R_3 — увеличивается; в) не влияет. 9.37. $K_2/K_1 \approx 1$. 9.38. Коэффициент K_1 не изменится, коэффициент K_2 уменьшится приблизительно в 51 раз, соответственно стабильность выходного напряжения на уровне ограничения увеличится во столько же раз. 9.39. $U_{огр1} \approx \approx 7$ В, $U_{огр2} \approx -9$ В. 9.40. $K_1 = 1$, $K_2 \approx 0,006$. 9.41. $K_1 = K_{ОУ}$; $K_2 \approx 0$; $U_{огр1} = 8$ В; $U_{огр2} = -10$ В. 9.42. $U_{вых}^+ = -u_{вх}$; $U_{вых}^- \approx 0,08 \cdot 10^{-3}$ В. 9.43. $U_{ср} = 1,5$ В, $U_{отп} = 0,96$ В. 9.44. а) $U_{ср} = 2,5$ В, $U_{отп} = 0,5$ В; б) $U_{ср} = 2$ В; $U_{отп} = 0,48$ В; в) $U_{ср}$ не изменится, $U_{отп} = 1,1$ В; г) $U_{отп}$ не изменится, $U_{ср} = 0,66$ В. 9.45. Конденсатор уменьшает коэффициент положительной обратной связи, поэтому при достаточно большой емкости триггер теряет регенеративные свойства, а при относительно небольшой емкости, когда регенеративные свойства сохраняются, увеличивается длительность фронтов выходного напряжения. 9.46. $U_{ср} = 3,6$ В, $U_{отп} = 1,75$ В, $\Delta U = 1,85$ В. 9.47. С увеличением $R_{вн}$ уменьшается ΔU и увеличиваются $U_{ср}$ и $U_{отп}$. 9.48. Условия регенеративного опрокидывания $K_{пос} \geq 1$ для схем рис. 9.8, а и б и ($K_{пос} - K_{оос}$) ≥ 1 для схемы рис. 9.8, в; а) $K_{пос} = \frac{R_1}{R_1 + R_2} K_{ОУ} = 50$ — условие соблюдается; б) $K_{пос} \approx 3,3$, условие соблюдается; в) $K_{пос} \approx 75$, $K_{оос} \approx 150$, условие не соблюдается. 9.49. $K_{пос} \approx 500$, $U_{ср} = -0,75$ В, $U_{отп} = 0,75$ В; $\Delta U = 1,5$ В. 9.50. Ввести асимметрию в цепь положительной обратной связи, например, с помощью диода (см. рис. 9.8, б) или, если позволяет ОУ, использовать источники питания ОУ с различными по абсолютной величине напряжениями. 9.51. $R_2/R_1 = 14$. 9.52. $U_{ср} = 5$ мВ, $U_{отп} = -10$ мВ, $\Delta U = 15$ мВ. 9.53. $U_{ср} \approx 1,6$ В, $U_{отп} = -2,5$ В. 9.54. $\gamma > \alpha$. 9.55. $U_{ср} \approx 5,024$ В, $U_{отп} \approx \approx 4,976$ В. 9.56. $\Delta U = 0,09$ В. 9.57. $R_2 \leq 14,9$ кОм. 9.58. $R_1 \geq 2,5$ кОм. 9.59. 20 %. 9.60. Не будет. 9.61. Сигналы различной полярности сравниваются по абсолютной величине. 9.62. Одной и той же полярности. 9.63. Диоды $VD1$ и $VD2$ предназначены для ограничения разности напряжений между прямым и инверсным входами ОУ, предотвращения его глубокого насыщения и повышения тем самым быстродействия. Лучше использовать кремниевые диоды. 9.64. $\Delta U = 1,25$ мВ. 9.65. Для повышения функциональных возможностей и помехоустойчивости. 9.66. 0,125 %. 9.67. 20,56 %. 9.68. Сопротивление каждого резистора последующей декады должно быть в 10 раз меньше сопротивления соответствующего резистора предыдущей декады. 9.69. 4 резистора, сопротивления которых соответственно равны $R_i, \frac{R_i}{2}, \frac{R_i}{4}, \frac{R_i}{8}$. 9.70. а) -5 В; б) $-1,58$ В; в) $-3,75$ В. 9.71. $R_{ос} = 25,6$ кОм. 9.72. $R_{ос} \approx 10$ кОм. 9.73. 256. 9.74. а) 0010011; б) 0100011; в) 1000001; г) 1100000; д) 1101001. 9.75. а) $K_1 \dots K_{25}$; б) $K_1 \dots K_{76}$; в) $K_1 \dots K_{111}$; г) $K_1 \dots K_{179}$. 9.76. 10 мкс. 9.77. 10000 В/с. 9.78. 1 мс. 9.79. Нет. 9.80. 10 В. 9.81. 32. 9.82. 256. 9.83. а) 13; б) 13.

СПИСОК РЕКОМЕНДУЕМОЙ ЛИТЕРАТУРЫ

1. *Алексенко А. Г., Коломбет Е. А., Стародуб Г. И.* Применение прецизионных аналоговых интегральных схем.— М.: Радио и связь, 1981.— 223 с.
2. *Аналоговые и цифровые интегральные микросхемы* / Под ред. С. В. Якубовского.— М.: Радио и связь, 1984.— 432 с.
3. *Войшвилло Г. В.* Усилительные устройства.— 2-е изд., перераб. и доп.— М.: Радио и связь, 1983.— 384 с.
4. *Гершунский Б. С.* Справочник по расчету электронных схем.— К.: Вища шк. Изд-во при Киев. ун-те, 1983.— 240 с.
5. *Гусев В. Г., Гусев Ю. М.* Электроника.— М.: Высш. шк., 1982.— 495 с.
6. *Долбня В. Т., Чикотило И. И., Ягуп В. Г.* Электронные цепи непрерывного и импульсного действия.— К.: Вища шк. Головное изд-во, 1979.— 336 с.
7. *Захаров В. К., Лыпарь Ю. И.* Электронные устройства автоматики и телемеханики.— 3-е изд., перераб. и доп.— Л.: Энергоатомиздат, 1984.— 432 с.
8. *Зельдин Е. А.* Цифровые интегральные микросхемы в информационно-измерительной аппаратуре.— Л.: Энергоатомиздат, Ленингр. отд-ние, 1986.— 280 с.
9. *Краснопрошина А. А., Скаржепа В. А., Кравец П. И.* Электроника и микросхемотехника. Ч. 2. Электронные устройства промышленной автоматики / Под общ. ред. А. А. Краснопрошиной — К.: Вища шк. Головное изд-во, 1989.— 303 с.
10. *Немигнечев И. Н.* Электронные аналоговые схемы и устройства.— Габрово: ВМЭИ, 1987.— 424 с.
11. *Преснухин Л. Н., Воробьев Н. В., Шишкевич В. А.* Расчет элементов цифровых устройств.— М.: Высш. шк., 1982.— 384 с.
12. *Проектирование радиоэлектронных устройств на интегральных микросхемах* / Под ред. С. Я. Шаца.— М.: Сов. радио, 1976.— 310 с.
13. *Промышленная электроника* / В. С. Руденко, В. И. Сенько, В. В. Трифонюк, Е. Е. Юдин.— К.: Техніка, 1979.— 503 с.
14. *Расчет импульсных устройств на полупроводниковых приборах* / Под ред. Т. М. Агаханяна.— М.: Сов. радио, 1975.— 344 с.
15. *Расчет и проектирование импульсных устройств* / Под ред. Л. М. Гольденберга — М.: Связь, 1975.— 296 с.
16. *Расчет электронных схем. Примеры и задачи* / Г. И. Изъюрова, Г. В. Королев, В. А. Терехов и др.— М.: Высш. шк., 1987.— 335 с.
17. *Руденко В. С., Сенько В. И., Трифонюк В. В.* Основы промышленной электроники.— К.: Вища шк. Головное изд-во, 1985.— 400 с.
18. *Самофалов К. Г., Корнейчук В. И., Тарасенко В. П.* Электронные цифровые вычислительные машины / Под ред. К. Г. Самофалова.— К.: Вища шк. Головное изд-во, 1976.— 480 с.
19. *Сборник задач по электротехнике и основам электроники* / В. Г. Герасимов, Х. Э. Зайдель, В. В. Коген-Далин и др.; Под ред. В. Г. Герасимова.— 4-е изд., перераб. и доп.— М.: Высш. шк., 1987.— 288 с.
20. *Справочник по интегральным микросхемам* / Под ред. Б. В. Тарабрина.— М.: Радио и связь, 1983.— 528 с.
21. *Скаржепа В. А., Луценко А. Н.* Электроника и микросхемотехника. Ч. 1. Электронные устройства информационной автоматики / Под общ. ред. А. А. Краснопрошиной.— К.: Вища шк. Головное изд-во, 1989.— 431 с.
22. *Скаржепа В. А., Сенько В. И.* Электроника и микросхемотехника. Лабораторный практикум.— К.: Вища шк. Головное изд-во, 1989.— 280 с.
23. *Терехов В. А.* Задачник по электронным приборам: — 2-е изд., перераб. и доп.— М.: Энергоатомиздат, 1983.— 278 с.
24. *Чекулаев М. А.* Сборник задач и упражнений по импульсной технике. М.: Высш. шк., 1986.— 280 с.

Скаржепа Владимир Антонович
Сенько Виталий Иванович

ЭЛЕКТРОНИКА И МИКРО- СХЕМОТЕХНИКА

Сборник задач

Художественный редактор
С. П. Духленко
Переплет художника
Г. М. Балюна
Технический редактор
Л. Ф. Волкова
Корректор
Ф. И. Слободская

ИБ 13049

Сдано в набор 12.12.88. Подписано в печать 21.08.89.
БФ 03118. Формат 60×90/16. Бум. тип. № 2. Гар-
нитура литературная. Высокая печать. Усл. печ.
л. 14,5. Усл. кр.-отт. 14,5. Уч.-изд. л. 17,45. Ти-
раж 12 000 экз. Изд. № 8808. Зак. 9-110. Цена 90 к.

Издательство «Вища школа», 252054, Киев-54,
ул. Гоголевская, 7

Книжная фабрика имени М. В. Фрунзе, 310057,
Харьков 57, ул. Донец-Захаржевского, 6/8.